

**Untersuchungen zur
Zeit- und Ladungsauflösung
an Driftkammerpulsen
mit einem
schnellen analogen Speicher
in VLSI - Technik**

Diplomarbeit

vorgelegt

von

Dirk Goldner

Fachbereich Physik
der
Universität Dortmund

März 1993

Inhaltsverzeichnis

1. Einleitung	1
2. Aufbau und Funktionsweise einer Driftkammer	3
2.1. Die Driftkammer.....	3
2.2. Durchgang von Strahlung durch Materie.....	4
2.2.1. Energieverlust geladener Teilchen ($m > m_e$).....	4
2.2.2. Energieverlust von Photonen in Materie.....	7
2.3. Driften von Elektronen und Ionen in Gasen.....	8
2.3.1. Beweglichkeit von Ionen in Gasen	8
2.3.2. Elektronendrift in elektrischen Feldern.....	9
2.3.3. Diffusion der Elektronen.....	10
2.3.4. Avalanche Gasverstärkung.....	11
2.3.5. Primäre und totale Ionisation	12
2.3.6. Ionisationsstatistik	13
2.3.7. Signalentwicklung in einer Driftkammer.....	14
3. Aufbau und Funktion der Elektronik	18
3.1. Der schnelle analoge Speicher.....	18
3.2. Die Steuerelektronik	23
3.3. Die Meßplatine	26
4. Einsatz des schnellen analogen Speichers an einer Driftkammer.....	27
4.1. Aufbau und Funktion der Meßanordnung.....	27
4.2. Aufbau der Ausleseelektronik	29
4.2.1. Das Bussystem IEEE 488	30
4.2.2. Der CAMAC Bus	31
4.3. Triggerlogik.....	33
4.4. Aufbau der Steuersoftware	36
5. Eichmessungen	37
5.1. Meßelektronik	37
5.1.1. Eichung des SIROCCO II FADC's.....	37
5.1.2. Eichung und Untersuchung des Impedanzwandlers	38
5.1.3. Eichung des TDC's	39
5.1.4. Eichung des ADC's.....	41
5.2. Eichung des schnellen analogen Speichers.....	42
5.2.1. Amplitudeneichung.....	42

5.2.2. Zeiteichung.....	43
5.2.3. Temperaturstabilität.....	44
5.2.4. Untersuchung des Schaltfeldeffekttransistors 'SET'	45
5.2.5. Eigenschaften des Sourcefolgers des schnellen analogen Speichers.....	46
6. Meßprogramm und Durchführung der Messung	48
7. Auswertung der Meßdaten des schnellen analogen Speichers.....	51
7.1. Rekonstruktion der Kammerpulse	51
7.2. Zeitauflösung.....	57
7.3. Ladungsauflösung.....	66
8. Diskussion der Ergebnisse.....	74
8.1. Ergebnisse des PSI 2-Chips und Vergleich mit anderen Speichern	74
8.2. Geplante Weiterentwicklungen und notwendige Verbesserungen.....	76
9. Zusammenfassung	78
Anhang	80
A. Schaltbilder	80
B. Bilder des schnellen analogen Speichers	83
C. Amplitudeneichkurven des schnellen analogen Speichers	84
D. Betriebsparameter der Meßapparatur	88
E. Beispiele für Driftkammerpulse.....	89
F. Kabeldämpfung in Abhängigkeit von der Frequenz.....	94
G. Der FADC SIROCCO II.....	95
Literaturverzeichnis.....	97
Abbildungsverzeichnis.....	101
Tabellenverzeichnis	106
Danksagung	107

1. Einleitung

Die Teilchenphysik ist ein Schwerpunkt der Physik. Sie beschäftigt sich mit dem Aufbau der Materie und ihren fundamentalen Wechselwirkungen. Aufgrund der Erfolge des Quarkpartonmodells, der Quantenchromodynamik, der Weinberg-Salam Theorie und der Entdeckung der W- und Z- Bosonen ist es zum gegenwärtigen Zeitpunkt möglich, eine geschlossene Beschreibung aller Phänomene der Teilchenphysik im Rahmen eines einfachen und einheitlichen Modells zu beschreiben. Dieses Modell nennt man das *Standard-Modell*. Hierbei sind die Grundbausteine der Materie Fermionen. Die Familie der Fermionen besteht aus sechs Quarks und sechs Leptonen (s. Tab. 1.1). Aufgrund ihres Verhaltens unter der schwachen Wechselwirkung werden sie in Dubletts zusammengefaßt.

Die Gruppe der Leptonen setzt sich aus drei geladenen und drei neutralen Leptonen, den Neutrinos, zusammen. Die zweite Gruppe besteht aus den sechs geladenen Quarks (**u**p, **d**own, **c**harm, **s**trange, **b**ottom, **t**op). Diese kommen aufgrund ihrer Eigenschaft bei der starken Wechselwirkung nur als Farbsingulets in Baryonen oder Mesonen vor.

Generation	Quarks	Leptonen
1.	u, d	ν_e, e^-
2.	c, s	ν_μ, μ^-
3.	t, b	ν_τ, τ^-

Tab. 1.1 Elementare Fermionen

Bisher sind das t-Quark und das Tau-Neutrino ν_τ noch nicht experimentell nachgewiesen worden, sondern wurden aus Symmetriegründen hinzugefügt. Die Quarks und Leptonen treten in je drei Paaren auf. Diese Paare werden Generationen genannt. Die zweite und dritte Generation verhält sich bezüglich ihrer Wechselwirkungen genau wie die Teilchen der ersten Generation, wobei man ihre verschiedenen Massen und Mischungswinkel berücksichtigen muß. Diese Eigenschaft wird auch Universalität der schwachen Wechselwirkung genannt.

Um weitere Informationen über die Eigenschaften und die Zerfallsmoden dieser Teilchen zu erhalten, werden die für die Teilchenphysik typischen Teilchenbeschleuniger, Speicherringe und Detektoren verwendet. Dort werden hochenergetische Teilchen, meist Elektronen und Protonen und deren Antiteilchen, in den Wechselwirkungspunkten zur Kollision gebracht. Bei den dabei auftretenden Wechselwirkungen entstehen massive Teilchen, Neutrinos und Eichbosonen. Die Detektoren, die um den Wechselwirkungspunkt herum aufgebaut sind, machen die elementaren Hochenergieprozesse für den Experimentator nachweisbar. Den Detektoren kommt dabei die Aufgabe zu, Informationen über Ladung, Masse, Impuls und Energie der entstandenen Teilchen zu messen. Hieraus können Rückschlüsse über den Prozeß gezogen

werden. Ein Detektor selbst besteht aus vielen Teilkomponenten mit unterschiedlichen Aufgaben. Eine der Hauptkomponenten ist häufig eine Driftkammer. Mit ihr kann die Flugbahn geladener Teilchen rekonstruiert und der Energieverlust dE/dx der Teilchen gemessen werden.

Die Entwicklung bei den Beschleunigern und den Speicherringen geht zu höheren Teilchenenergien und höherer Luminosität, so daß die Anforderungen an den Detektor und die Ausleseelektronik ständig wachsen. Aufgrund der erwünschten Verbesserung der Orts- und Doppelspurauflösung wird z.B. die Anzahl der Driftzellen bei gleichbleibendem Kammervolumina vergrößert. Dadurch nimmt die Anzahl der auszulesenden Signaldrähte zu. Desweiteren soll die Auslese der Driftzellen schnell sein, um Totzeiten der Detektoren möglichst klein zu halten. Deswegen wird eine immer aufwendigere Ausleseelektronik erforderlich. Dieses zeigt sich besonders in schnellen Auslesetechniken und dem sogenannten 'Pipelining'. Hierbei werden die Informationen der einzelnen Driftzellen zwischengespeichert. Dieses kann ein möglicher Einsatzbereich des schnellen analogen Speichers werden.

Eine weitere Möglichkeit ist, um eine gute Doppelspurauflösung zu erzielen, den Pulsverlauf abzutasten und zu speichern. Dadurch ist es möglich, doppelte Auslöser, welche an verschiedenen Orten innerhalb einer Driftzelle entstanden sind, zu erkennen und deren Driftzeiten zu bestimmen. Um dieses zu erreichen, gibt es zwei mögliche Techniken. Es können entweder schnelle Analog-Digital-Wandler sogenannte Flash-ADC's oder schnelle analoge Speicher sogenannte Wave-Form-Sampler Chips eingesetzt werden. Im Gegensatz zu dem Flash-ADC, welcher die Pulsform digital verarbeitet, wird die vom schnellen analogen Speicher abgetastete Pulsform in Form von Ladungen in einer Kondensatorkette analog zwischengespeichert.

Der Vorteil der schnellen analogen Speicher gegenüber anderen Techniken liegt zum einen in der sehr kleinen Baugröße (schneller analoger Speicher PSI 2: $0.6 \text{ mm} \times 1.5 \text{ mm}$) und zum anderen im geringen Leistungsverbrauch (ca. $240 \mu\text{W}$ pro Kanal) und damit in der geringen Wärmeentwicklung. Letzteres ist besonders bei der Front-End Detektorelektronik wichtig. Außerdem ist eine gemultiplexte Auslese der Speicher möglich, wodurch mehrere Signaldrähte pro Auslekabel ausgelesen werden können.

In dieser Arbeit wurde der von R. Horisberger am PSI (Paul Scherrer Institut; Schweiz) für die Auslese von Driftkammern entwickelte schnelle analoge Speicher PSI 2 untersucht. Gemessen wurde sowohl die Ladungs- als auch die Zeitauflösung des schnellen analogen Speichers. Die vorliegende Arbeit beschreibt die erforderliche Steuerelektronik, sowie die Eich- und Analysearbeit für die abgetasteten, zwischengespeicherten Driftkammerpulse. Bisher ist dieser von mir untersuchte schnelle analoge Speicher noch nicht in einem Experiment der Teilchenphysik eingesetzt worden.

2. Aufbau und Funktionsweise einer Driftkammer

2.1. Die Driftkammer

Die Driftkammer dient zum Nachweis von Spuren geladener Teilchen und ist eine Weiterentwicklung der Vieldrahtproportionalkammer (Multiwire Proportional Chamber MWPC) [Char 70, Wal 71]. Hierbei wird die Ionisation von Gasmolekülen ausgenutzt. Das Prinzip beruht auf einer Driftzeitmessung, aus der der Ort der Primärionisation berechnet werden kann. Eine Driftkammer besteht in der Regel aus einer Vielzahl von Driftzellen, wobei die geometrische Form der Driftzelle zwischen Driftkammern variieren kann. Der schematische Aufbau Abb. 2.1 zeigt eine rechteckige Driftzelle mit Szintillator-Trigger.

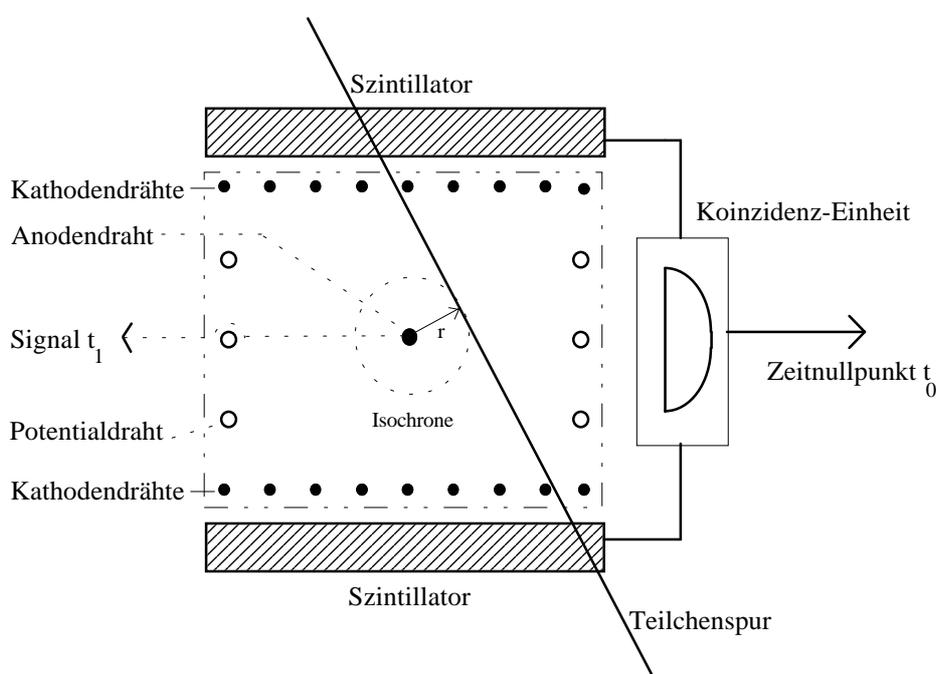


Abb. 2.1: Schematischer Aufbau einer Driftkammer mit Szintillatoren als Trigger

Eine Zelle besteht aus einem Anodendraht (Signaldraht), mehreren Kathodendrähten und gegebenenfalls aus Potentialdrähten. Wenn ein geladenes Teilchen die Zelle durchquert, verliert es im Gas der Kammer durch Anregungen und Ionisationen der Gasmoleküle Energie. Die dabei freiwerdenden Primärelektronen driften wegen des elektrischen Feldes auf den positiv geladenen Anodendraht zu, während gleichzeitig die wesentlich langsameren Ionen zu den Kathoden- bzw. Potentialdrähten driften. In unmittelbarer Nähe des Anodendrahtes werden die Primärelektronen aufgrund der hohen Feldstärke ($E \sim 1/r$) stark beschleunigt, so daß es zu weiteren Ionisationen (Sekundärionisation in Anodendrahtnähe) kommt. Die so entstehenden Ladungen influenzieren auf dem Anodendraht (Signaldraht) eine Ladung und können als meßbarer Puls mit einer geeigneten Elektronik ausgelesen werden (Absch. 2.3.7). Im Gegensatz zur Pro-

portionalkammer ermöglicht die Driftkammer eine Ortsbestimmung der Teilchenspur über die Zeitmessung zwischen Teilchendurchgang t_0 und Anstieg des Pulses am Anodendraht (Signaldraht) t_1 . Der Zeitpunkt des Teilchendurchgangs t_0 wird durch einen externen Trigger, z.B. durch in Koinzidenz geschaltete Szintillatoren, ermittelt. Die Zeitdifferenz $\Delta t = t_1 - t_0$ entspricht der Driftzeit, in der die Elektronen von ihrem Entstehungsort bis zum Anodendraht driften. Bei genauer Kenntnis der Driftgeschwindigkeit $v_D(r)$ kann der kleinste Abstand $r(\Delta t)$ zwischen einer Primärionisation und dem Anodendraht berechnet werden.

$$\vec{r}(\Delta t) = \int_{t_0}^{t_1} \vec{v}_D(\vec{r}(t')) dt' \quad (\text{Gl. 2.1})$$

Bei konstanter, ortsunabhängiger Driftgeschwindigkeit vereinfacht sich die Gleichung 2.1 zu:

$$\vec{r} = (t_1 - t_0) \cdot \vec{v}_D \quad (\text{Gl. 2.2})$$

Mit geeigneten Gasen bzw. Gasgemischen kann die Driftgeschwindigkeit auf dem größten Teil des Driftweges bis nahe an die Anode konstant gehalten werden.

2.2. Durchgang von Strahlung durch Materie

2.2.1. Energieverlust geladener Teilchen ($m > m_e$)

Schwere geladene Teilchen verlieren im wesentlichen über die Coulombwechselwirkung Energie durch inelastische Stöße mit der Elektronenhülle. Dieses kann zur inneren Anregung oder zur Ionisation führen. Die erste korrekte quantenmechanische Berechnung wurde von Bethe und Bloch et al. durchgeführt [Bethe 30]. Die Bethe-Bloch Formel gibt eine Näherung für den mittleren Energieverlust pro Länge an:

$$-\frac{dE}{dx} = \frac{2\pi N_a r_e^2 m_e c^2 \rho z^2}{\beta^2} \cdot \frac{Z}{A} \cdot \frac{I}{I^2} \cdot \frac{2 m_e c^2 \beta^2 \gamma^2 W_{\max}}{I} \cdot 2\beta^2 - \delta - 2 \frac{C}{Z} \frac{B}{Q} \quad (\text{Gl. 2.3})$$

$$\text{mit } 2\pi N_a r_e^2 m_e c^2 = 0.1535 \text{ MeV cm}^2 / g \quad (\text{Gl. 2.4})$$

r_e : klassischer Elektronenradius mit 2.817 fm ρ : Dichte des absorbierenden Materials

m_e : Elektronenmasse

z : Ladung des Teilchens in Einheiten

N_a : Avogadrozahl $6.022 \times 10^{23} \text{ mol}^{-1}$

der Elementarladung e

I : mittleres Ionisationspotential des Mediums.

β : v/c Geschwindigkeit des Teilchens

$$I = 12 \cdot Z + 7 \text{ [eV]}$$

für $Z < 13$

$$\gamma = \frac{1}{\sqrt{1 - \beta^2}}$$

$$I = 9.76 \cdot Z + 58.8 \cdot Z^{-0.19} \text{ [eV] für } Z \geq 13$$

δ : Dichtekorrektur

C: Schalenkorrektur

Z: Ordnungszahl des absorbierenden Materials

W_{\max} : maximaler Energieübertrag bei einer Wechselwirkung

A: Atomgewicht des absorbierenden Materials

Bei Gasgemischen muß die Bethe-Bloch Formel wie folgt angesetzt werden:

$$\frac{1}{\rho} \cdot \frac{dE}{dx} = \frac{\omega_1}{\rho_1} \cdot \frac{dE}{dx}_1 + \frac{\omega_2}{\rho_2} \cdot \frac{dE}{dx}_2 + \dots \tag{Gl. 2.5}$$

Wobei $\omega_1, \omega_2, \dots$ die Anteile an der Gesamtmasse sind: $\omega_i = \frac{a_i A_i}{A_m}$ (Gl. 2.6)

Hierbei ist a_i die Anzahl der Atome des i-ten Elements in dem Gasgemisch. A_i ist das Atomgewicht des i-ten Elements und dabei ist $A_m = \sum a_i A_i$. (Gl. 2.7)

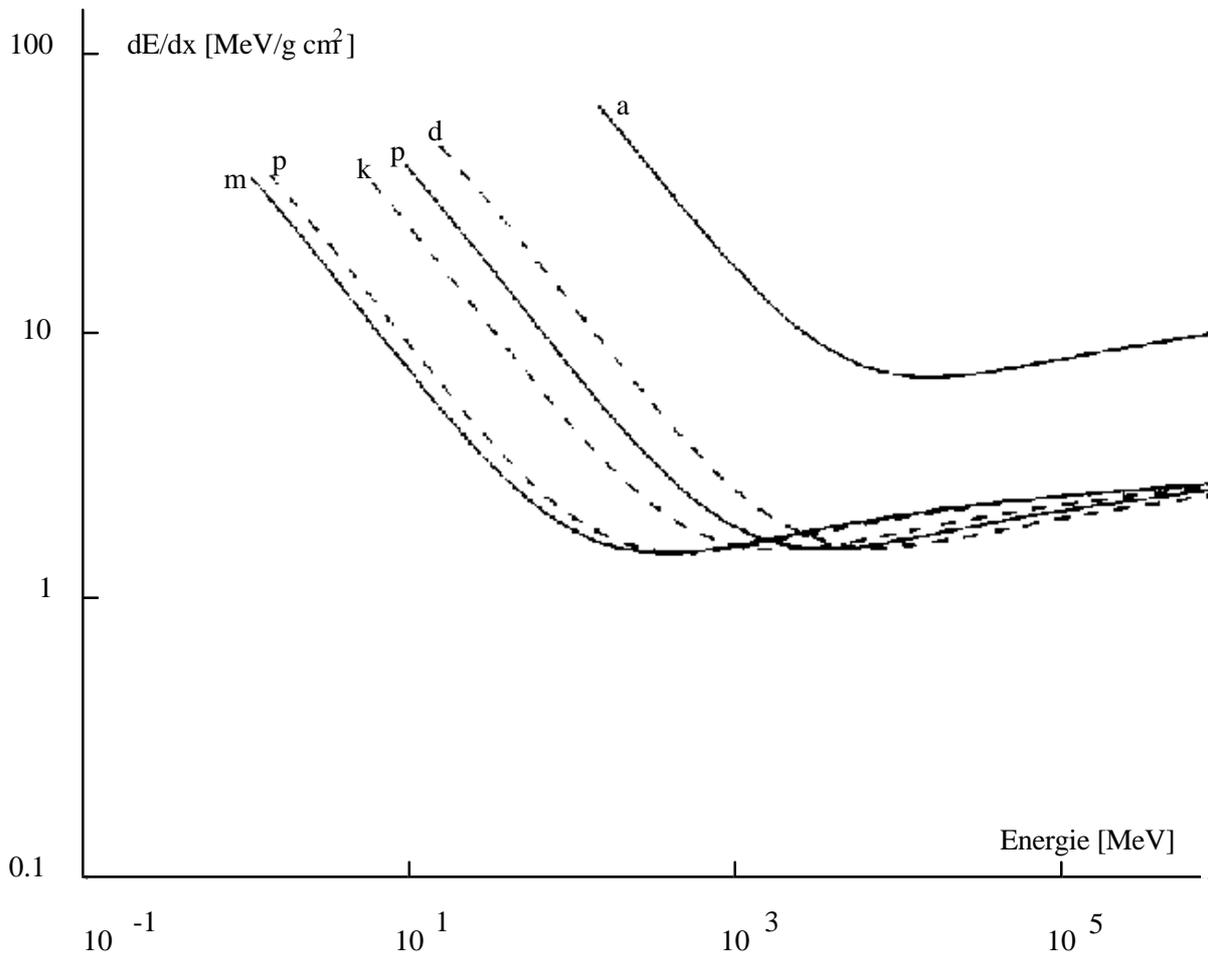


Abbildung 2.2 Energieverlust dE/dx als Funktion der kinetischen Energie [Leo 87]

Abb. 2.2 zeigt die graphische Darstellung einer dE/dx - Kurve. Im Bereich des Minimums (minimal ionisierende Teilchen) ist der mittlere Energieverlust etwa konstant ($dE/dX = 1-2 \text{ MeV} \cdot \text{cm}^2/\text{g}$ mit $X=\rho \cdot x$) [Frau 87]. Die Energie, der durch die Ionisation befreiten Hüllenelektronen, folgt einer Landau-Verteilung, deren Mittelwert durch die Bethe-Bloch Formel genähert wird. Die Landau-Verteilung ist zu höheren Energien asymmetrisch und es können

sogenannte δ -Elektronen mit Energien bis zu einigen keV entstehen, die ihrerseits Moleküle ionisieren können. Die Anzahl, der mit einer Energie $E > E_0$ erzeugten Primärelektronen, ist näherungsweise proportional zu $1/E_0$.

Der Energieverlust in dünnen Materialien wird durch die in Gleichung 2.8 dargestellte Landau-Verteilung beschrieben [Sauli 77].

$$f(\lambda) = \frac{1}{\sqrt{2\pi}} e^{-(\lambda + e^{-\lambda})/2} \quad (\text{Gl. 2.8})$$

mit $\lambda = \frac{\Delta E - \Delta E_{mw}}{\xi}$ reduzierte Energievariable

= normierte Abweichung vom wahrscheinlichsten Energieübertrag ΔE_{mw}

$\xi = \text{const} \cdot \frac{z\rho}{A\beta^2}$ mittlerer Energieverlust gegeben durch den ersten Term der Bethe- Bloch Gleichung

Soll die Bethe-Bloch-Formel für Elektronen anstatt für schwere geladene Teilchen gelten, muß die Formel entsprechend modifiziert werden. Berücksichtigt werden muß, daß der maximale Energietransfer W_{\max} bei Elektronen der gesamten kinetischen Energie des eintreffenden Elektrons entsprechen kann und daß die Kollision zwischen nicht unterscheidbaren identischen Teilchen stattfindet. Neben dem Energieverlust über die Coulombwechselwirkung durch inelastische Stöße mit der Elektronenhülle, können Elektronen aufgrund ihrer geringen Masse zusätzlich Energie durch Abstrahlen von Bremsstrahlungsphotonen verlieren.

2.2.2. Energieverlust von Photonen in Materie

Photonen können auf drei Arten wechselwirken (siehe Abb.2.3):

1. Photoeffekt
2. Compton-Streuung
3. Paarerzeugung

Der Photoeffekt tritt dominant bei Photonenenergien E_γ unter 100 keV auf. Hier wird das Photon meist von einem Elektron der K-Schale absorbiert und das Atom absorbiert den Rückstoß. Dieses so freigesetzte Elektron besitzt eine Energie von $E = E_\gamma - E_{k\text{-Bind}}$. Der Photoeffekt läuft in mehratomigen Molekülen, wie in der nachfolgenden Formel zu sehen ist, hauptsächlich an der Atomsorte mit der größten Ordnungszahl Z ab. Der Wirkungsquerschnitt für die K-Schale ist gegeben durch [Klein 87]:

$$\sigma_{ph} = \frac{32}{3} \pi \sqrt{2} Z^5 \alpha^4 \frac{E_\gamma}{m_e c^2} \frac{1}{K} \frac{1}{r_e^2} \quad (\text{Gl. 2.9})$$

Bei der Compton-Streuung wird das eintretende Photon an einem Hüllenelektron gestreut und verliert dabei Energie. Diese Art des Energieverlustes ist bei Energien von ca. 1 MeV dominant. Die Paarbildung ist erst bei Energien von $2m_e c^2$ möglich und dominiert ab ca. 2 MeV. Dabei konvertiert ein Photon in ein Elektron-Positron-Paar. Allerdings kann dieser Prozeß wegen der Energie- und Impulserhaltung nur im Nahfeld eines Teilchens (z.B. eines Atomkerns) geschehen. Die Feynmangraphen [Lohr 86] niedrigster Ordnung für die drei Wechselwirkungen sehen wie folgt aus:

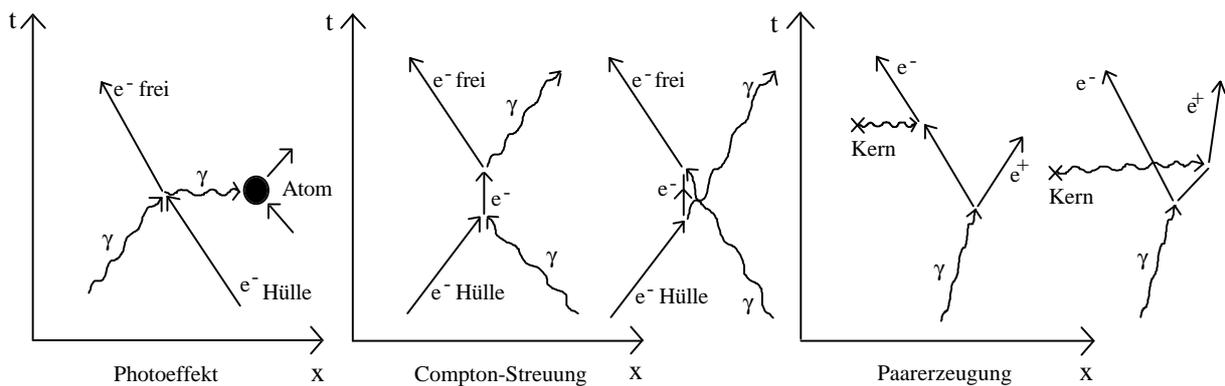


Abb. 2.3 Feynmangraphen erster Ordnung für die γe -Streuung

2.3. Driften von Elektronen und Ionen in Gasen

2.3.1. Beweglichkeit von Ionen in Gasen

Befinden sich Ionen in einem Gasvolumen, an das ein elektrisches Feld von außen angelegt wurde, bewegen sich die Ionen entlang der Feldlinien. Die mittlere Geschwindigkeit, die sogenannte Driftgeschwindigkeit v_D^{Ion} , ist proportional zu dem reduzierten Feld E/P (siehe Gl. 2.10). Dieses gilt auch für sehr hohe Feldstärken. Der Proportionalitätsfaktor ist definiert als die Beweglichkeit μ^{Ion} :

$$\frac{r}{v_D^{\text{Ion}}} = \mu^{\text{Ion}} \cdot \frac{E}{P}$$

P : Gasdruck
 μ^{Ion} : Beweglichkeit (Gl. 2.10)
 $\frac{r}{v_D^{\text{Ion}}}$: Driftgeschwindigkeit
 $\frac{r}{E}$: Elektrische Feldstärke

Ionisierte Gasatome geben ihre kinetische Energie durch Stöße soweit ab, bis ihre statistische Geschwindigkeit nur noch thermisch ist. Somit ist im elektrischen Feld die mittlere Stoßzeit etwa konstant, so daß ein linearer Zusammenhang zwischen der Driftgeschwindigkeit der Ionen und dem elektrischen Feld besteht.

Für ein Gemisch von i Gasen ist die Beweglichkeit μ_i^{Ion} des i -ten Gasionen gegeben durch:

$$\frac{1}{\mu_i^{\text{Ion}}} = \sum_{k=1}^i \frac{c_k}{\mu_{ik}^+} \quad \text{mit } c_k \text{ als Konzentration des Gases } K \text{ und } \mu_{ik}^+ \text{ des } i\text{-ten Ions} \quad (\text{Gl. 2.11})$$

Gas	Ion	Beweglichkeit $\mu^{\text{Ion}}_{(\text{cm}^2\text{v}^{-1}\text{s}^{-1})}$
He	He ⁺	10.2
Ar	Ar ⁺	1.7
CO ₂	CO ₂ ⁺	1.09
IsoC ₄ H ₁₀	IsoC ₄ H ₁₀ ⁺	0.61

Tab. 2.1 Beweglichkeit von Ionen in ihren Gasen [Klein 87]

2.3.2. Elektronendrift in elektrischen Feldern

Da Elektronen eine größere freie Weglänge als Ionen in Gasen haben, können sie zwischen zwei Stößen im elektrischen Feld wesentlich mehr Energie gewinnen als Ionen. Ihre Beweglichkeit ist dadurch um einen Faktor 10^2 - 10^3 größer als die der Ionen. In einer einfachen Formulierung nach Townsend kann die Driftgeschwindigkeit wie folgt beschrieben werden [Klein 87]:

$$v_D^{Elektron} = \frac{2}{3} \frac{e \bar{E}}{m_e} \tau$$

mit $\tau = \langle \lambda_e / u \rangle$

λ_e : mittlere freie Weglänge (Gl. 2.12)

u : statistisch verteilte Geschwindigkeit der Elektronen (Gl. 2.13)

Eine genauere Rechnung liefert [Klein 87]:

$$v_D^{Elektron} = \frac{2}{3} \cdot \frac{e \bar{E}}{m_e} \left\langle \frac{\lambda_e}{u} \right\rangle + \frac{1}{3} \cdot \frac{e \bar{E}}{m_e} \left\langle \frac{d\lambda_e}{du} \right\rangle$$
(Gl. 2.14)

Damit sich eine konstante Driftgeschwindigkeit ergibt, muß der Energiegewinn aus der Beschleunigung der Elektronen im elektrischen Feld durch Energieverluste mit Stößen an den Gasatomen im Gleichgewicht sein. Bei Gleichung 2.14 bilden die eckigen Klammern eine Mittelung über die Energieverteilung der Elektronen. Die Energieverteilung läßt sich wie folgt darstellen [Sauli 77]:

$$F(\epsilon) = C \sqrt{\epsilon} \exp \left[- \frac{3 \Lambda_e \epsilon}{e E \lambda_e + 3 \epsilon k_B T} \right]$$

ϵ : Elektronenenergie (Gl. 2.15)

λ_e : Mittlere freie Weglänge

Λ_e : Mittlerer Energieübertrag

k_B : Boltzmann – Konstante

2.3.3. Diffusion der Elektronen

Neben der Driftbewegung muß auch die Diffusion der Elektronen berücksichtigt werden, welche ein Auseinanderfließen der Elektronengruppe bewirkt. Dieses führt zu einem Abflachen des Anodensignals. In Driftkammern ist es besonders wichtig, die Diffusion der Elektronen möglichst gering zu halten, da bei unterschiedlichen Flankensteilheiten des Anodensignals die Driftzeitbestimmung durch einen Jitter verfälscht wird. Um dieses soweit wie möglich zu unterdrücken, benutzt man geeignete Gase oder Gasgemische wie z.B. Kohlendioxid oder Argon-Isobutan.

Durch die Bildung von Elektron-Ionen-Paaren (Primäriionisation) kommt es entlang der Teilchenspur zu einer Erhöhung der Ladungsträgerdichte. Die Ionen bzw. Elektronen sind bestrebt, das Konzentrationsgefälle auszugleichen. Die aus dem Ausgleichsbestreben resultierende Bewegung wird Diffusion genannt und bewirkt ein Auseinanderfließen der Ladungswolke. Mit Hilfe der Diffusionsgleichung und der Berücksichtigung einer räumlichen gaußischen Verteilung der Elektronen um den Entstehungsort, kann der mittlere quadratische Abstand eines diffundierenden Teilchens vom Entstehungsort bzw. die Varianz $\sigma_{\text{Diffusion}}$ der Verteilung berechnet werden:

$$\langle x^2 \rangle = 2 D t \quad \Rightarrow \quad \sigma_{\text{Diffusion}} = \sqrt{2 D t} \quad \Rightarrow \quad \sigma_{\text{Diffusion}} = \sqrt{\frac{2 D t}{v_D}} \quad (Gl.2.16)$$

D Diffusionskoeffizient

Die Diffusionskonstante D ist ein Maß für das zeitliche Auseinanderlaufen der Ladungswolke. Mit Einführung der charakteristischen Energie des Elektrons ϵ_k , kann mit Hilfe der Einstein-Relation (ideales Gas) die Diffusionskonstante wie folgt beschrieben werden:

$$\text{mit } \epsilon_k = \frac{e D}{\mu} \text{ und der Einstein - Relation}$$

$$\epsilon_k = k_B T \text{ gilt: } D = \frac{\mu k_B T}{e} = \frac{v_D k_B T}{e E}$$

(Gl. 2.17)

In Driftzellen ist meist das elektrische Feld nicht konstant, deshalb sind die Voraussetzungen für Gleichung 2.16 so nicht erfüllt. Um mit Gleichung 2.16 die Auswirkung der Diffusion auf die Driftzeit und somit letztendlich die Auswirkung auf die Flankensteilheit des Anodensignals zu erhalten, muß über die einzelnen Varianzen der dazugehörigen Driftzeiten, die in einem nicht konstanten elektrischen Feld erhalten bleibt, summiert werden.

$$\sigma_t^2 \sim \int_0^t \frac{2 D}{v_D^2} dt' = \int_0^t \frac{2 D}{v_D^2} dt' \quad (Gl. 2.18)$$

Die Berechnung von Gleichung 2.18 unter der Annahme eines radialsymmetrischen Feldes, welches in Drahtnähe gut erfüllt ist, und unter Berücksichtigung von Gleichung 2.17 liefert die Abhängigkeit der Varianz in der Driftzeit durch die Diffusion.

$$\sigma_t \sim \sqrt{\frac{k_B T}{2eE_0 r_{\text{Draht}}}} \cdot \frac{r}{v_D} = \sqrt{\frac{k_B T}{2eE_0 r_{\text{Draht}}}} \cdot t \quad (\text{Gl. 2.19})$$

Die Varianz der Driftzeit ist direkt proportional zum Driftweg bzw. zur Driftzeit. Durch die Verbreiterung der Ladungswolke auf längeren Driftwegen entwickelt sich somit auch an dem Anodendraht ein langsamer ansteigendes Anodensignal.

2.3.4. Avalanche Gasverstärkung

Die im primären Ionisationsprozeß erzeugten Elektronen gelangen nahe (einige μm) der Anode in einen Bereich sehr hoher elektrischer Feldstärke ($10^4 - 10^5 \text{ V/cm}$). Durch die hohe Feldstärke können sie zwischen zwei Stößen mit den Gasatomen genügend kinetische Energie aufnehmen, um weitere Gasatome zu ionisieren. Der Energiegewinn ΔT_{kin} eines Elektrons aus dem primären Prozeß (s. a. Gl. 2.8) beträgt in einem zylindrischen Feld zwischen zwei Stößen:

$$\Delta T_{\text{kin}} = e \int_{r_1}^{r_2} \mathcal{E}(r) dr \quad (\text{Gl. 2.20})$$

Wenn ΔT_{kin} die Ionisationsenergie des Gases übersteigt, kommt es zu einer sekundären Ionisation. Dieses geschieht in Drahtnähe sehr oft, so daß eine Elektronenlawine entsteht. Dadurch kann eine Gasverstärkung von $10^4 - 10^6$ erreicht werden. Dabei ist im Proportionalbereich die Ladung an der Anode proportional zur primären Ladung. Um die erforderlichen hohen Feldstärken zu erreichen, nimmt man meist sehr dünne Drähte (\varnothing ca. 20-100 μm). Die Anzahl der Elektron-Ion-Paare, die ein Elektron auf der Wegstrecke von 1 cm erzeugt, wird durch den ersten Townsend-Koeffizienten α beschrieben. Die Änderung der Anzahl der Elektronen nach einer Wegstrecke dx ist gegeben durch: $dN(x) = N(x)\alpha dx$. Abbildung 2.4 zeigt die typische Form einer Ladungsträgerlawine. In dieser Abbildung ist deutlich zu erkennen, daß die Elektronen aufgrund ihrer großen Beweglichkeit den Kopf und die Ionen den Schwanz des Tropfens bilden.

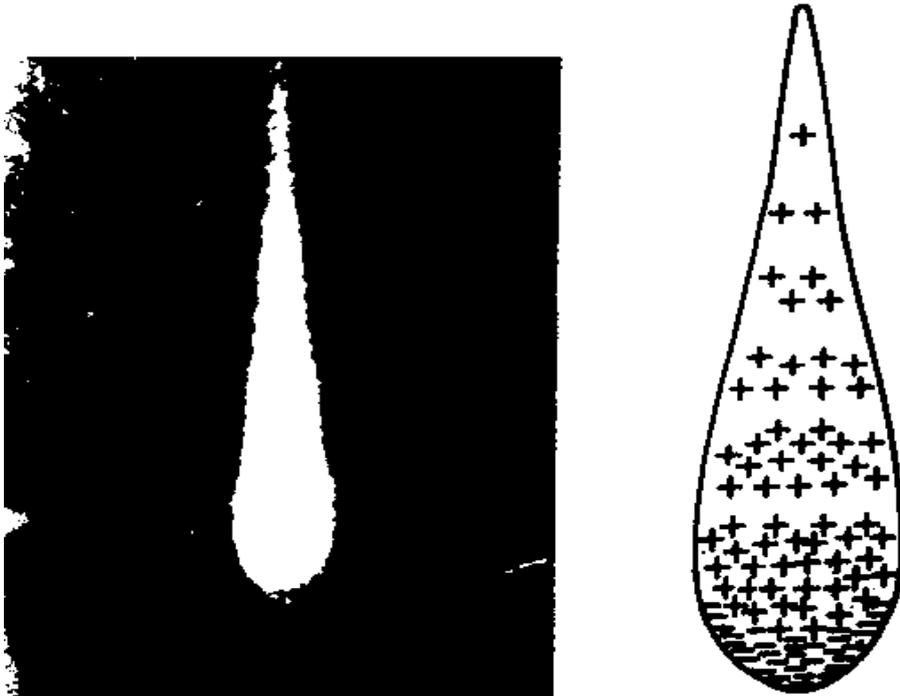


Abb.2.4 links: Bild einer Ladungslawine in einer Nebelkammer; rechts : Verteilung der Ionen (+) und Elektronen (-) [Klein 87]

2.3.5. Primäre und totale Ionisation

Beim Durchqueren eines Teilchens durch ein Medium entsteht durch Ionisation eine Anzahl von Elektron-Ion Paaren. Die meisten der primär erzeugten Elektronen können aufgrund ihrer Energie, die teilweise größer als die Ionisationsenergie des Mediums ist, weitere Elektron-Ion-Paare n_s erzeugen. Die Summe der erzeugten Elektron-Ion Paare wird totale Ionisation genannt. Die Gesamtzahl der Elektron-Ion-Paare n_T setzt sich aus der Summe der primär n_p und sekundär n_s erzeugten Elektron-Ion Paare zusammen [Sauli 77].

$$n_T = \frac{\Delta E}{W_i}$$

mit ΔE als gesamter Energieverlust im Gas

und W_i als durchschnittlicher Energieverlust pro erzeugtem Elektron - Ion Paar

(Gl.2.21)

Die Gesamtzahl n_T ist ca. 2-7 mal größer als die Anzahl der primär erzeugten Elektronen n_p .

2.3.6. Ionisationsstatistik

Die Anzahl der erzeugten Ionenpaare k pro Einheitslänge bei durchschnittlich n_p Paaren pro Einheitslänge gehorcht der Poissonstatistik [Sauli 77]:

$$P_k^{n_p} = \frac{n_p^k}{k!} e^{-n_p} \tag{Gl. 2.22}$$

Ist $D_j^k dx$ die Wahrscheinlichkeit das j -te von k produzierten Ionenpaaren in dem Intervall $[x-dx, x]$ der Einheitslänge (Einheitslänge ist auf 1 normiert) anzutreffen, so ergibt die Faltung mit der Poissonstatistik (Gl. 2.22) eine Verteilungsfunktion für das j -te Ionenpaar über die Einheitslänge.

$$A_j^{n_p} = \sum_{k=j}^{n_p} P_j^k D_j^k x = \frac{x^{j-1}}{(j-1)!} n_p^j e^{-n_p x} \tag{Gl. 2.23}$$

Der rechte, von k unabhängige Teil von Gleichung 2.23 wird durch eine Mittelung über alle möglichen k 's berechnet. Mit Hilfe der Verteilungsfunktion in Gleichung 2.23 und der Näherung $e^{-n_p} \approx 0$ kann der Erwartungswert für den Ort und die Varianz des j -ten Ionenpaares berechnet werden.

$$\bar{x}_j = \frac{j}{2n_p} \quad \text{und} \quad \sigma_j^2 = \frac{j}{4n_p^2} \tag{Gl. 2.24}$$

Die Verdeutlichung der Variablen ist in Abbildung 2.5 zu sehen. Es ist der Zusammenhang zwischen den verlängerten Driftwegen, woraus auch längere Driftzeiten resultieren, in Abhängigkeit von x_j zu erkennen. Die Varianz σ_{lon}^2 läßt sich unter Berücksichtigung von Gleichung 2.24 berechnen.

$$\sigma_{lon}^2 = \frac{E}{G} \frac{d\bar{r}}{dx_j} \frac{I}{K} \sigma_j^2 \quad \text{mit } r \gg x_j \quad \sigma_{lon}^2 = \frac{E}{G} \frac{x_j^2}{r^2} \sigma_j^2 \frac{I}{K} \tag{Gl. 2.25}$$

Da im Mittel ca. 30 Cluster/cm erzeugt werden, ist die Steilheit der Anstiegsflanke eines Driftkammerpulses von der zeitlichen Verteilung der eintreffenden Ladungen und damit von der Varianz der Driftzeit abhängig. Aus Gleichung 2.25 läßt sich leicht die Varianz der Driftzeiten bestimmen.

$$\text{mit } r \gg x_j \text{ gilt: } \sigma_{lon} = \frac{1}{v_D} \cdot \frac{x_j}{r} \cdot \sigma_j \cdot \sqrt{1 - \frac{x_j^2}{r^2}} \tag{Gl. 2.26}$$

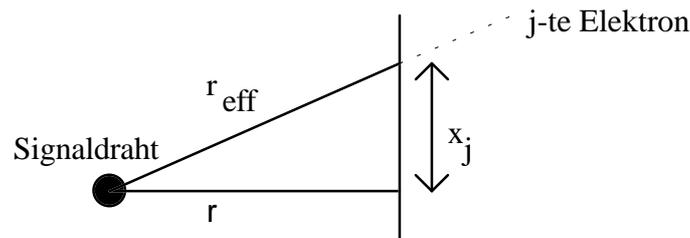


Abb. 2.5 Beziehung zwischen dem Abstand Spur-Draht und Ionisationsstatistik [Thurn 90]

Wie man der Abbildung 2.5 entnehmen kann, ist der zurückgelegte Driftweg und damit die Driftzeit jedes einzelnen Elektrons abhängig von seinem Ursprung entlang der Spur des ionisierenden Teilchens. Also bilden die Elektronen aus der Driftraummitte (x_j klein), welche den kürzesten Driftweg zurücklegen müssen, die ansteigende Flanke des Anodenpulses, wie in Abbildung 2.6 zu sehen ist. Die Steilheit des Anodenpulses wird durch z.B. die Verteilung der Ladungen um x_j , die Diffusion usw. bestimmt.

Bei Zeitmessungen an Driftkammerpulsen mit z.B. der Schwellenmethode (s. a. Abschnitt 7.2) begrenzen die Schwankungen in der Driftzeit des j -ten Elektrons, welches die Schwelle gerade überschreitet, die Zeitauflösung.

2.3.7. Signalentwicklung in einer Driftkammer

Das gemessene Signal wird nicht von den gesammelten Ladungen, sondern durch Influenz ihrer Ladungswolken bei der Drift zu den Elektroden erzeugt. In der Nähe der Drähte kann die Geometrie des Feldes als radialsymmetrisch [Leo 87] angenommen werden. Somit kann das Feld folgendermaßen beschrieben werden:

$$E(r) = \frac{CV_0}{2\pi\epsilon} \cdot \frac{1}{r} \quad r: \text{Abstand vom Draht} \quad (\text{Gl. 2.27})$$

$$\varphi(r) = -\frac{CV_0}{2\pi\epsilon} \ln \frac{r}{a} \quad V_0: \text{Angelegte Spannung} \quad (\text{Gl. 2.28})$$

ϵ : Dielektrizitätskonstante des Gases

$$C = \frac{2\pi\epsilon}{\ln \frac{b}{a}} \quad C: \text{Kapazität pro Längeneinheit} \quad (\text{Gl. 2.29})$$

a : Anodenradius

b : Abstand zwischen Anode und Kathode

Wird eine sich im elektrischen Feld (Gl. 2.30) bewegende Ladung, die sich um eine Strecke dr bewegt, betrachtet, so erfährt die Ladung einen Energiegewinn dW [Leo 87]:

$$W = q \varphi(r)$$

$$dW = q \frac{d\varphi(r)}{dr} dr \quad (\text{Gl. 2.30})$$

$$(\text{Gl. 2.31})$$

Da in Anodendrahtnähe die Anordnung als zylindrische Geometrie betrachtet werden kann, kann unter der Annahme, daß sich die Ladungswolke um Δr bewegt hat, die Spannung, die durch die Elektronen und Ionen influenziert wird, über $dV = l C V_0 dV$ (l : Länge des Anodendrahtes) berechnet werden:

$$dV = \frac{q}{l C V_0} \frac{d\varphi(r)}{dr} dr$$

$$V^{Elektron} = \frac{-q}{l C V_0} \int_{a+\Delta r}^a \frac{d\varphi}{dr} dr = -\frac{q}{2\pi\epsilon l} \ln \left[\frac{a+\Delta r}{a} \right] \quad (\text{Gl. 2.32})$$

$$V^{Ion} = \frac{q}{l C V_0} \int_a^{a+\Delta r} \frac{d\varphi}{dr} dr = -\frac{q}{2\pi\epsilon l} \ln \left[\frac{a+\Delta r}{a} \right] \quad (\text{Gl. 2.33})$$

$$(\text{Gl. 2.34})$$

Wird nun das Verhältnis der Beiträge der Elektronen und der Ionen betrachtet, so ergibt sich mit

$$\frac{V^{Elektron}}{V^{Ion}} = \frac{\ln \left[\frac{a+\Delta r}{a} \right]}{\ln \left[\frac{a+\Delta r}{a} \right]} \quad (\text{Gl. 2.35})$$

und typischen Werten für eine Driftkammer, daß der Anteil der Elektronen in der Größenordnung von 1% oder weniger zum Signal beiträgt. Allerdings gilt dieser Zusammenhang nur, wenn der Großteil der Elektronen erst nahe am Draht, durch eine Ladungswolke verstärkt, entstanden ist. Bei sehr hoher Gasverstärkung ($>10^6$) ist dieses nicht der Fall. Um eine Aussage über den Verlauf eines Signals machen zu können, wird eine Aussage zwischen $r(t)$ und t benötigt. Entsprechend der Gleichung 2.34 für $\Delta r \approx 0$ und bei Vernachlässigung des Elektronenbeitrages kann der Verlauf des Signals $V(t)$ wie folgt beschrieben werden:

$$V(t) = \int_{r(0)}^{r(t)} \frac{dV}{dr} dr = -\frac{q}{2\pi\epsilon l} \ln \left[\frac{r(t)}{a} \right] \quad (\text{Gl. 2.36})$$

Aus der Beziehung $\mu = v_D / E$ mit v_D als Driftgeschwindigkeit erhält man folgende Beziehung:

$$\frac{dr}{dt} = \mu \cdot E(r) = \frac{\mu C V_0}{2 \pi \epsilon} \cdot \frac{1}{r} \quad (\text{Gl. 2.37})$$

Durch Integration der Gleichung 2.37 mit der Näherung $r(0) = a$ für den Entstehungsort der positiven Ionen ergibt sich:

$$r(t) = \sqrt{a^2 + \frac{\mu C V_0}{\pi \epsilon} t} \quad (\text{Gl. 2.38})$$

Wird nun Gleichung 2.38 in Gleichung 2.36 eingesetzt, so erhält man eine zeitabhängige Bestimmungsgleichung für den Pulsverlauf des Signals für einen Verstärker mit einem Eingangswiderstand $R = \infty$.

$$V(t) = -\frac{q}{4 \pi \epsilon l} \ln \left(\frac{r(t)}{a} \right) + \frac{\mu C V_0}{\pi \epsilon a^2} t \quad (\text{Gl. 2.39})$$

Da Anodendraht, Kabel zum Anodendraht und Steckverbindungen Kapazitäten darstellen und mit einem stromsensitiven Verstärker (Eingangswiderstand $R \ll \infty$) die Kammersignale bei dieser Untersuchung ausgelesen werden, bildet der Eingangswiderstand des stromsensitiven Verstärkers mit der Kapazität einen Hochpaß. Somit besitzen die Anodensignale eine Breite im Bereich der Zeitkonstante $\tau = RC$. Der Einfluß der Zeitkonstante auf den abfallenden Teil des Driftkammerpulses ist in Abbildung 2.6 im linken Bild zu sehen. Das rechte Bild zeigt einen Doppelauslöser, in welchem ebenfalls der Einfluß der RC Kombination zu erkennen ist.

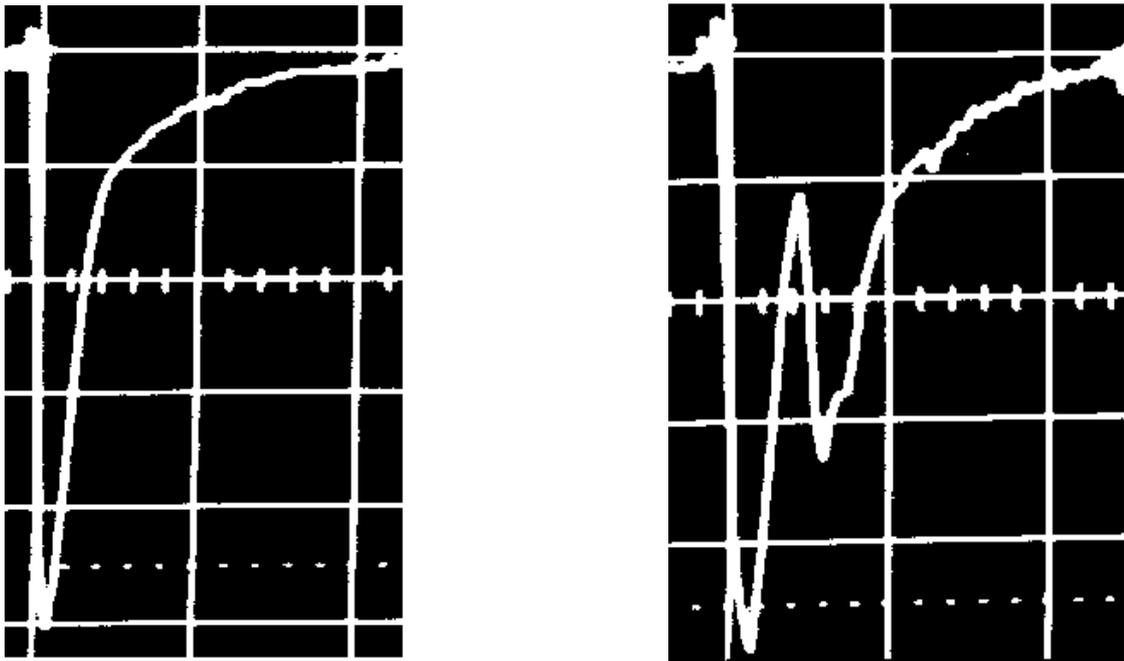


Abb. 2.6 Die Abbildung zeigt zwei Aufnahmen von Driftkammerpulsen in Helium-Dimethylether (He-DME) 70:30. (x: $0.2 \mu\text{s}$ pro div. | y: 50 mV pro div.)

3. Aufbau und Funktion der Elektronik

In Abschnitt 3.1 wird zunächst auf den Aufbau und die Funktionsweise des analogen Speichers eingegangen. Im darauffolgenden Abschnitt 3.2 werden die nötigen Steuerspulse und die daraus entwickelte Steuerelektronik für den schnellen analogen Speicher beschrieben.

3.1. Der schnelle analoge Speicher

- Aufbau des schnellen analogen Speichers

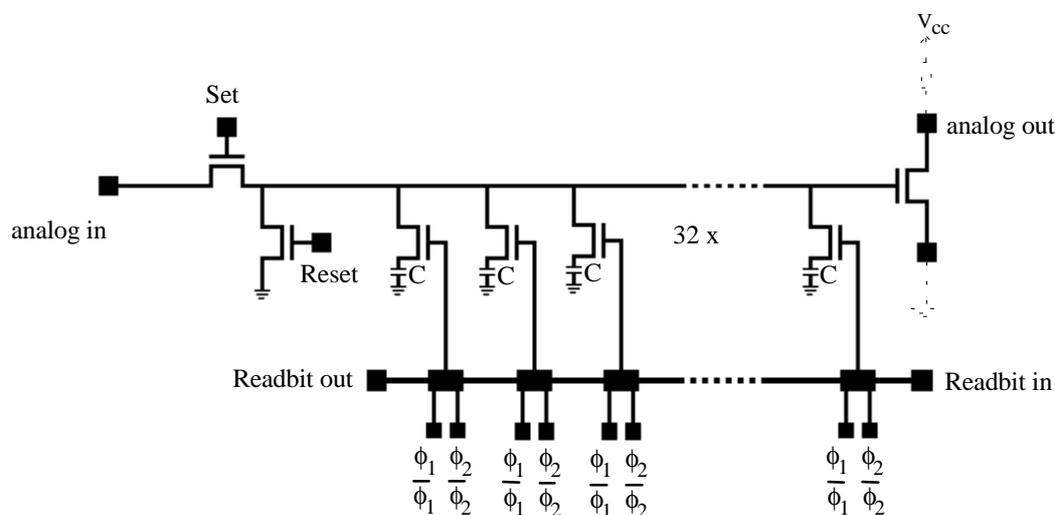


Abb. 3.1 Interne Verschaltung des analogen Speichers PSI 2

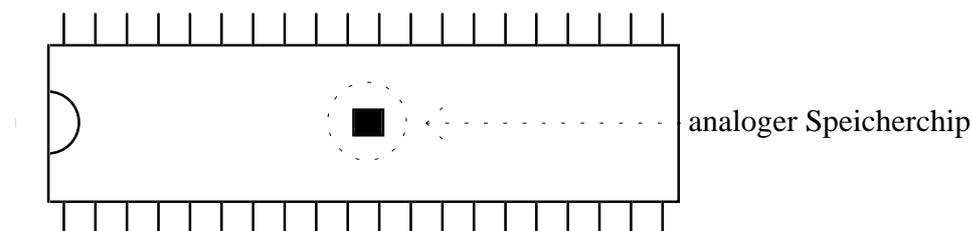
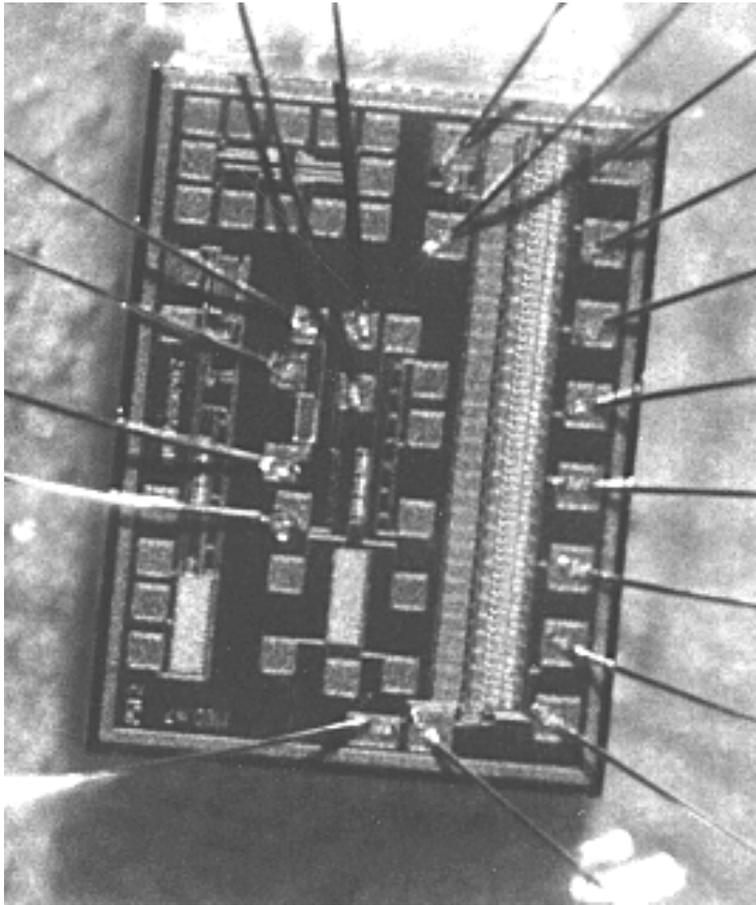


Abb. 3.2 Gehäuse des analogen Speichers

Die Abbildung 3.1 zeigt die innere Schaltung des analogen Speichers und Abbildung 3.2 zeigt das Gehäuse bzw. den Träger des analogen Speicherchips. Beim komplett aufgebauten analogen Speicher können zwei Teilbereiche auf dem $0.6 \text{ mm} \times 1.5 \text{ mm}$ großen Chipbereich unterschieden werden, der obere analoge Bereich und der untere digitale Bereich. Beide Bereiche sind durch einen Masse-Bus (GND) getrennt [Brogle 89] (Abb. 3.1). Der analoge Bereich besteht aus Set, Reset, 'analog in', 'analog out', 32 Kondensatoren mit ihren Steuertransistoren und dem Sourcefolger am Ende des analogen Busses. Der untere, digitale Bereich besteht aus



einem Schieberegister, mit dessen Hilfe die Kondensatoren einzeln an den oberen, analogen Bus geschaltet werden können. Die Abbildung 3.3 zeigt ein Photo des schnellen analogen Speichers PSI 2. Deutlich ist die Struktur des schnellen analogen Speichers zu erkennen (rechte Seite) (s.a. Abb. B.1). Der ganz rechte, vertikale Streifen bildet das Schieberegister. Links vom Schieberegister liegt die Kondensatorkette. Die Kondensatoren bestehen aus einem Aluminiumlayer über einem Polysiliziumlayer und haben eine Kapazität von ca. 1.5pF.

Abb. 3.3 Bild des schnellen analogen Speichers
rechts: Schieberegister links davon: analoger Bus

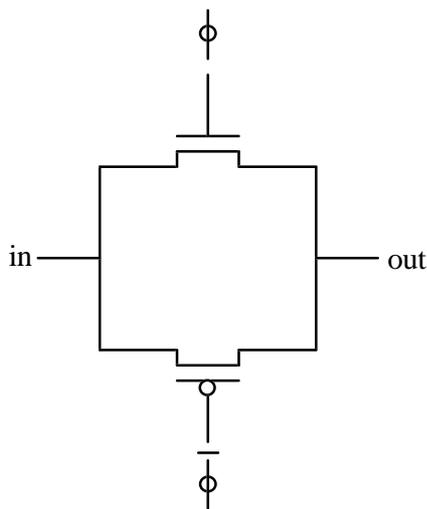


Abb. 3.4 Transmissiongatter

Der digitale Bereich, welcher aus einem von außen gesteuerten Schieberegister in CMOS¹-Technologie besteht, wird durch Transmissiongatter gebildet (Abb. 3.4). Transmissiongatter bestehen aus einem nMOS- und einem pMOS-FET². Jeder MOS-FET für sich hat eine nicht lineare Übertragungsfunktion, so daß sie die logischen Schaltzustände in einem Schieberegister nicht gleich gut übertragen. Durch Kombination beider Übertragungsfunktionen in einem komplementären Gatteraufbau, erhält man eine lineare Übertragungsfunktion und somit eine gleich gute Übertragung der beiden logischen Schaltzustände [Tietz 89].

¹ CMOS: Complementary Metal Oxide Semiconductor

² FET: Feldeffekttransistor

Bei dem analogen Speicher PSI 2 handelt es sich um einen in $3\ \mu\text{m}$ Verfahren (SACMOS 3) hergestellten Chip. Somit ist die minimale Breite der Gatter, der Verbindungen und der Diffusionsbereiche ca. $3\ \mu\text{m}$. Dabei wurde der Chip in CMOS-Technik [Brogle 89] produziert. Das Substrat des analogen Speichers ist ein n^- dotiertes Siliziumstück zur Realisierung der n-MOS FET's mit durch Diffusion eingesetzten Bereichen für die p-MOS FET's. Die nachfolgende Abbildung 3.5 zeigt eine Kombination von Masken für die Taktschalter des Schieberegisters. Bei der Herstellung des analogen Speichers werden verschiedene Masken für die unterschiedlichen Herstellungsabschnitte, wie z.B. oxidieren, ätzen und implantieren, benötigt.

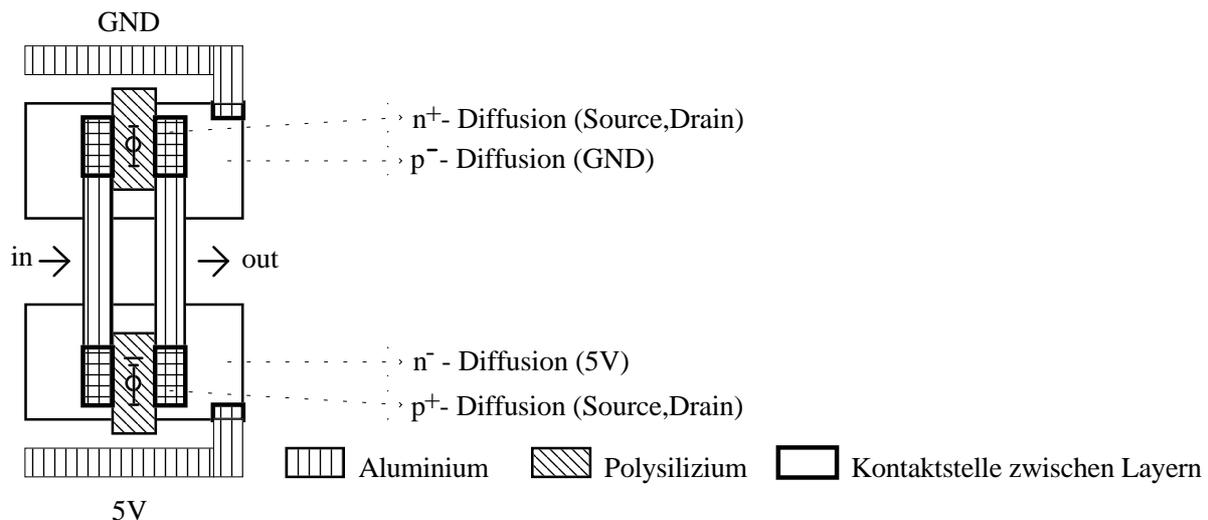


Abb. 3.5 Maske für einen Clockschalter des Schieberegisters [Brogle 89]

- Funktionsprinzip des schnellen analogen Speichers

Das Grundprinzip des schnellen analogen Speichers besteht darin, das Signal, welches am 'analog in' Eingang anliegt, abzutasten und in 32 Kondensatoren (s. Abb. 3.1) die abgetasteten Informationen in Form von Ladungen analog zwischenzuspeichern. Der Abtastzyklus beginnt mit dem Öffnen des analogen Busses durch den FET am SET-Eingang (s. Abb. 3.1). Nach dem Öffnen des analogen Busses kann ein analoges Signal an den analogen Bus angelegt und abgetastet werden. Die Abtastung des anliegenden analogen Signals geschieht dadurch, daß die einzelnen Kondensatoren in einem festen zeitlichen Verhältnis zueinander an den analogen Bus geschaltet und aufgeladen werden. Um eine zeitlich konsistente Abtastung zu erreichen, muß ein fester zeitlicher Zusammenhang zwischen den analog gespeicherten Informationen auf den Kondensatoren bestehen. Dieses wird auf zwei Arten erreicht. Der Abtastzyklus kann in zwei Moden betrieben werden, entweder im getakteten oder im 'Race-through' Modus.

- Beim getakteten Modus wird ein externer Takt an die ϕ -Takteingänge gelegt und ein Abtastbit am 'Readbit in' Eingang eingespeist. Durch das nun getaktete Schieberegister, (s. Abb. 3.7) wandert das Abtastbit mit der Frequenz des externen Takts durch das Schieberegister und legt über den Steuer-FET des Kondensators (s. Abb. 3.1) diesen an den analogen Bus. Durch die zeitliche Konsistenz des Taktsignals an den ϕ -Eingängen besteht somit ein fester zeitlicher Zusammenhang zwischen den analog abgetasteten und gespeicherten Informationen (Ladungen).
- Im 'Race-through' Modus wird ebenfalls das Schieberegister als Zeitbasis für die Abtastung des analogen Signals auf dem analogen Bus genommen. Der Unterschied zum getakteten Modus besteht darin, daß kein externer Takt an die ϕ -Eingänge angelegt wird, sondern die Transmissiongatter des Schieberegisters auf Durchgang geschaltet werden. Wenn nun ein Abtastbit am 'Readbit in' Eingang angelegt wird, kann das Abtastbit das Schieberegister durchlaufen. Der zeitliche Zusammenhang zwischen den einzelnen Kondensatorladungen wird aufgrund der Gatterverzögerungszeiten von ca. 3.7 ns der einzelnen Schieberegisterstufen erreicht. Beim 'Race-through' Modus muß darauf geachtet werden, daß das Abtastbit sehr schmal ist, um nicht zwei Kondensatoren gleichzeitig an den analogen Bus zu schalten. Hierbei hat sich eine mittlere Pulsbreite von weniger als 5ns als ausreichend erwiesen. Das schmale Abtastbit (Fast-Readbit) muß bei dieser Breite das TTL-Level (high = 3.6 Volt [Wedd 86]) überschreiten.

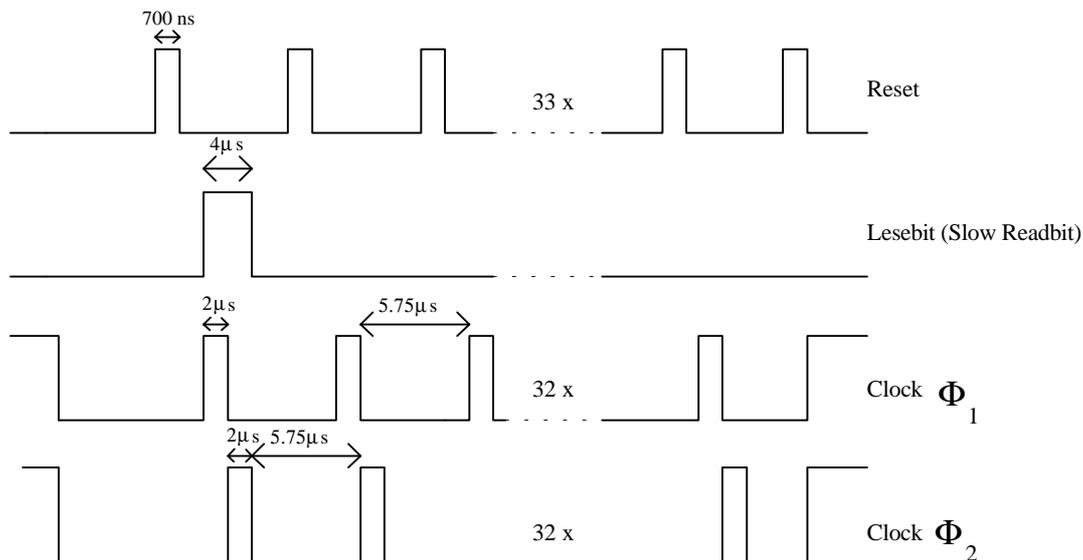


Abb. 3.6 Steuertakt beim Auslesen des analogen Speichers

Der Auslesezyklus (s. Abb. 3.6 und Abb. 3.7) ist ähnlich dem des getakteten Abtastzyklus. Über den SET-Schalter wird der 'analog in' Eingang vom analogen Bus getrennt. Danach wird ein langsames Lesebit ca. 4 μs (Slow Readbit) an den 'Readbit in' Eingang angelegt und im

Taktzyklus des externen Taktes durch das Schieberegister geschoben. Bevor der erste Kondensator an den analogen Bus gelegt wird, wird über 'RESET' der Bus gegen GND geschaltet, um diesen auf ein definiertes Potential zu legen. Danach werden die 32 Kondensatoren nacheinander im externen Takt an den Bus gelegt. Die einzelnen Ladungen können am 'analog out' Ausgang mit Hilfe des Sourcefolgers ausgelesen werden. Zwischen den einzelnen Auslesephasen der jeweiligen Kondensatoren wird der analoge Bus über RESET gegen GND geschaltet (s. Abb. 3.1). Nachdem der schnelle analoge Speicher ausgelesen wurde, kann er wieder einen weiteren Puls abtasten und zwischenspeichern.

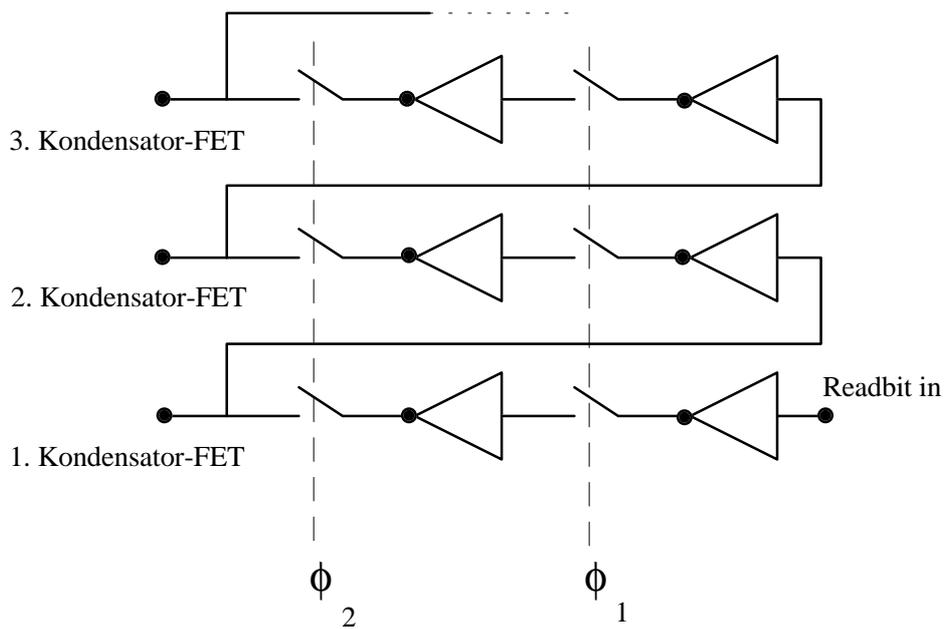


Abb. 3.7 Blockschaltbild des Schieberegisters [Brogle 89]

3.2. Die Steuerelektronik

In diesem Abschnitt wird die notwendige Peripherie beschrieben, mit der es möglich ist, den schnellen analogen Speicher im 'Race-through' Modus zu betreiben und nach dem Abtasten des analogen Pulses mit Hilfe der Schieberegistersteuerung auszulesen.

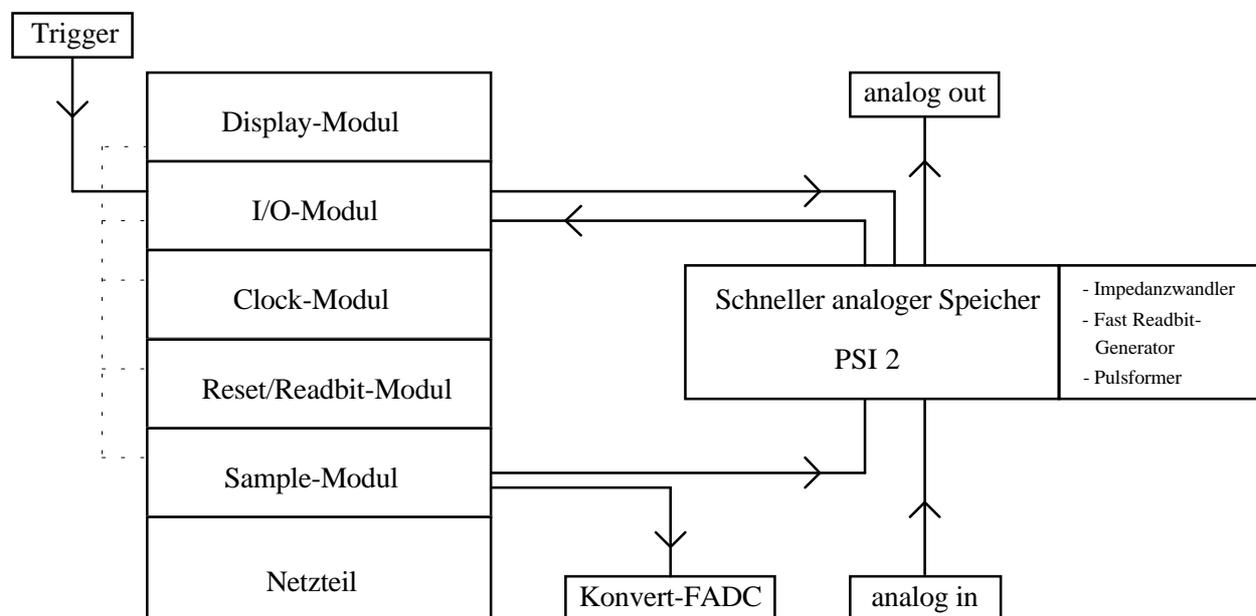


Abb. 3.8 Schematische Darstellung der Datenwege zwischen der Steuerelektronik und dem analogen Speicher.

Der Aufbau läßt sich in zwei Teilbereiche unterteilen. Der linke Teil von Abbildung 3.8 zeigt die Steuerelektronik und der rechte Teil die Meßplatine, auf der der schnelle analoge Speicher untergebracht ist.

Die Steuerelektronik besteht aus fünf Steckmodulen in Eurokartenformat in 19 Zoll Rahmen. Die elektrischen Verbindungen, bestehend aus Stromversorgung und Datenbus, werden über einen auf der Backplane³ befestigten Steckbus geschlossen. Die wichtigsten Module sind das Clock-Modul, das Reset/Readbit-Modul und das Sample-Modul. Hierbei ist das Sample-Modul das wichtigste der drei Module. Das Sample-Modul steuert den Abtast- und den Auslesezyklus. Die phasenverschobenen Steuertakte ϕ , welche die Auslese über das Schieberegister steuern, werden durch das Clock-Modul generiert. Die Funktion der Reset-Steuerung und der Readbit-Generierung wird von dem Reset/Readbit-Modul übernommen.

Das Display-Modul ist nur eine optische Anzeige für den Bus und Spannungszustand (s. Abb. A.3). Das I/O-Modul ist zum einen eine Treiberschaltung, um die Buspulse aus dem Bus auszukoppeln und über abgeschirmte Leitungen der Meßplatine zuzuführen und zum anderen

³ Backplane: Rückseite des Steckrahmens. Hier befindet sich der Bus, welcher die elektrischen Signale zwischen den Karten trägt.

beinhaltet es auch den Eingang für einen externen Auslöser (Trigger), welcher das Fast-Readbit und somit den Abtastzyklus auslöst (s. Abb. A.4).

- Sample-Modul

Kernstück des Sample-Moduls sind zwei Monoflopbausteine mit Schmitt-Trigger Eingängen 74LS221 (s. Abb. A.7) [Tex 77]. Über die zeitbestimmenden RC-Glieder lassen sich sowohl das Abtastfenster und somit die Zeit der Freigabe des analogen Busses des schnellen analogen Speichers (SET-FET), als auch das darauffolgende Auslesefenster für das Schieberegister einstellen. Bei dem Einstellen der Fenster ist darauf zu achten, daß das Abtastfenster mindestens der zeitlichen Breite des schnellen analogen Speichers ($32 \times \text{ca. } 3.7\text{ns}$) und das Auslesefenster mindestens der benötigten Auslesezeit für alle 32 Kanäle entspricht.

Das Modul wird ausgelöst, wenn an der Busleitung 8 ein logisches High anliegt (s. Tab. 3.1). Dieses geschieht, sobald am IO-Modul (s. Abb. A.4) ein Triggerpuls in den Backplanebus eingespeist wird. Das Sample-Modul gibt dann an die Leitung 10 des Backplanebusses die Steuerflanke für das Fast-Readbit und an die Leitung 12, nach einer voreingestellten Verzögerung, den Freigabepuls für das Clock- und das Reset/Readbit-Modul ab. Das Readbit wird auf der Meßplatine direkt am schnellen analogen Speicher elektronisch aufbereitet. Neben den Buskontakten verfügt das Sample-Modul noch über zwei Außenkontakte. Der eine Kontakt liefert den Zustand des Abtastfensters über einen Treiber an die Meßplatine (Start), welcher den analogen Bus des schnellen analogen Speichers freigibt (s. Abb. 3.1). Der andere Kontakt liefert über einen 74F37 Baustein [Fair 75], der als Treiber genutzt wird, den ϕ_2 -Takt als Konvertierungssignal zum FADC⁴ (s. a. Anhang G.). Dieses Signal wird zum Digitalisieren beim Auslesen der Informationen der 32 Kondensatoren des schnellen analogen Speichers benötigt.

- Clock-Modul

Das Kernstück des Clock(Takt)-Moduls ist ein VCO⁵ (s. Abb. A.6). Dieser sorgt für die Auslesefrequenz der Steuertakte ϕ des Schieberegisters. Die Breiten der Steuertakte ϕ werden mit Hilfe von Monoflopbausteinen mit Schmitt-Trigger Eingang 74LS221 und den benötigten RC-Gliedern eingestellt (s. Abb. A.6) [Tex 77]. Desweiteren wird über einen der Monoflopbausteine die Phasenlage zwischen ϕ_1 und ϕ_2 fixiert. Die OR-Gatter am Ausgang der Monoflops geben die Steuertakte frei, sofern die Leitung 12 des Backplanebusses auf logischem Low liegt (s. Tab. 3.1). Gleichzeitig wird über den D-Flipflop 74HCT74 [Fair 75] der VCO gestartet. Das Freigabesignal für diese Karte kommt vom Sample Modul, welches den Abtast- und den Auslesezyklus zeitlich steuert.

⁴ FADC: Flash analog to digital converter

⁵ VCO: Voltage controlled oscillator

- Reset/Readbit-Modul

Auch dieses Modul besteht hauptsächlich aus zwei Monoflops mit Schmitt-Trigger Eingängen (s. Abb. A.5) [Tex 77]. Die Phasenlage und die Pulsbreite des Reset- und des Readbitpulses werden durch die zeitbestimmenden RC-Glieder festgelegt. Die Readbitgenerierung wird durch den Freigabepuls an Leitung 12 des Backplanebusses ausgelöst (s. Tab. 3.1). Die Reseteinheit wird durch Leitung 12 und durch den ϕ_1 -Takt (Leitung 20), welcher durch ein OR-Gatter logisch verknüpft ist, ausgelöst. Das Reset/Readbit-Modul speist das Readbit in Leitung 16 des Backplanebusses und das Resetsignal in Leitung 18 ein.

Modulname \ Busleitung	2	4	8	10	12	14	16	18	20	24	32
Sample-Modul	out	in	out	in	in	-	-	-	-	out	out
Clock-Modul	out	-	-	-	out	out	-	-	in	in	out
Readbit/Reset-Modul	out	-	-	-	out	-	in	in	out	-	out
I/O-Modul	out	-	in	out	-	-	out	out	out	out	out
Displaymodul	out										

[in: Information auf den Bus geben / out: Information von dem Bus nehmen]

Belegung der Busleitungen:	2	Massezuführung
	4	Kontrolle
	8	Auslöser (Trigger)
	10	Fast-Readbit Steuerung
	12	Steuerung des Clock- und des Readbit/Reset-Moduls
	14	Kontrolle
	16	Slow-Readbit Steuerung
	18	Reset Steuerung
	20	Steuertakt ϕ_1
	24	Steuertakt ϕ_2
	32	Spannungsversorgung +5 Volt

Tabelle 3.1 Belegung des Backplane-Busses der Steuerelektronik

3.3. Die Meßplatine

Die Meßplatine, auf der der schnelle analoge Speicher untergebracht ist, läßt sich in zwei Bereiche einteilen. Zum einen in den digitalen Bereich, der die eintreffenden Pulse aufbereitet oder weiterverarbeitet, zum anderen in den analogen Bereich, bestehend aus einem Impedanzwandler, welcher die Ausgangssignale des schnellen analogen Speichers auskoppelt (s. Abb. A.2). Der digitale Bereich (s. Abb. A.1) hat die Aufgabe, die Flanken und die Amplituden der eintreffenden Steuerpulse aufzubereiten. Durch den Transport der Pulse über abgeschirmte Leitungen werden zum einen durch Kabeldämpfung die Amplituden verringert und zum anderen verflachen durch die Dispersion der Kabel die Flanken der Pulse. Die Aufbereitung übernehmen die QUAD 2-Input NAND Gatter 74F00 und QUAD 2-Input AND Gatter 74F08 Bausteine [Fair 75]. Sie erreichen eine Gatteranstiegszeit von ca. 3-4 ns bei einer Amplitude von ca. 4.5 V. Die NAND Gatter haben außerdem noch die Aufgabe, die für das Schieberegister benötigten $\bar{\phi}_{1,2}$ zu erzeugen. Der Baustein 74F74, welcher in Abbildung A.1 ebenfalls zu sehen ist, dient zur Erzeugung des Fast-Read Bit Signals. Bei diesem Baustein handelt es sich um einen D-Flipflop, welcher so geschaltet ist, daß er bei ansteigendem Ausgang wieder zurückgesetzt wird. Durch eine solche Verschaltung erreicht man eine Pulsbreite von weniger als 5 ns bei einer Amplitude von ca. 4.5 V.

Der analoge Bereich besteht im wesentlichen aus dem Impedanzwandler. Er hat die Aufgabe, den hohen Ausgangswiderstand von ca. 300 k Ω am Sourcefolger des schnellen analogen Speichers an 50 Ω Kabelimpedanz anzupassen. Dadurch ist es möglich, die bei der Auslese entstehenden 32 Spannungspulse der einzelnen Kanäle, auf eine für den FADC SIROCCO II günstige Amplitude (700-800 mV) durch gängige Verstärker zu verstärken. Der Impedanzwandler besteht aus zwei gleichstromentkoppelten Transistorstufen (s. Abb. A.2). Vom Ausgang des Impedanzwandlers geht es über einen Symmetriewandler, welcher die unipolaren Signale (koaxiales Kabel) in bipolare Signale (twisted-pair Kabel) umwandelt, zum FADC.

4. Einsatz des schnellen analogen Speichers an einer Driftkammer

4.1. Aufbau und Funktion der Meßanordnung

Die Messung beschäftigt sich mit dem Auflösungsverhalten des schnellen analogen Speichers. Als Meßobjekt dienen kosmische Myonen. Gemessen werden soll sowohl die Zeit- als auch die

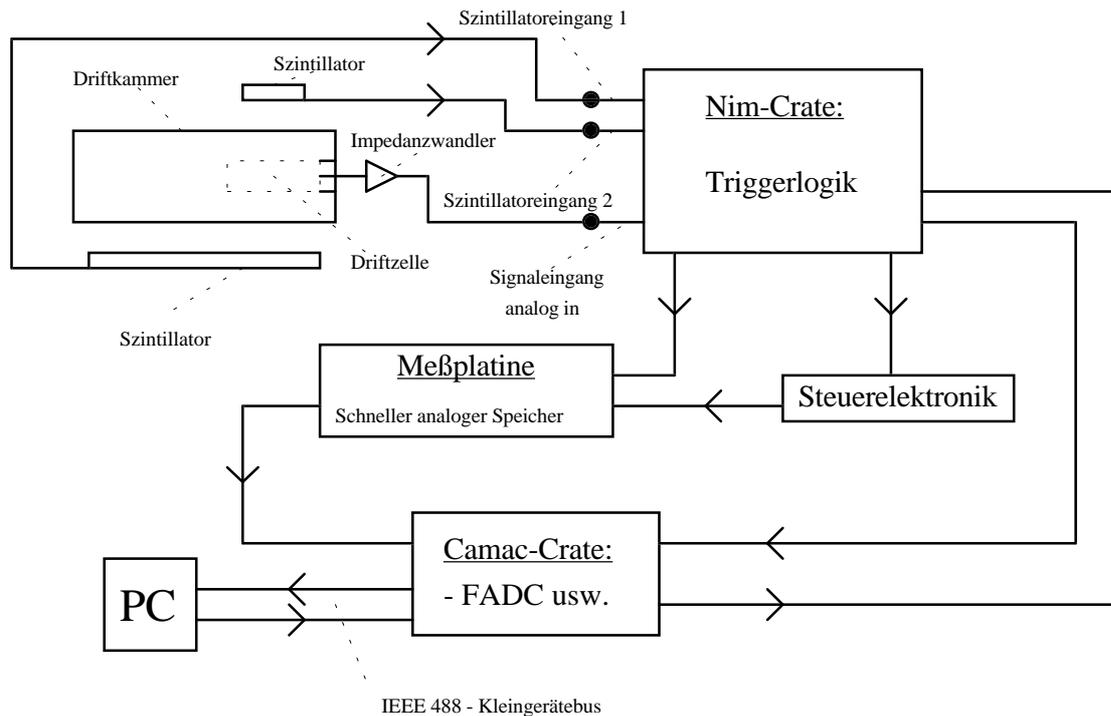


Abb. 4.1 Schematische Darstellung des Versuchsaufbaus inkl. Driftkammer

Ladungsauflösung an Driftkammerpulsen mit dem schnellen analogen Speicher. Die Meßanordnung läßt sich in zwei Bereiche teilen (s. Abb. 4.1), zum einen in den elektronischen Teil mit den Crates⁶ (NIM, CAMAC), Steuerelektronik usw., zum anderen in den Kammerbereich.

• Elektronischer Aufbau

Die Anschlüsse, die von dem Kammeraufbau kommenden Leitungen, werden mit der Triggerlogik, welche im Nim-Crate untergebracht ist, verbunden. Die beiden Szintillatoren werden in Koinzidenz betrieben (weiteres in Abschnitt 4.3 und Abb. 4.5). Die Triggerlogik selbst steuert die Steuerelektronik des schnellen analogen Speichers. Den Status der Steuerelektronik und die abgetasteten Werte des schnellen analogen Speichers werden über ein CAMAC-IEEE-Bus Interface von einem PC⁷ gesteuert bzw. ausgelesen (weiteres Abb. 4.3).

⁶ Crate: Steckrahmen

⁷ PC: Personal Computer

- Kammeraufbau

Der Kammeraufbau besteht aus einer Driftkammer und zwei Szintillationsdetektoren, die jeweils aus einem Szintillator, einem Lichtleiter und einem Photomultiplier bestehen. Die Szintillationsdetektoren werden in Koinzidenz betrieben. Bei der Driftkammer handelt es sich um einen Prototypen für einen vorgeschlagenen B-Fabrik-Detektor [Na 88, Odd 87, Thurn 89, Wa 88]. Die Driftkammer besteht aus 46 Zellen, die auf 7 versetzten (staggered) Ebenen zu je 6

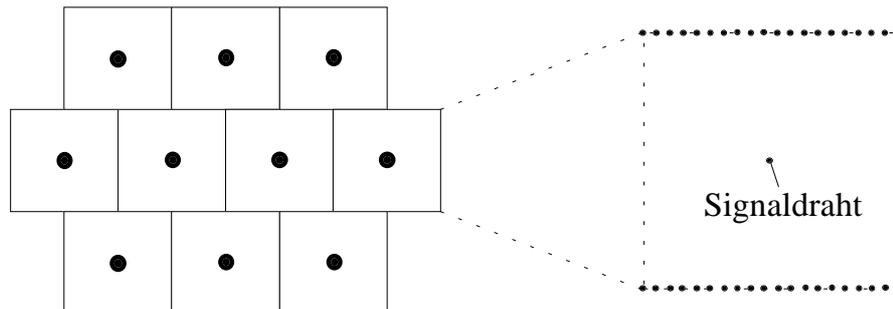


Abb. 4.2 Schematische Darstellung der Driftzellen- und Drahtanordnung

bzw. 7 Zellen verteilt sind (s. Abb. 4.2). Als Signaldraht dient ein goldbeschichteter Wolframdraht ($\varnothing=20\ \mu\text{m}$), während die Kathoden aus je 20 Nickel-Chrom-Drähten ($\varnothing=40\ \mu\text{m}$) bestehen. Das Driftzellenmodul ist in einem Aluminiumtank untergebracht. An einem Kopfe wird die Verbindung zu den Signaldrähten über Multikontaktleisten nach außen durchgeführt. Zum Test des schnellen analogen Speichers wird eine Signaldrahtebene mit 6 Signaldrähten parallel ausgelesen. Die anderen Signaldrähte werden gegen Masse geschaltet. Die Auskoppelung der Signale wird mit einem Impedanzwandler durchgeführt (s. a. Abb. A.2). Dieser ist direkt an der Multikontaktleiste aufgesteckt, um lange Signalwege zu vermeiden. Von dort aus gelangt das ausgekoppelte Signal in die Verstärkereinheit der Triggerlogik (weiteres in Abschnitt 4.3 und Abb. 4.5).

Neben den elektrischen Anschlüssen verfügt der Aluminiumtank über zwei Gasanschlüsse, durch welche das Driftgas durch die Driftkammer fließt. Die Gasanlage besteht aus einem Druckminderer und einem Flußregler vor der Driftkammer. Am Gasaustritt der Driftkammer sorgen zwei Gaswaschflaschen, eine mit Öl gefüllt, dafür, daß kein Sauerstoff durch die Abgasleitung in die Driftkammer gelangt.

4.2. Aufbau der Ausleseelektronik

Die Steuerung der Ausleseelektronik läuft über zwei Computerbussysteme, zum einen über den IEEE 488 Bus und zum anderen über das CAMAC-System. Zur Steuerung dient ein IBM kompatibler PC. Mit Hilfe einer Interfacekarte von Keithley ist es möglich, mit dem PC alle im Bus befindlichen Geräte z.B. Thurby PL154, Philips PM2525 und Le Croy 8901A zu steuern. Der Übergang von IEEE 488 zu CAMAC wird über das IEEE 488 - CAMAC Interface 8901A von Le Croy gesteuert. Über diesen Weg ist es möglich, den CAMAC Bus mit Hilfe von IEEE 488 Kommandos zu steuern und auszulesen. Die grundsätzliche Hierarchie des benutzten Bus-systems ist in Abbildung 4.3 zu sehen. Mit Hilfe des programmierbaren I/O Register C219 von CAEN ist es möglich, die Triggerlogik im NIM-Crate zu steuern und dessen Zustand abzufragen.

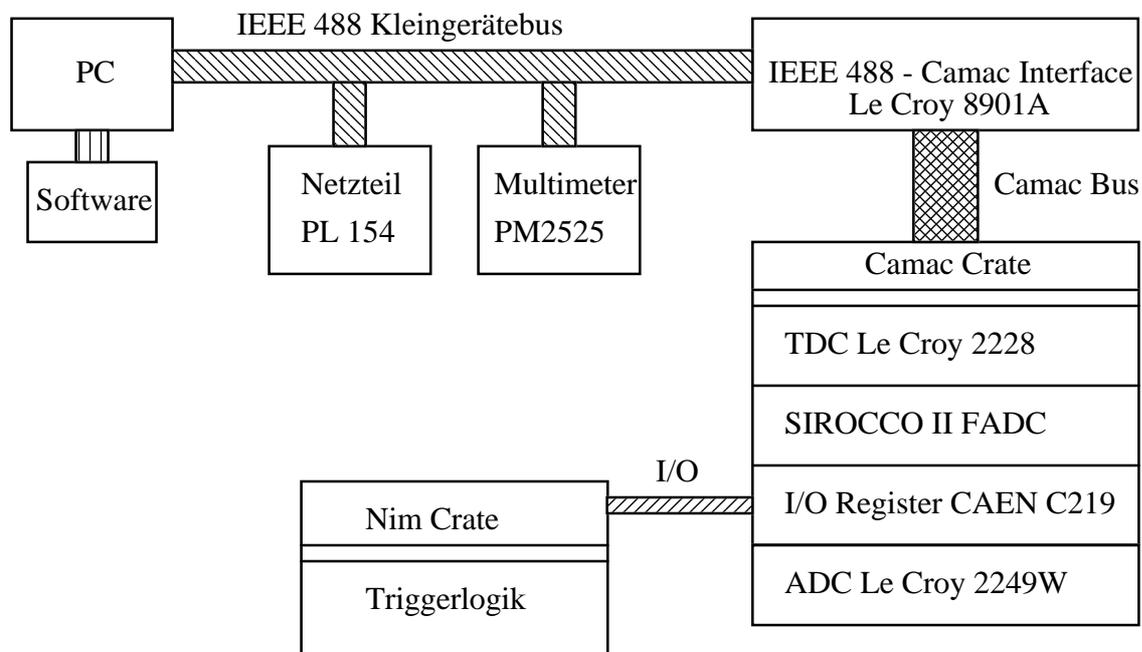


Abbildung 4.3 Schematischer Aufbau der Computerbussteuerung

4.2.1. Das Bussystem IEEE 488

Im April 1975 wurde der amerikanische Entwurf für einen Kleingerätebus unter der Bezeichnung IEEE 488 als Industrienorm dokumentiert und vom American National Standard Institut (ANSI) als ANSI-Standard MC 1.1 deklariert [Piot 87]. Der Bus besteht aus insgesamt 16 Leitungen, von denen acht Leitungen für die Übertragung von Daten, drei für die Steuerung des Datentransfers und die restlichen fünf zur Kontrolle dienen. Jedes Gerät ist parallel an diesen Bus angeschlossen. Die Übertragung von Daten auf den acht Datenleitungen erfolgt in der Regel als eine Serie von 8-Bit Zeichen, wobei der 7-Bit-ASCII-Code⁸ verwendet wird. Die einzelnen Datenbytes werden mit Hilfe eines Drei-Leiter-Handshake-Verfahrens übertragen. Damit ist eine asynchrone Kommunikation über einen großen Bereich von Übertragungsraten möglich (250 kByte/s - 1 MByte/s). Neben den ASCII Zeichen für die Kommunikation mit den IEEE 488 Geräten werden auf diesem Bus binäre Zeichen für den Datentransfer und zur Steuerung des CAMAC Interfaces benutzt. Der Kommandotransfer für die einzelnen CAMAC-Module über das CAMAC Interface geschieht in ASCII-Format [Piot 87].

Beim Aufbau eines Kleingerätebusses nach dem IEEE 488 Standard zu einem arbeitsfähigen System werden drei grundlegende Funktionselemente benötigt

- Eine Steuereinheit (Controller) z.B. PC mit Interfacekarte für den IEEE 488 Bus
- Einen Hörer (Listener) z.B. Signalgenerator etc.
- Einen Sprecher (Talker) z.B. Multimeter etc.

- Controller

Der Controller sendet Kommandos oder Busbefehle zur Steuerung und Einstellung des Systems an die einzelnen IEEE-Geräte. Er kann andere Geräte oder sich selbst als Listener oder Talker schalten. Außerdem ist er auch für allgemeine Buskommandos zuständig, wie die Initialisierung des Busses.

-Listener

Geräte, die vom Controller in diesen Zustand versetzt werden, können allgemeine und an sie gerichtete Daten bzw. Befehle empfangen.

-Talker

Geräte, die vom Controller in diesen Zustand versetzt werden, können Daten bzw. Befehle an andere im Bus befindliche Geräte oder an den Controller senden.

⁸ ASCII: American Standard Code for Information Interchange

Die Abbildung 4.4 zeigt einen typischen Aufbau eines Bussystems nach dem IEEE 488 Standard.

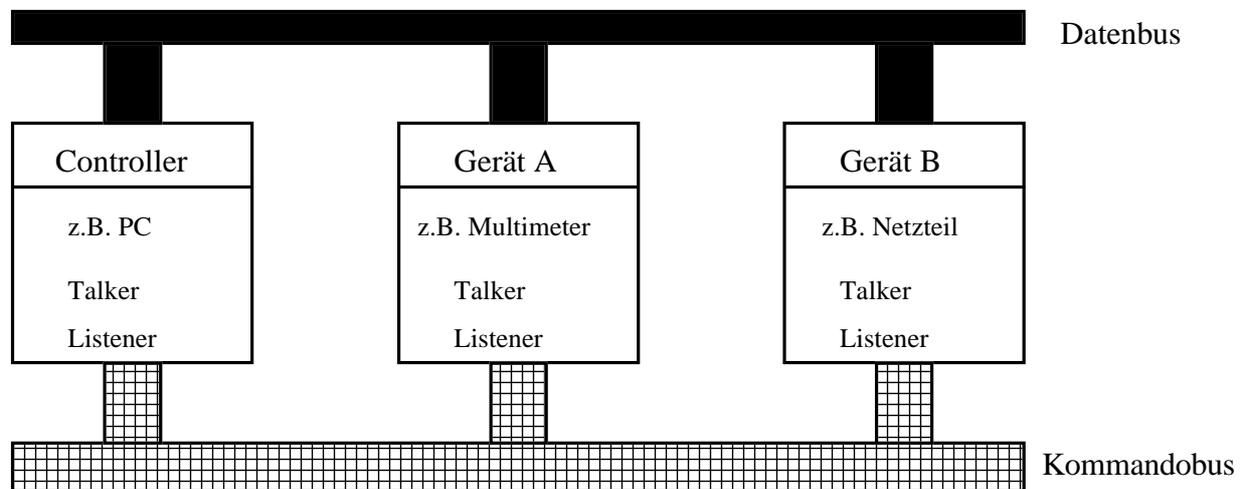


Abb. 4.4 Schematische Darstellung eines Kleingerätebusses

4.2.2. Der CAMAC Bus

Der Standard von CAMAC ist in zwei Veröffentlichungen festgelegt worden, zum einen in EUR 8500 [CAM 83] und zum anderen in der Veröffentlichung ANSI/IEEE SH-08482 [CAM 82]. CAMAC ist ein modular aufgebautes System. Die einzelnen Module werden in ein sogenanntes Crate gesteckt, welches auf der Rückseite einen Backplanebus besitzt, über den die elektrischen Verbindungen hergestellt werden. Auf dem Bus befinden sich die Kontroll-, Adress-, Timing-, Daten-, Status- und Kommandoleitungen, sowie die Stromversorgung. Die Steuerung des Busses geschieht über einen Crate-Kontroller. Diese Funktion übernimmt das IEEE 488 - CAMAC Interface, welches ebenfalls eine Kontrollereinheit beinhaltet. Mit Hilfe dieses Busses ist es möglich, CAMAC-Module wie TDC's⁹, I/O Register, SIROCCO II FADC's, ADC's¹⁰ etc. zu programmieren bzw. auszulesen.

Die Signale, die auf dem Backplanebus anliegen, werden in folgende Klassen eingeteilt:

- Allgemeine Signale
- Statussignale
- Zeitsignale
- Datensignale
- Adressierungssignale
- Kommandosignale

⁹ TDC: Time to digital converter

¹⁰ ADC: Analog to digital converter

- Allgemeine Signale

Unter allgemeinen Signalen werden Signale verstanden, die an alle Module in einem Crate gerichtet sind.

- Statussignale

Statussignale zeigen den Status eines Moduls an. Z.B. ist das LAM¹¹-Signal ein Indikator dafür, ob das betreffende Modul Daten zur Verfügung stellt.

- Zeitsignale

Auf dem Backplanebus befinden sich zwei Strobe Signale, welche vom Crate-Kontroller erzeugt werden. Diese Signale, S1 und S2, dienen dazu, die Daten- und Kommandosequenzen zeitlich zu koordinieren.

- Datensignale

Auf dem Backplanebus befinden sich 2 mal 24 bitparallele Datenleitungen, wobei für Lesen und Schreiben getrennte Leitungen genutzt werden. Über die Leitungen laufen die binär kodierten Daten zwischen dem Cratecontroller (hier Le Croy 8901A) und dem jeweiligen Modul.

- Adressierungssignale

Diese Leitungen ermöglichen die Adressierung der Module des Crates.

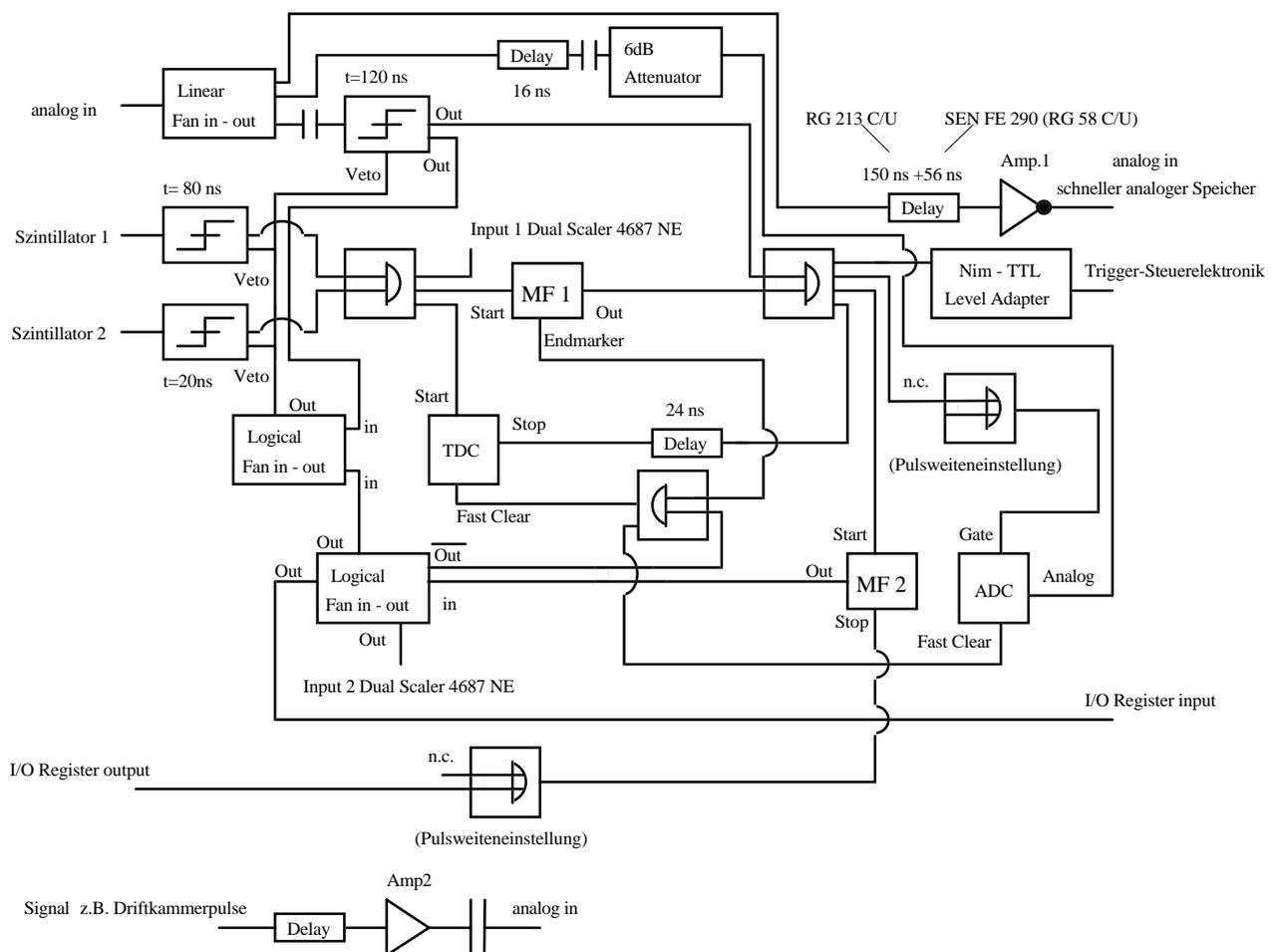
- Kommandosignale

Über diese Leitung werden 5-bit-breite Kommandos dem Standard entsprechend an die einzelnen Module übertragen.

¹¹ LAM: Look-at-me Signal

4.3. Triggerlogik

Die Triggerlogik besteht aus zwei wichtigen Anschlußstellen, zum einen aus der Koinzidenzschaltung für die Szintillatoren (s. Abb. 4.1) und zum anderen aus dem Eingang für das analoge Signal, welches vom schnellen analogen Speicher abgetastet wird. Desweiteren muß die Triggerlogik so ausgelegt werden, daß beim Betreiben des schnellen analogen Speichers der abzutastende Puls immer in den ca. 120 ns (32 Kanäle \times ca. 3.7 ns) breiten Bereich des Chips hineinfällt. Das Blockschaltbild Abbildung 4.5 zeigt die logischen Verknüpfungen.



Nim:

Amp 1: Fast Amplifier 4634 NE

Amp 2: Six Channel Variable Amplifier 612AM Le Croy

Coincidence: Quad Coincidence Modell 622 Le Croy

MF 1+2: Dual Gate Generator 222 Le Croy

Logical Fan in-out: 429 Le Croy

Linear Fan in-out: 428A Le Croy

Nim-TTL Level Adapter: 688AL Le Croy

Discriminator: Quad Discriminator 821 Le Croy

Scaler: Dual Scaler 4687 NE

Delay: Selbstbau (RG213 C/U und RG58 C/U) + SEN 2.5 - 66 ns FE 290

CAMAC:

I/O Register: 16 CHS Universal

Programmable

I/O Register Mod

C219 CAEN

TDC : 8 Channel TDC 2228

Le Croy

ADC: 12 Channel ADC

2249W Le Croy

Abb. 4.5 Schematische Darstellung der Triggerlogikverschaltung

Das Funktionsprinzip der Triggerlogik besteht darin, daß Koinzidenzen der Szintillatoren ein Zeitfenster öffnen, in dem ein analoger Puls erwartet wird (abhängig von der Driftgeschwindigkeit von Ladungen in Kammerngasen). Die Ausgangsleitung, des dafür benutzten Monoflops MF1, wird in Koinzidenz mit einem Diskriminator geschaltet, welcher durch die analogen Pulse (Driftkammerpulse) angestoßen wird. Fällt ein Puls in das Zeitfenster, so wird über die Koinzidenz ein Trigger für die Steuerelektronik des schnellen analogen Speichers ausgelöst (Abb. 3.8).

- Szintillatoreinheit

Die Szintillatoreinheit besteht aus einer Koinzidenz, die bei zeitlich korrelierten Szintillatorsignalen ein Zeitfenster öffnet. Gleichzeitig wird ein TDC gestartet. Falls kein analoger Puls in das Zeitfenster fällt, werden TDC und ADC durch den Endmarker des Monoflops MF1 über ein AND-Gatter gelöscht (Fast Clear).

- Analoge Signaleinheit

Das analoge Signal wird über ein Verzögerungskabel, das die Laufzeiten in den Szintillatoren ausgleicht, einem Hauptverstärker zugeführt. Hier werden kleine Signale, wie sie von Driftkammervorverstärkern (Impedanzwandler: s. Abb. A.2 und Abschnitt 3.3) kommen, auf eine durchschnittliche Amplitude von ca. 700-800 mV verstärkt und durch einen nachgeschalteten Kondensator gleichspannungsentkoppelt. Die Verstärkerkomponenten, die verwendet werden, sind schnelle Verstärker (Photomultiplerverstärker: Bandbreite ca. 330MHz). Dadurch wird die Pulsform bei der Verstärkung nur gering beeinflusst. Von dort gelangen die analogen Signale in einen linearen Fan in-out, in dem das Signal aufgesplittet wird. Ein Ausgang führt über ein Verzögerungskabel von ca. 200 ns und über einen invertierenden Verstärker zum analogen Eingang des schnellen analogen Speichers. Das Verzögerungskabel wird benutzt, um Laufzeiten zwischen dem Start der Triggerlogik und dem Abtasten im schnellen analogen Speicher auszugleichen. Der zweite Ausgang führt über eine Gleichspannungsentkopplung und einen 6 dB Abschwächer zum analogen Eingang des ADC. Der dritte Ausgang führt über eine Gleichspannungsentkopplung zu einem Diskriminator. Ein Ausgang des Diskriminators sperrt über ein logisches Fan in-out alle Diskriminatoren für eine Zeit von ca. 150 ns. Dadurch werden logische Koinzidenzen zwischen langen analogen Signalen und zufälligen Szintillatorkoinzidenzen unterdrückt. Da ein Verzögerungsglied in der Zuleitung des analogen Signals liegt, kann immer davon ausgegangen werden, daß das analoge Signal, welches zu einer Szintillatorkoinzidenz gehört, nach den Szintillatortpulsen ankommt. Der andere Ausgang des Diskriminators wird über eine Koinzidenz mit dem Zustand des Zeitfensters (MF1) verglichen. Bei einer Koinzidenz zwischen dem Zeitfenster und dem Diskriminatorsignal wird ein logisches High erzeugt, welches auf vier Wegen weiterverarbeitet wird. Der erste Weg geht zu einem NIM - TTL Level Adapter. Von dort wird der Logikpuls als Triggerpuls für die Steuerelektronik be-

nutzt. Der zweite Anschluß führt zu einem OR-Gatter (Monoflop), welches hier nur zur Gatebreiteneinstellung für den ADC benutzt wird. Der dritte Anschluß führt zu einem bistabilen Flip-Flop MF2. Dort wird bei einer bestehenden Koinzidenz der Flip-Flop gestartet. Der Ausgang des Flip-Flops MF2 führt zu einem logischen Fan in-out, der ebenfalls die Diskriminatoren über ein VETO sperrt. Dadurch kann nach dem Auslösen des Triggerpulses für die Steuerelektronik des schnellen analogen Speichers kein weiterer Triggerpuls mehr ausgelöst werden. Dieses verhindert Doppelabtastungen des schnellen analogen Speichers. Der vierte Anschluß läuft über ein Verzögerungsglied an den STOP Eingang des TDC's.

- Zusammenspiel der Komponenten

Wenn ein Triggerpuls für die Steuerelektronik des schnellen analogen Speichers ausgelöst wurde, wird über einen Ausgang des logischen Fan in-out ein I/O¹² Kanal des I/O Registers¹³ auf High gesetzt. Der Computer kann dadurch erkennen, daß ein Puls durch den schnellen analogen Speicher abgetastet und gespeichert wurde. Er startet daraufhin den Auslesezyklus für die CAMAC-Module. Zu dieser Zeit werden dann der TDC, der ADC und die 32 Kanäle des FADC ausgelesen. Nach Beendigung des CAMAC-Zyklus kann der Computer über einen weiteren Kanal des I/O Registers den MF2 wieder stoppen, wodurch die Diskriminatoren freigegeben werden und somit die Triggerauswertung wieder bereit ist.

Kurze Zusammenfassung:

Das Problem, daß das analoge Signal z.B. ein Driftkammerpuls genau in die zeitliche Tiefe des Chips hineinfällt, wird durch den Diskriminator gelöst, welcher durch die analogen Signale angestoßen wird. Die Lage des Pulses im Chip wird durch das ca. 150 ns feste Verzögerungskabel und eine schaltbare Verzögerungsbox festgelegt. Durch den TDC in Verbindung mit dem schnellen analogen Speicher, mit welchem der 'Walk' des Stop-Diskriminators zurückgerechnet werden kann, ist es möglich, Driftzeiten zu messen und zu korrigieren. Gleichzeitig kann der analoge Puls optimal in den schnellen analogen Speicher zeitlich gelegt werden. Das bedeutet, der Puls sollte so liegen, daß die Anstiegsflanke des Pulses im analogen Speicher vollständig erfaßt wird. Die Länge des Pulses wird bei Driftkammerpulsen durch die Zeitkonstante RC des Vorverstärkers an der Driftkammer bestimmt. Diese sollte so eingestellt sein, daß der größte Anteil des analogen Pulses im schnellen analogen Speicher erfaßt werden kann.

¹² I/O Kanal: Input / Output Kanal

¹³ 16 CHS Universal Programmable I/O Registers C219 von CAEN

4.4. Aufbau der Steuersoftware

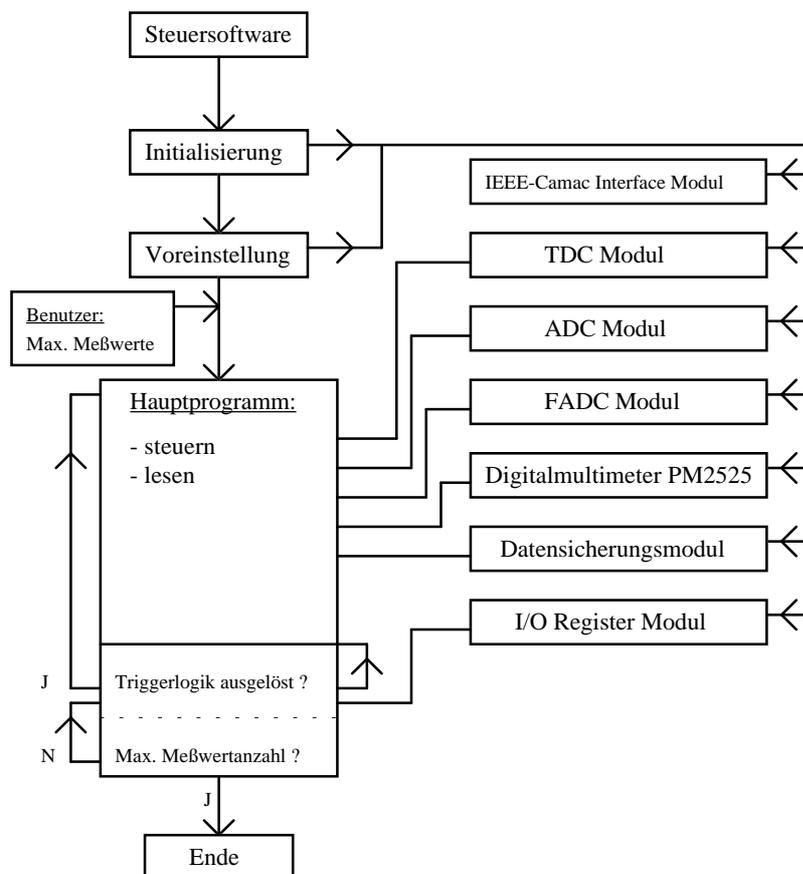


Abb. 4.6 Blockdiagramm der Meßsoftware

Die Meßsoftware besteht aus einem Hauptprogramm und den für jedes steuerbare Element nötigen Softwaremodulen (s. Abb. 4.6). Nach der Initialisierung und Voreinstellung von Busparametern, sowie den Leseprotokollaten für den FADC, wird das eigentliche Hauptprogramm gestartet. Das Hauptprogramm schaut im I/O-Register nach, ob ein Puls vom schnellen analogen Speicher abgetastet wird. Wenn ein Puls abgetastet wird, setzt die Triggerlogik einen Kanal des I/O-Registers auf ein logisches High. Bei einem logischen High des I/O-Registers liest das Haupt-

programm über die Softwaremodule, welche über Flagmasken gesteuert werden, die CAMAC-Module und das Digitalmultimeter aus. Diese Daten werden dem Datensicherungsmodul übergeben und abgespeichert. Danach wird über das I/O-Register die Triggerlogik wieder freigegeben. Dieses Hauptprogramm läuft solange, bis die maximale vom Benutzer bestimmte Meßdatenanzahl erreicht ist.

5. Eichmessungen

In diesem Kapitel werden die Eichmessungen für die verschiedenen Meßkomponenten dargestellt. Der Abschnitt 5.1 beschäftigt sich mit der Eichung der Meßelektronik, welche im CAMAC-Crate untergebracht ist und der Untersuchung des Impedanzwandlers. Im Abschnitt 5.2 wird die Eichung des schnellen analogen Speichers und des Sourcefolgers beschrieben.

5.1. Meßelektronik

5.1.1. Eichung des SIROCCO II FADC's

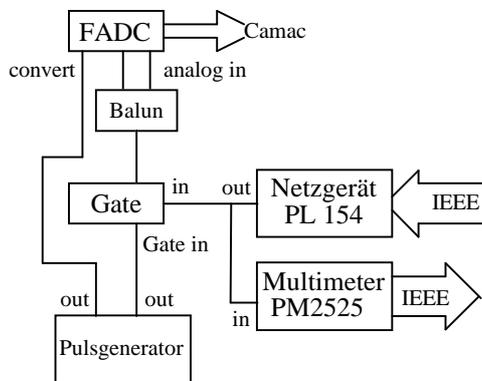


Abbildung 5.1 Versuchsaufbau zur Untersuchung des FADC's

Der FADC wurde hinsichtlich seines Temperatur- und Linearitätsverhaltens getestet (s. a. Anhang G.). Der Versuchsaufbau bestand (Abb. 5.1) aus einem Pulsgenerator, der ein analoges Gate steuert und somit Rechteckpulse, mit einer durch eine Gleichspannungsquelle definierten Amplitude, erzeugt. Die Eingangsamplituden werden somit über den Kleingerätebus IEEE 488

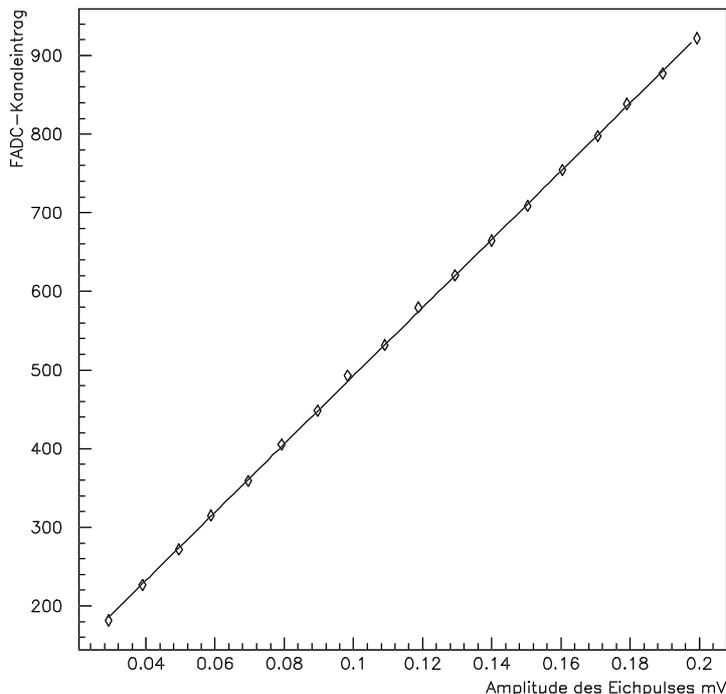


Abb. 5.2 Linearitätsverhalten des FADC's SIROCCO II

gesteuert und überwacht. Der Pulsgenerator liefert ebenfalls die nötigen Konvertpulse. Die so entstandenen Rechteckpulse werden über einen Balun¹⁴ dem FADC zugeführt. Dort werden die Amplituden der Rechteckpulse digitalisiert. Zu beachten ist, daß die Lage der Konvertpulse in Phase mit den erzeugten Rechteckpulsen liegen müssen. Die Erzeugung der Rechteckpulse ist notwendig, da der analoge Eingang des SIROCCO II FADC's gleichspannungsentkoppelt ist. Die Funktion des Balun's ist es,

¹⁴ Balun: balanced-unbalanced Umsetzer



die aus dem Modul kommenden unipolaren Pulse (koaxiales Kabel) in bipolare Pulse (twisted-pair Kabel) zu transformieren. Die digitalisierten Amplituden werden, wie in Abschnitt 4.2 beschrieben, ausgelesen. Mit diesem Aufbau ist es möglich, die Pulshöhe der erzeugten Rechteckpulse zu variieren und somit eine Linearitäts- und Temperaturstabilitätsmessung durchzuführen. Die Messung ergab, daß der SIROCCO II FADC ein lineares Verhalten (Fehler: $\pm 0.1\%$) bezüglich der Eingangsamplitude zeigt (Abb. 5.2) und nach einer Aufwärmphase von ca. 30 Min. stabile Digitalisierungsergebnisse liefert.

5.1.2. Eichung und Untersuchung des Impedanzwandlers

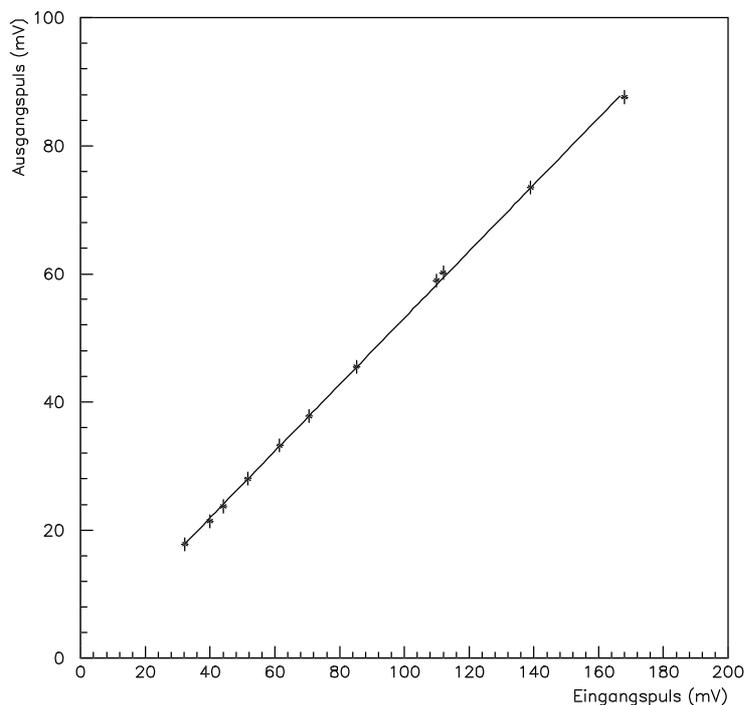


Abb. 5.3 Verstärkungskennlinie des Impedanzwandlers

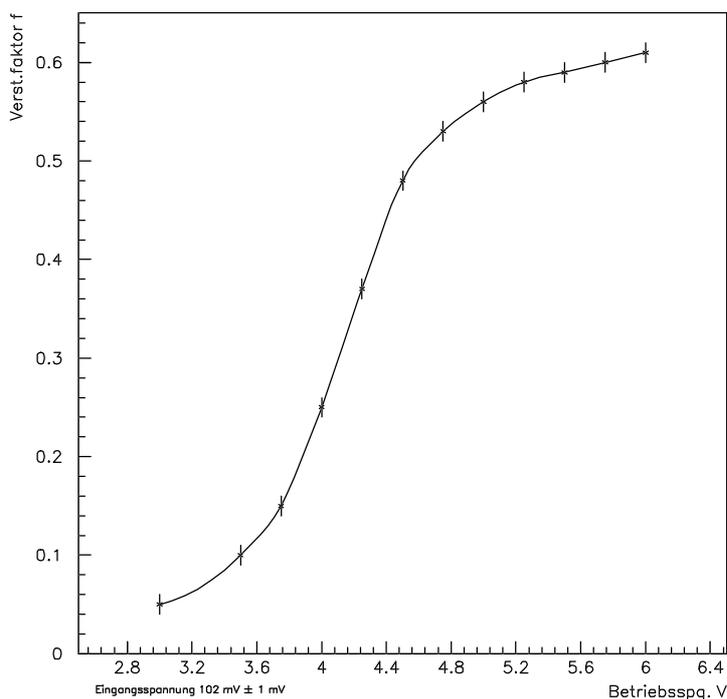


Abb. 5.4 Abhängigkeit des Verstärkungsfaktors von der Betriebsspannung

Die Aufgabe des Impedanzwandlers ist es, den hochohmigen Ausgang des schnellen analogen Speichers (ca. $300\text{ k}\Omega$) auf $50\ \Omega$ zu transformieren (Abb. 3.8 und Abschnitt 3.3). Die Verstärkungskennlinie (Abb. 5.3) des Impedanzwandlers sollte einen linearen Verlauf zeigen.

Bei der Untersuchung und Eichung des Impedanzwandlers (Abb. A.2) ist auch die Verstärkung in Abhängigkeit von der Betriebsspannung wichtig, um den Einfluß der Betriebsspannung auf den Verstärkungsfaktor zu kennen. Wie in Abbildung 5.4 zu sehen ist, ist der Verstärkungsfaktor nichtlinear von der Betriebsspannung abhängig. Sie muß daher während des Experimentes konstant gehalten werden, um größere Schwankungen der Verstärkung zu vermeiden. Zum einen sollte die Betriebsspannung so gewählt werden, daß sie in den abflachenden Bereich der Kurve fällt ($\geq 5\text{V}$), wodurch sich kleinere Betriebsspannungsschwan-

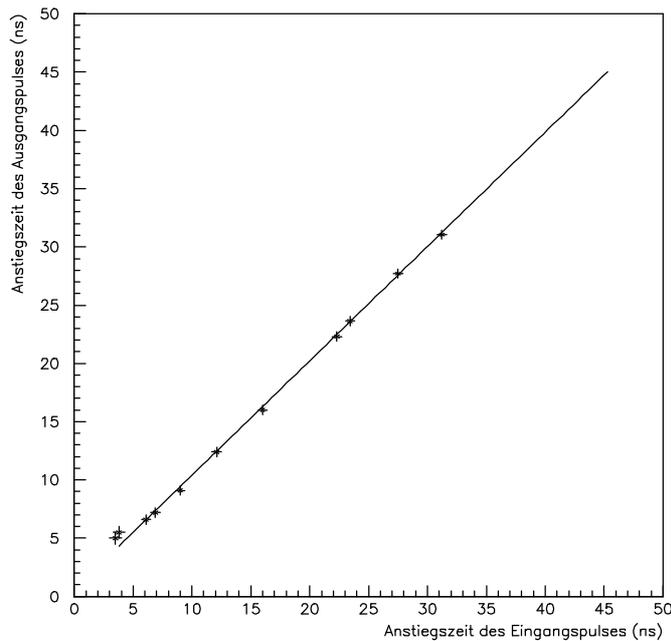


Abb. 5.5 Übertragungskennlinie verschiedener Flankensteilheiten

lineares Übertragungsverhältnis der Flanke zeigt. Die Kennlinie des Impedanzwandlers ist in Abbildung 5.5 zu sehen. Die Grenzfrequenz liegt bei ca. 166.7 MHz. Das entspricht einer Flankensteilheit von ca. 6 ns. Somit ist dieser Aufbau auch zum Auskoppeln von Kammerpulsen aus Driftkammern geeignet.

kungen beim Verstärkungsfaktor nicht so sehr bemerkbar machen und zum anderen muß eine stabile Spannungsversorgung gesichert sein. Hierfür wird ein integrierter Spannungsregler für 5V mit einer Stabilität von 0.02% verwendet.

Die letzte Untersuchung galt dem Übertragungsverhalten des Impedanzwandlers. Hierbei wurden Pulse verschiedener Flankensteilheit mit einem Puls-generator erzeugt und diese auf den Impedanzwandler gegeben. Interessant ist besonders die Grenzfrequenz des Impedanzwandlers, ab der dieser ein

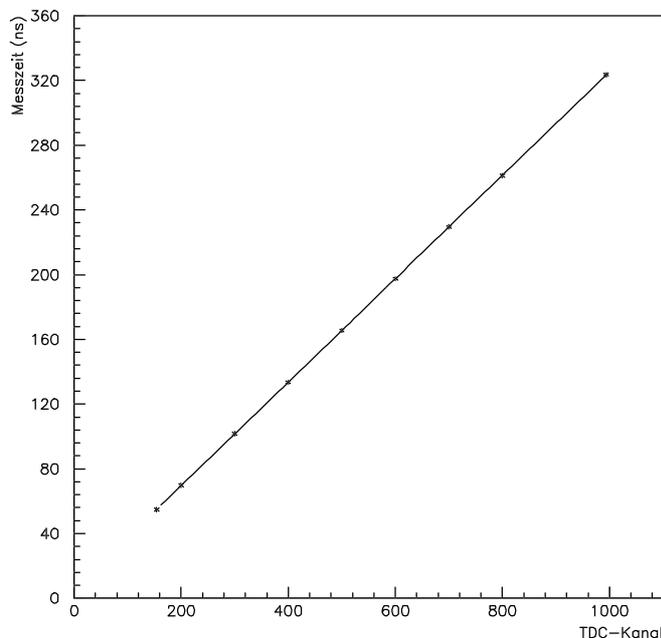


Abb. 5.6 TDC-Eichkurve für den Meßbereich bis ca.350ns

5.1.3. Eichung des TDC's¹⁵

Da sowohl schnelle als auch langsame Driftgase in Driftkammern untersucht werden sollen (s. Kap. 6.), werden zwei Zeitbereiche des TDC's geeicht, zum einen eine zeitliche Breite von ca. 350 ns und zum anderen von ca. 500 ns. Bei der Eichung des TDC's werden Start-Stop Pulsabstände unterschiedlicher Zeitdauer gemessen und über das CAMAC-System (s. a. Abb. 4.3) ausgelesen. Die Meßergebnisse sind in einem Eichdiagramm (Abb. 5.6 u. Abb. 5.7) aufgetragen. Die Eichfunktionen für die Zeitbereiche von ca. 350 ns und 500 ns wurden durch

lineare Anpassung an die Messung ermittelt (Gl. 5.1 und Gl. 5.2).

¹⁵ TDC: Le Croy 2228 8 Channel TDC



$$t^{350} = [5.6 \pm 0.1] + [0.3198 \pm 0.0002] \cdot \text{Kanalnr. [ns]} \quad (\text{Gl. 5.1})$$

$$t^{500} = [9.92 \pm 0.07] + [0.4602 \pm 0.0001] \cdot \text{Kanalnr. [ns]} \quad (\text{Gl. 5.2})$$

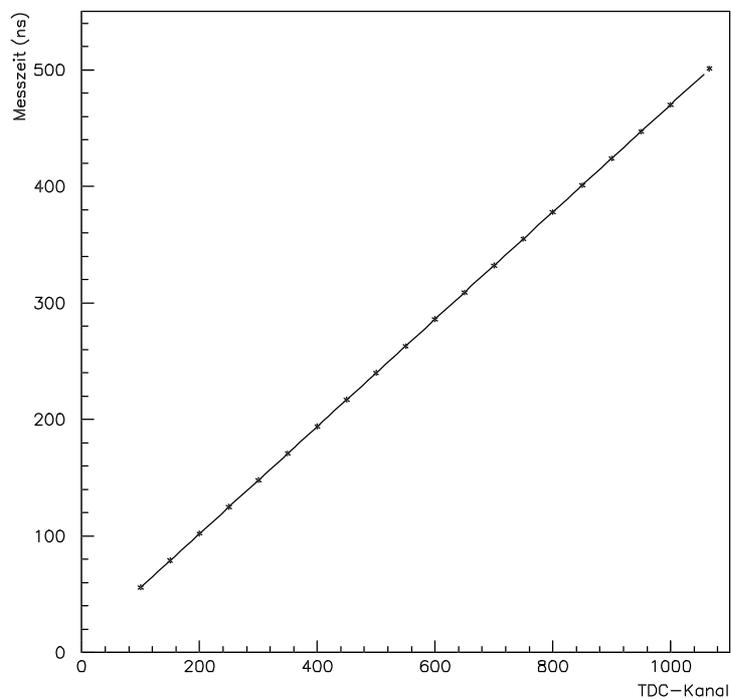


Abb. 5.7 TDC-Eichkurve für den Meßbereich bis ca. 500ns

5.1.4. Eichung des ADC's

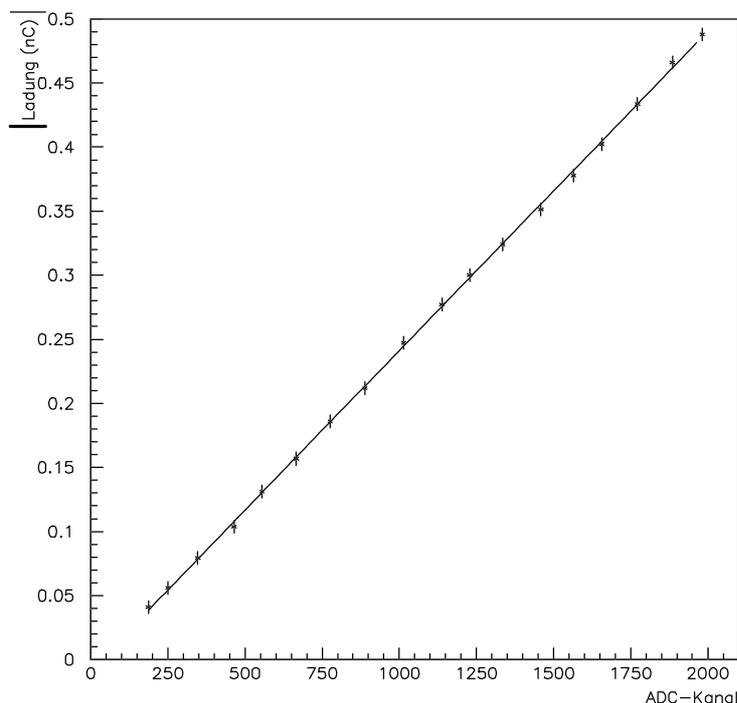


Abb. 5.8 ADC-Eichkurve

Bei dem ADC Modell 2249W [CroyA 84] von Le Croy handelt es sich um einen ladungsintegrierenden ADC. Zur Eichung des ADC's werden verschieden breite Pulse gleicher Amplitude (minus 800 mV), welche über ein vor den ADC geschalteten 6 dB Abschwächer gedämpft werden, verwendet. Der Abschwächer hat die Aufgabe, die anliegenden Amplitudensignale zu dämpfen, damit der ADC nicht im Überlauf 'Overflow' arbeitet. Das Gatefenster des ADC's, welches die Sammelzeit des ADC's festlegt, entspricht in etwa der zeitlichen Breite des

schnellen analogen Speichers (ca. 120 ns) (näheres in Abschnitt 7.3). Ausgelesen wird der ADC über das CAMAC-System (siehe auch Abb. 4.3). Die so aufgenommenen Meßwerte werden in ein Eichdiagramm eingetragen (Abb. 5.8). Die Eichfunktion wird mit der 'Methode der kleinsten Quadrate' ermittelt:

$$Q = [-7.8 \pm 1.3] \cdot 10^{-12} + [2.49 \pm 0.01] \cdot 10^{-13} \cdot \text{ADC - Kanalnr.} \quad [\text{C}] \quad (\text{Gl. 5.3})$$



5.2. Eichung des schnellen analogen Speichers

5.2.1. Amplitudeneichung

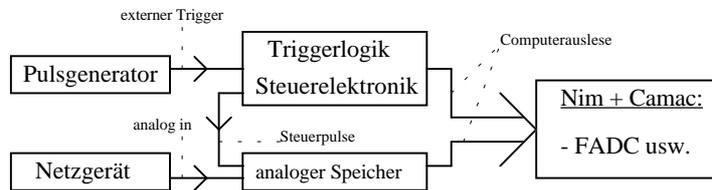


Abb. 5.9 Versuchsaufbau zur Amplitudeneichung

Mit Hilfe der Amplitudeneichung wird die Abhängigkeit der Amplituden vom Kanal des schnellen analogen Speichers untersucht. Mit den Eichwerten wird ein Eichfile erstellt, mit dem durch Interpolation aus den

Eichpunkten die anliegende Amplitude für jedes einzelne Bin (Kanal des schnellen analogen Speichers) zurückgerechnet werden kann. Hierbei wird der analoge Eingang des schnellen analogen Speichers mit einem IEEE 488 steuerbaren Netzgerät¹⁶ verbunden. Ein externer Pulsgenerator¹⁷ löst die notwendigen Steuerpulse für den schnellen analogen Speicher aus (Abb. 5.9). Anschließend wird das gespeicherte Ergebnis aus dem analogen Speicher über das CAMAC-System durch den FADC ausgelesen. Die Eichung läuft in ca. 10 mV Schritten von 0.03 V bis 1.50 V ab, wobei jeder Spannungsschritt einhundert mal gemessen wird. Die anliegende Eichspannung wird mit einem IEEE 488 steuerbaren Digitalmultimeter¹⁸ gemessen. Der endgültige Interpolationswert ergibt sich aus der Mittelung der einhundert Einzelmessungen. Man erhält einen FADC-Kanaleintrag in Abhängigkeit von der anliegenden Spannung am 'analog in' Eingang des schnellen analogen Speichers (s. a. Abb. 3.1). Die Fehler für den FADC-Kanaleintrag liegen bei $\sigma \approx \pm 3$ Kanälen und der Fehler der gemittelten Eichspannung liegt bei weniger als $\sigma \approx 1\text{mV}$. Die Eichkurven für jedes Bin sind in Anhang C. grafisch dargestellt. Die 32 Grafiken zeigen die einzelnen Eichkurven für jedes Bin des schnellen analogen Speichers. Auffallend ist die Nichtlinearität der Eichkurven. Diese bewirkt eine relativ gute Auflösung bei kleinen gegenüber großen Amplituden. Aus den Eichkurven, die bei ca. 0.9 V eine starke Abflachung zeigen, kann der Arbeitsbereich abgeschätzt werden. Es ist günstig, die abzutastenden Pulse in einem Amplitudenbereich unter 0.9 V zu halten, da sonst die Auflösung durch den abgeflachten Teil der Eichkurve zu schlecht wird. Desweiteren ist an der Eichkurve für das 32. Bin des schnellen analogen Speichers zu sehen, daß dieser Kanal vollständig ausfällt. Er zeigt nur einen geringen Anstieg bei zunehmender Eichspannung. Dieses kann auf einen Designfehler des schnellen analogen Speichers zurückgeführt werden [Horis 91]. Wie in Abbildung 3.1 zu sehen ist, wurde an das letzte Element des Schieberegisters (Readbit out) eine Kontaktierungsstelle (Pad) angelegt. Die Kapazität dieses Pads nimmt den größten Teil der am Schieberegister anliegenden Ladung des Steuerpulses auf. Daher reicht die verbleibende Ladung nicht aus, den FET für den Kondensator durchzuschalten. Somit ist dieses Bin nicht

¹⁶ Thurby PL154 - IEEE 488 steuerbares Netzgerät

¹⁷ hp 8082A Pulse Generator Hewlett Packard

¹⁸ Digitalmultimeter PM2525

nutzbar. Desweiteren wird deutlich, daß die einzelnen Kanäle alle eine unterschiedliche Nullpunktverschiebung haben. Eine mögliche Ursache wären interne Ladungen auf dem Chip.

5.2.2. Zeiteichung

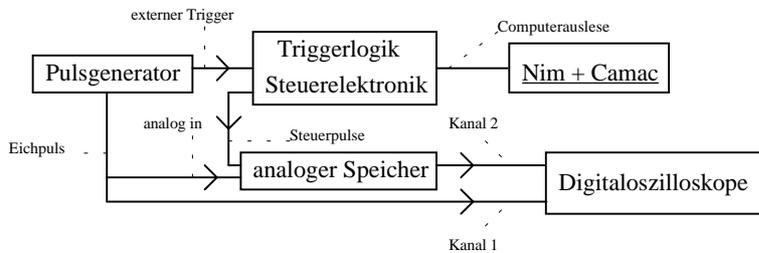


Abb. 5.10 Versuchsaufbau zur Zeiteichung

Bei der Zeiteichung des schnellen analogen Speichers wird die Abtastgeschwindigkeit ermittelt. Hierzu wird ein Rechteckpuls definierter zeitlicher Breite vom schnellen analogen Speicher abgetastet. Die zeitliche Breite

wird mit einem Digitaloszillographen¹⁹ ermittelt. Um eine ausreichende Genauigkeit zu erreichen, werden mehrere Rechteckpulse verschiedener zeitlicher Breite abgetastet, wobei die zeitliche Breite der Eichpulse so eingestellt wird, daß ein eindeutiges Ansprechen eines Bins zu erkennen ist (Abb. 5.11). Durch die Anzahl der angesprochenen Bins und die bekannte zeitliche Breite eines Rechteckeichpulses wird der zeitliche Abstand zwischen zwei Bins ermittelt.

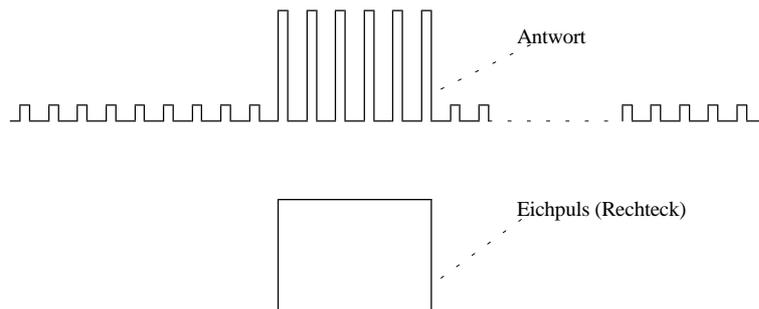


Abb. 5.11 Schematische Darstellung eines Eichpulses und die Antwort des schnellen analogen Speichers

Der Versuchsaufbau ist in Abbildung 5.10 schematisch dargestellt. Von einem Pulsengenerator wird ein externer Trigger für die Triggerlogik, welche die Steuerlogik (s. a. Abb. 4.5) auslöst, erzeugt. Desweiteren wird in den 'analog in' Eingang (s. a. Abb. 3.1) des schnellen analogen Speichers der Eichrechteckpuls eingespeist. Die Ergebnisse der Eichung werden durch Mittelung über mehrere abgetastete Eichpulse bestimmt. Der Fehler ergibt sich nach der Methode der kleinsten Quadrate.

$$\begin{aligned} \Delta t^{\text{Chip1}} &= [3.75 \pm 0.04] \text{ ns} & \Delta t^{\text{Chip2}} &= [3.88 \pm 0.06] \text{ ns} \\ \Delta t^{\text{Chip3}} &= [3.71 \pm 0.05] \text{ ns} & \Delta t^{\text{Chip4}} &= [3.59 \pm 0.03] \text{ ns} \end{aligned} \tag{Gl. 5.4}$$

Die Abtastfrequenz des schnellen analogen Speichers liegt in einem Bereich von 257.7 MHz bis 278.6 MHz. Wie zu sehen ist, unterscheiden sich die Ergebnisse um bis zu 0.29 ns (ca. 20.9

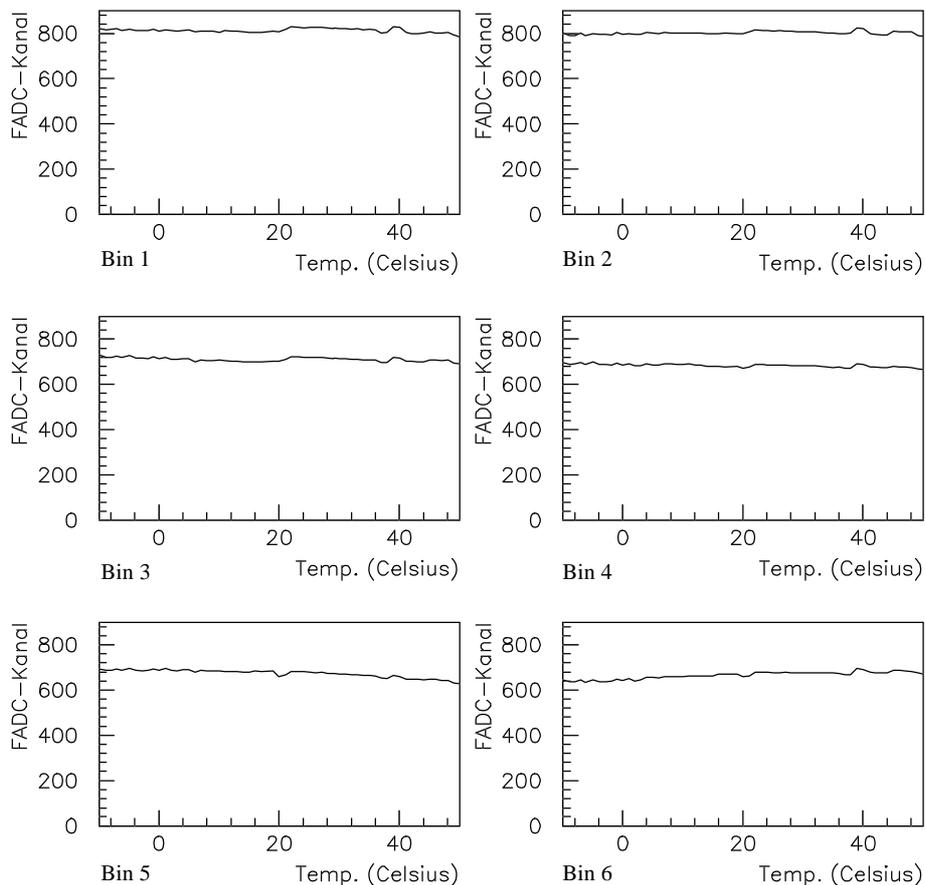
¹⁹ Le Croy 9450 Dual 350MHz Oscilloscope 400Ms/s (single shot) 10Gs/s (continuous wave)



MHz) voneinander. Da sowohl die Meßplatine als auch das Meßverfahren für alle schnellen analogen Speicher dasselbe ist, kann die Zeitdifferenz nur auf Toleranzen beim Designen und Kontaktieren des schnellen analogen Speichers zurückgeführt werden.

5.2.3. Temperaturstabilität

Bei dieser Messung wird die Empfindlichkeit des schnellen analogen Speichers bezüglich der Abtastung von Pulsen in Abhängigkeit von der Temperatur untersucht. Es wird bei der Messung der Temperaturstabilität der gleiche experimentelle Aufbau genutzt wie bei der Amplitudeneichung, wobei hier eine feste Spannung an den 'analog in' Eingang (s. a. Abb. 3.1) des schnellen analogen Speichers angelegt wird. Die Messung der Temperatur geschieht über einen



Spannung Chip 4.0 V / Spannung TTL 5.0 V

Abb. 5.12 Temperaturverhalten des schnellen analogen Speichers

Thermowiderstandsmeßkopf²⁰ mit PT100 Meßwiderstand, welcher eine Genauigkeit von

²⁰ Widerstandsthermometer PM 9249 (Kontakt PT-100 Meßsonde) als Option zu dem Digitalmultimeter PM2525 von Philips

0.5 °C erlaubt. Da eine Messung auf dem Chip nicht direkt möglich war, wird die Gehäuse-temperatur direkt neben dem Chip erfaßt. Um die Wärmeleitfähigkeit zwischen Gehäuse und dem Thermowiderstandsmeßkopf zu verbessern, wird dieser mit Wärmeleitpaste auf dem Gehäuse befestigt. Außerdem wird eine langsame Temperaturänderung gewählt, um den Wärmetransport zwischen Gehäuse und Chip zu ermöglichen. Die Temperaturänderung wird durch Ändern der Gehäusetemperatur in der Mitte des Gehäuses bewirkt. Die Messung überdeckt einen Temperaturbereich von -10 °C bis +50 °C. Während der Messung wird zu jedem Temperaturwert der schnelle analoge Speicher zehnmal ausgelesen. Der Meßwert wird durch Mittelung der zehn Einzelmessungen bestimmt. Der Fehler des FADC's liegt bei ± 5 Kanälen. Die Meßergebnisse sind in Abbildung 5.12 grafisch dargestellt. Gezeigt wird die abgetastete Amplitude für die ersten sechs Bins in Abhängigkeit von der Temperatur. Kleinere Schwankungen können durch nicht konstante Bedingungen (z.B. partielles Erwärmen, Feuchtigkeit) entstehen. Der schnelle analoge Speicher zeigt fast keine Amplitudenänderung in Abhängigkeit von der Temperatur. Der leichte Abfall, besonders bei Bin fünf, läßt auf einen thermisch bedingten Widerstand schließen. Um diesen Effekt weitestgehend zu unterdrücken, sollten keine deutlichen Temperaturschwankungen bei Eichung und Betrieb des schnellen analogen Speichers auftreten.

5.2.4. Untersuchung des Schaltfeldeffekttransistors 'SET'

Bei dieser Untersuchung soll das Verhalten des Feldeffekttransistors (SET-FET) am analogen Eingang des schnellen analogen Speichers bei verschiedenen Schaltspannungen untersucht werden (s. Abb. 3.1). Bei der Untersuchung wird eine externe Schaltspannung an den SET-FET angeschlossen. In den analogen Eingang des schnellen analogen Speicher wird ein Testpuls konstanter Amplitude eingespeist. Nun wird die Schaltspannung des SET-FET's erhöht, wobei die Betriebsspannung des schnellen analogen Speichers auf konstant 4.0 V gehalten wird. Bei einer Schaltspannung zwischen 1.26 - 1.55 Volt beginnt der SET-FET zu schalten. Bei der unteren Spannung beginnt er periodisch, den analogen Bus zu öffnen und zu schließen (zeigt ein Schwingverhalten). Bei einer Schaltspannung größer als 1.55 V schaltet der FET durch. Auch eine Erhöhung der Schaltspannung ändert nichts an der Amplitude des zu schaltenden Testpulses. Somit ist bei einer Schaltspannung, die größer als 1.55 V ist, die Ausgangsamplitude unabhängig von der Schaltspannung des SET-FET's.

Weiterhin wurde das Überkoppeln der Schaltsignale für den SET-FET auf den analogen Bus untersucht. Bei der Untersuchung wurde eine periodische Schaltspannung an den SET-FET gelegt. Es zeigten sich am 'analog out' Ausgang des schnellen analogen Speichers deutliche Übersprecher des periodischen Schaltimpulses. Es ist also beim Betrieb des schnellen analogen Speichers darauf zu achten, daß das analoge Signal nach dem Öffnen des analogen Busses verzögert an diesen angelegt wird, um Störungen durch die Schaltübersprecher zu vermeiden.



5.2.5. Eigenschaften des Sourcefolgers des schnellen analogen Speichers

- Verstärkungseigenschaften

Bei der ersten Untersuchung wird die Verstärkungseigenschaft des Sourcefolgers betrachtet (Abschnitt 3.1). Hierzu soll der Sourcefolger bei freigegebenen analogen Bus verschiedene

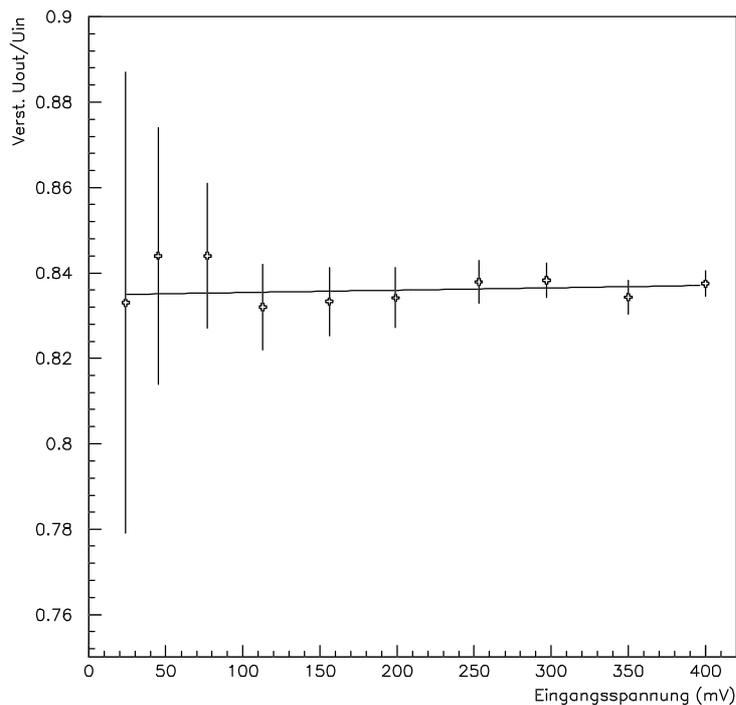


Abb. 5.13 Verstärkungscharakteristik des Sourcefolgers

unabhängige Verstärkung.

Pulsamplituden übertragen. Untersucht werden Pulsamplituden zwischen 45 mV und 400 mV bei einer Source-Drain Spannung von 4.0 V. Die in Abbildung 5.13 dargestellte Kurve zeigt die Verstärkung des Sourcefolgers des schnellen analogen Speichers. Die Verstärkung ergibt sich aus dem Verhältnis von Aus- zu Eingangsamplitude. Die Fehler ergeben sich aus der Meßgenauigkeit ($\pm 1\text{mV}$) der Ein- und Ausgangsamplitude des Testpulses. Man erkennt in Abbildung 5.13 eine von der Eingangsamplitude weitgehend

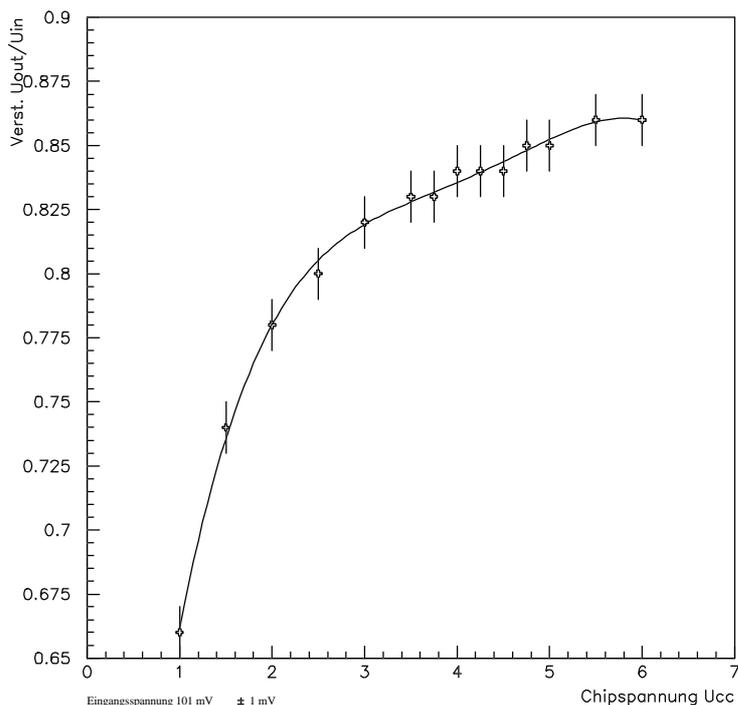


Abb. 5.14 Verstärkungskennlinie in Abhängigkeit von der Betriebsspannung

•Übertragungseigenschaften

Als nächstes soll die Kennlinie des Sourcefolgers des schnellen analogen Speichers vorgestellt werden. Der Sourcefolgerwiderstand, der extern beschaltet wird, liegt bei 300 kΩ. Im Testaufbau wird der SET-FET (s. a. Abb. 3.1) auf eine Schaltungsspannung von 5.0 V gesetzt. Da die Betriebsspannung des Chips gleich der Betriebsspannung des Sourcefolgers ist, werden verschiedene Betriebsspannungen zwischen 1 V und 6 V untersucht. An den analogen Eingang des schnellen

analogen Speichers wird ein Pulsgenerator angeschlossen, welcher einen Testpuls mit einer Pulsamplitude von 101 mV ± 1 mV erzeugt. Wie in Abbildung 5.14 zu sehen ist, existiert ein nichtlinearer Zusammenhang zwischen der Betriebsspannung U_{CC} und dem Verstärkungsgrad des Sourcefolgers des schnellen analogen Speichers. Für das weitere Experiment wird eine stabilisierte Betriebsspannung von 4.0 Volt benutzt, so daß der Sourcefolger nicht in Sättigung betrieben wird.



6. Meßprogramm und Durchführung der Messung

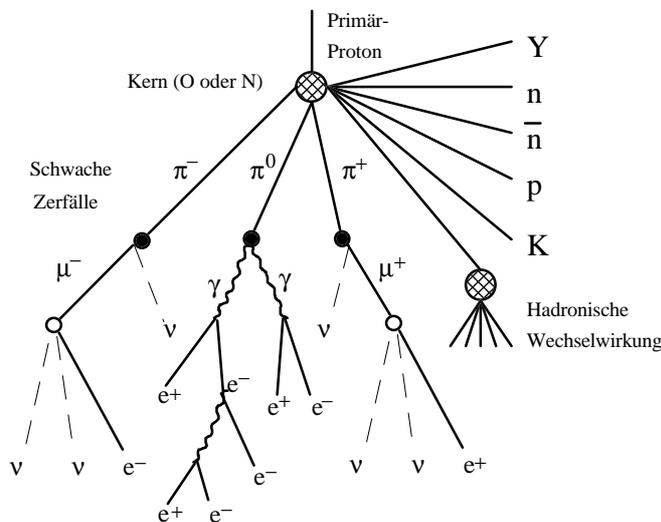


Abb. 6.1 Schauerbild in der Atmosphäre [Frau 87]

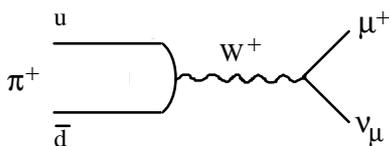


Abb. 6.2 Zerfall des π^+ in Bornscher Näherung

Bei der Untersuchung des Auflösungsvermögens des schnellen analogen Speichers werden Driftkammerpulse, welche vor allem durch kosmische Myonen ausgelöst werden, abgetastet und untersucht. Die kosmischen Myonen entstehen wie folgt.

• Kosmische Myonen

Am Anfang wird ein primäres hochenergetisches Proton, welches aus der kosmischen Strahlung stammt, betrachtet (Abb. 6.1) [Frau 87]. Dieses Proton

dringt in die Erdatmosphäre ein und wechselwirkt mit einem Sauerstoff- oder Stickstoffkern. Dabei wird ein hadronischer Schauer, wie in Abbildung 6.1 dargestellt, erzeugt. Für die Untersuchung sind hier nur die geladenen Pionen π^\pm von Interesse, denn

dieses instabile Wechselwirkungsprodukt zerfällt weiter über die schwache Wechselwirkung zu den hier betrachteten kosmischen Myonen (μ^- , μ^+) (s. Abb. 6.2). Aufgrund der Zeitdilatation können Myonen weite Strecken zurücklegen, bevor sie zerfallen. Dadurch ist ihr Nachweis auch auf der Erdoberfläche möglich. Dort besitzen sie ein nach einem Potenzgesetz $\sim E^{-2...3.6}$ abfallendes Energiespektrum mit einer mittleren Energie von 2 GeV [Part 90]. Die kosmischen Myonen treffen mit einer Intensität von $2.4 \times 10^2 \text{ m}^{-2} \text{ sec}^{-1}$ unter einer Winkelverteilung proportional zu $\cos^2(\theta)$ (θ : Winkel zum Lot gemessen) aus allen Richtungen auf die Erdoberfläche. Beim Durchfliegen einer Driftkammer hinterlassen sie ionisierte Gasatome bzw. Gasmoleküle (s. a. Abschnitt 2.2 und 2.3). Die Signalentwicklung ist ausführlich in Abschnitt 2.3.7 erläutert.

• Welche Driftgase werden untersucht?

Die zu untersuchenden Driftgase sind:

1. Reines Methan (CH₄)
2. Argon-Ethan 50:50 (Ar-C₂H₆)
3. Reines DME (Dimethylether: H₃C-O-CH₃)

Reines Methan dient als Repräsentant von Gasen mit schnellen Driftgeschwindigkeiten (Abb. 6.3) und DME als Vertreter von Gasen mit langsamen Driftgeschwindigkeiten (Abb. 6.4). Argon-Ethan 50:50 wird, da es ein Standardgas ist, ebenfalls untersucht [Thurn 89]. Die Driftgeschwindigkeit von Argon-Ethan 50:50 ist in Abbildung 6.5 in Abhängigkeit von der elektrischen Feldstärke dargestellt.

Gas	Reinheitsgrad	Kammerspannung
reines Methan	99.95 %	3050 ± 10 Volt
Argon-Ethan 50:50	99.999% : 99.5%	2250 ± 10 Volt
reines DME	99.6 %	3600 ± 10 Volt

Tab. 6.1 Reinheitsgrade und Driftkammerspannungen der untersuchten Gase

Die Kammer Spannung wird so gewählt, daß die Kammerpulse mindestens eine Amplitudenhöhe von 15-20 mV haben. Dadurch ist ein guter Rausch-Signalabstand bei nachfolgender elektronischer Verstärkung auf eine mittlere Amplitude von ca. 700-800 mV gewährleistet. Die Betriebsparameter für die verschiedenen Gase sind in Tabelle 6.1 aufgelistet (s. a. Anhang D). Der Gasdruck entspricht in etwa dem Außendruck und wird nicht extern geregelt. Die Gasflußgeschwindigkeit wird über Gasflußmeter eingestellt.

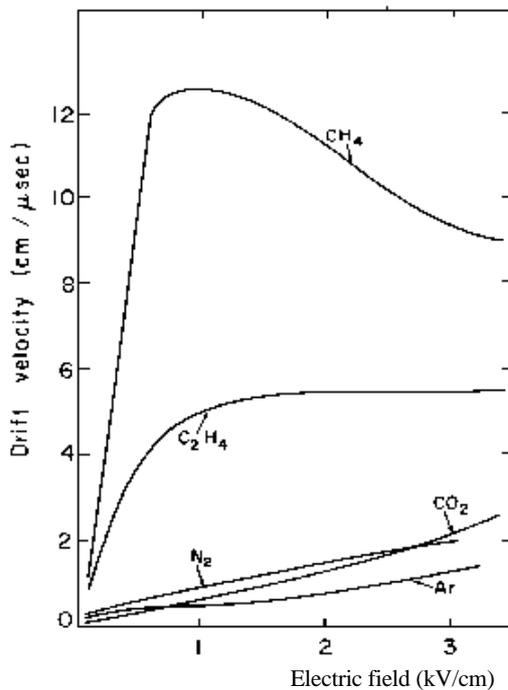


Abb. 6.3 Driftgeschwindigkeit von Elektronen in Abhängigkeit von der elektrischen Feldstärke [Sauli 77] (Methan, Ethen, Kohlendioxid, Stickstoff und Argon)

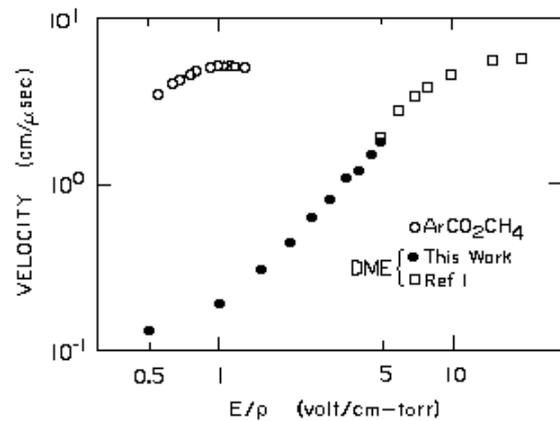


Abb. 6.4 Driftgeschwindigkeit von Elektronen in DME [Villa 83]



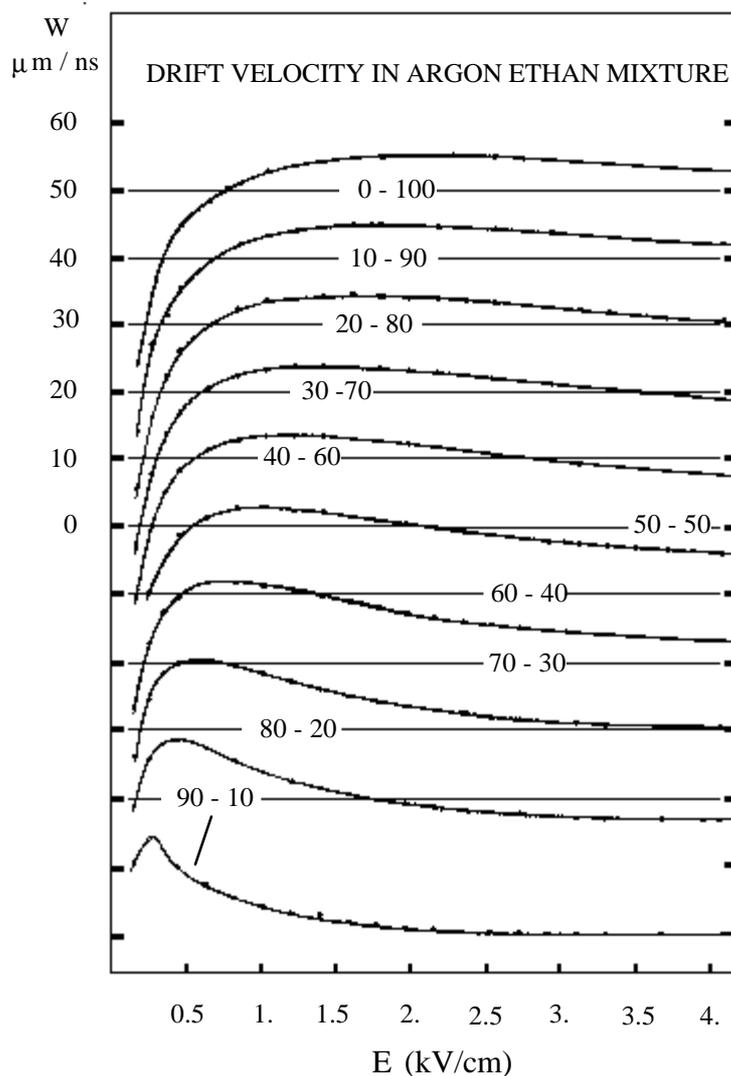


Abb. 6.5 Driftgeschwindigkeit in Argon-Ethan Gemischen für zehn Mischungsverhältnisse [Jean 79]

(Beschreibung der Abbildung 6.5: Die Driftgeschwindigkeit des jeweiligen Gasmisches wird dadurch ermittelt, in dem die durchgezogene Linie mit dem Mischungsverhältnis inklusiv dem dazugehörigen Graphen auf $W = 50 \mu\text{m} / \text{ns}$ geschoben wird.)

7. Auswertung der Meßdaten des schnellen analogen Speichers

7.1. Rekonstruktion der Kammerpulse

Bei der Rekonstruktion der abgetasteten Pulse werden die einzelnen digitalisierten Informationen der Bins (Kanäle) des schnellen analogen Speichers mit Hilfe der Eichkurven interpoliert. Die Eichkurven, die in 148 Schritten zu je 10 mV erstellt wurden, dienen bei der Interpolation als Stützstellen (Abschnitt 5.2.1). Die Eichdatenfiles enthalten für jedes der 32 Bins des schnellen analogen Speichers die Eichspannungen für die entsprechenden digitalisierten Ergebnisse (FADC-Kanäle). Eine Interpolationsroutine sucht bei der Rekonstruktion zwei Stützstellen (Abb. 7.1), die jeweils direkt unter und über der zu rekonstruierenden Digitalinformation des jeweiligen Bins liegen. Der genaue Spannungswert wird durch lineare Interpolation (Gl. 7.1) bestimmt.

$$\text{Spg. X} = \frac{\text{Spg. 2} - \text{Spg. 1}}{\text{Dig. Daten2} - \text{Dig. Daten1}} \times (\text{Dig. Daten X} - \text{Dig. Daten1}) + \text{Spg. 1} \quad (\text{Gl. 7.1})$$

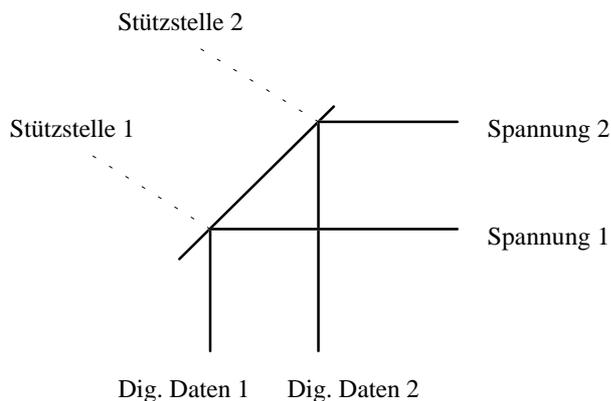


Abb. 7.1 Interpolation des gesuchten Wertes

Der so rekonstruierte Puls kann auf zwei Arten zur Untersuchung des zeitlichen und ladungssensitiven Auflösungsvermögens genutzt werden. Zum einen kann der Puls als Balkendiagramm (Abb. 7.2) dargestellt werden, zum anderen kann versucht werden, durch geeignete Interpolationspolynome z.B. Splines (Abb. 7.3) die Pulsform zu approximieren. Das zweite Verfahren erlaubt eine feinere Interpolation der Pulsform, da die Information über die Puls-

form, welche in allen Stützstellen enthalten ist, mitgenutzt wird. Um dieses auszunutzen, wird der Puls bei der Auflösungsuntersuchung durch Splines dritter Ordnung rekonstruiert.



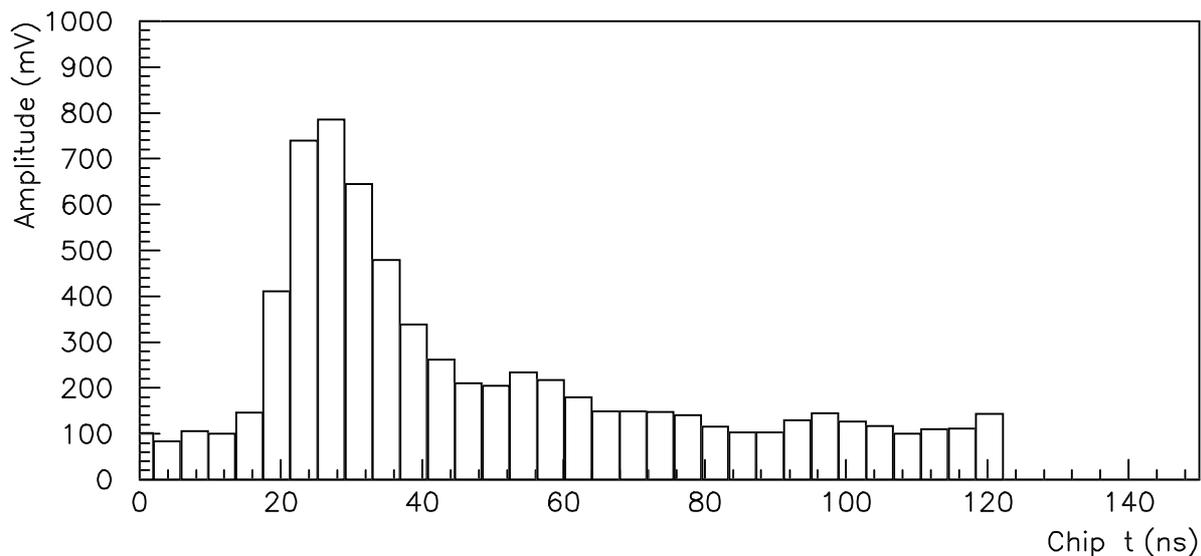


Abb. 7.2 Interpolierte Bin-(Kanal)einträge des schnellen analogen Speichers

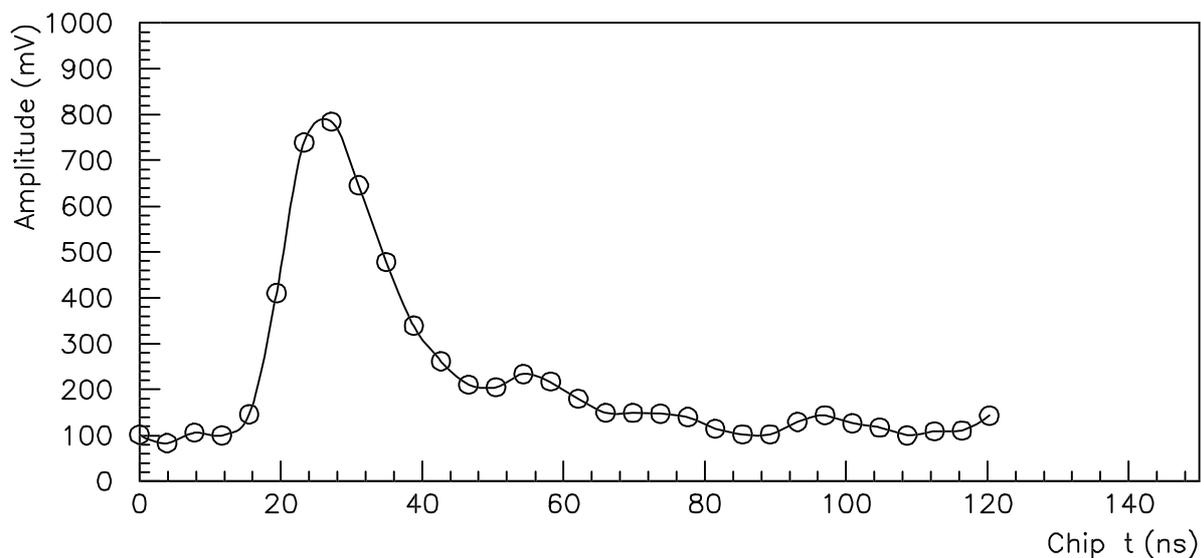


Abb. 7.3 Durch Splines dritter Ordnung rekonstruierter Driftkammerpuls

- Splines²¹ dritter Ordnung

Interpolation durch Splines wird häufig bei Interpolationen über große Intervalle mit vielen Stützstellen verwendet [Bron 87]+[Dall 87]. Probleme, die bei einer Interpolation auftreten, sind: Zum einen ist die Genauigkeit bei großen Entfernungen der Stützstellen schlecht und zum anderen schwingen Interpolationspolynome hoher Ordnung an den Enden des Interpolationsintervalls. Dieses verfälscht wesentlich den Verlauf der zu interpolierenden Funktion und ist besonders kritisch, wenn die zu interpolierende Funktion anschließend abgeleitet werden soll. Um dieses Problem zu umgehen, gibt es zwei mögliche Ansätze:

²¹ engl. Spline: elastisches Lineal oder Stahlband

- stückweise Interpolation niedriger Ordnung [Bron 87]: Hierbei wird nur über wenige Stützstellen des Intervalls interpoliert und die Teilfunktionen aneinandergesetzt. An den Anschlußstellen treten dabei Unstetigkeiten, meist schon in der ersten Ableitung, auf.
- Interpolation durch Splines: Eine Splinefunktion ist in einem Intervall [a,b] im Verhältnis zu anderen Funktionen minimal gekrümmt [Bron 87] und muß Stetigkeitsbedingungen an den Anschlußstellen erfüllen. Jede Splinefunktion läßt sich allgemein wie folgt darstellen [Schoen 53, Grev 64]:

$$s_m(x) = P_m(x) + \sum_{i=0}^n c_i (x - x_i)_+^m, x \in R \tag{Gl. 7.2}$$

(P_m : Polynom m-ten Grades ; n: maximale Anzahl der Stützstellen)

$$b_{x_i}^m = \begin{cases} (x - x_i)^m & \text{für } x - x_i > 0 \\ 0 & \text{für } x - x_i < 0 \end{cases}$$

Eine Splinefunktion $s_m(x)$ vom Grad m mit den Stützstellen $x_1 < x_2 < \dots < x_n$, mit den dazugehörigen Werten y_1, y_2, \dots, y_n , wird durch folgende Eigenschaften charakterisiert:

- $s(x)$ soll im Intervall $[x_i, x_{i+1}]$; ($i=0, 1, \dots, n$; $x_0 = -\infty, x_{n+1} = \infty$) durch ein Polynom dargestellt werden, dessen Grad nicht größer als m ist.
- $s(x)$ und seine Ableitungen bis zur Ordnung (m-1) sollen im Intervall $(-\infty, \infty)$ stetig sein.

Grundsätzlich führt die 'glatteste' Interpolationsfunktion $s(x)$ zwischen n vorgeschriebenen Stützstellen auf die Lösung eines komplizierten linearen Gleichungssystems. Für Splinefunktionen dritten Grades (kubische Splines), die hier zur Interpolation der Pulsform benutzt werden [Håvie 78], ergibt sich eine Reihe von Vereinfachungen. Die Splinefunktion $s(x)$ läßt sich in einem Intervall $[x_i, x_{i+1}]$ durch ein Polynom dritten Grades darstellen. Die zweite Ableitung $s''(x)$ ist in jedem Intervall linear [Ral 69]. Somit ist die Ableitung $s''(x)$ durch den Wert $s''(x_i)$ an der Stützstelle vollständig bestimmt. Alle anderen Werte von $s''(x)$ erhält man durch lineare Interpolation. Eine einfache Darstellung eines interpolierenden Splinepolynoms ist:

$$s(x) = s(x_i) + \frac{s(x_{i+1}) - s(x_i)}{x_{i+1} - x_i} (x - x_i) + \frac{s''(x_i)}{6} (x - x_i)^2 + \frac{s''(x_{i+1}) - s''(x_i)}{6(x_{i+1} - x_i)} (x - x_i)^3 \tag{Gl. 7.3}$$

mit $s''(x) = \frac{s''(x_2) - s''(x_1)}{x_2 - x_1} (x - x_1) + s''(x_1)$ und $s''(x) = \frac{s''(x_2, \dots, x_r) - s''(x_1, \dots, x_{r-1})}{x_r - x_1} (x - x_1) + s''(x_1)$ (Gl. 7.4)

Die beiden ersten Terme auf der rechten Seite des Polynoms ergeben sich aus der linearen Interpolation zwischen den Werten $s(x_i)$ und $s(x_{i+1})$. Zur Berechnung des dritten Termes, welcher ein Korrekturglied für die lineare Interpolation ist, wird eine Taylorentwicklung von $s(x)$ um $x = x_i$ benutzt. Die Taylorentwicklung führt zur Gleichung 7.5.

$$s(x) = s(x_i) + s'(x_i) \frac{1}{2} (x - x_i)^2 + \frac{s''(x_i)}{6} (x - x_i)^3 + \dots$$



(Gl. 7.5)

Wird Gleichung 7.5 in Gleichung 7.3 eingesetzt, so erhält man Gleichung 7.6.

$$s(x) = y_i + (x - x_i) \cdot s'(x_i) + \frac{1}{2}(x - x_i)^2 \cdot s''(x_i) + \frac{1}{6}(x - x_i)^3 \cdot s''(x_i, x_{i+1}) \quad (\text{Gl. 7.6})$$

Mit der Berechnungsgleichung 7.4 entspricht $s''(x_i, x_{i+1})$ der dritten Ableitung in dem Intervall $[x_i, x_{i+1}]$. Die Funktion in Gleichung 7.6 entspricht der in dieser Arbeit zur Interpolation der Pulsformen benutzten Gleichung [Håvie 78]. Die Parameter $s(x)$, $s'(x)$ und $s''(x)$ werden numerisch über Gleichungssystem berechnet.

Bei der Rekonstruktion der Driftkammerpulse werden die einzelnen Einträge der 31 funktionierenden Bins des schnellen analogen Speichers als Stützstellen für die Splinefunktion verwendet. Die Abbildungen 7.4, 7.5 und 7.6 (weitere Pulse im Anhang E.) zeigen interpolierte Driftkammerpulse bei verschiedenen Driftgasen. Die Amplitude ist hier positiv orientiert, da der schnelle analoge Speicher positive Pulse abtastet. Desweiteren sind die Pulse um 100 mV (Offset) verschoben, um auch Pulsschwankungen über den Nullpunkt hinaus noch erfassen zu können. Bei Berechnungen, wie Zeitauflösung oder Ladungsauflösung, wird dieser Offset von den errechneten Pulsamplituden abgezogen. In den Abbildungen gibt die linke Grafik jeweils die Pulsrekonstruktion aus den Messwerten des schnellen analogen Speichers wieder. Die rechte Seite zeigt den Driftkammerpuls, wie er mit einem Digitaloszillographen²² gemessen wurde. In den Grafiken ist eine gute Übereinstimmung der Pulsformen zwischen dem schnellen analogen Speicher und dem Digitaloszillographen zu erkennen. Auffallend ist, daß die Spitzen vom schnellen analogen Speicher häufig nicht gesehen werden. Dieses liegt hauptsächlich an der geringeren Abtastrate des schnellen analogen Speichers (3.88 ns) gegenüber der des Digitaloszillographen (2.5 ns). Der Chip zeigt somit eine Tiefpaßeigenschaft. Die Form der Driftkammerpulse bleibt ausreichend gut erhalten. Besonders die ansteigende Flanke, die zur Bestimmung der Driftzeiten z.B. Schwellenmethode (s. Abschnitt 7.2), Difference of Samples [Mich 86] usw. wichtig ist, wird gut rekonstruiert. In Abbildung 7.7 ist ein Driftkammerpuls dargestellt, der mit einer Amplitude größer als 900 mV gemessen wurde. Es ist deutlich zu erkennen, daß bei der Rekonstruktion des abgetasteten Pulses der neunte und zehnte Kanal nicht mehr richtig rekonstruiert werden kann. Deshalb ist es besonders wichtig, den Arbeitsbereich der Amplitudenauflösung bei Ladungsmessungen nicht zu überschreiten, da sonst Ladungen, die von Vergleichsapparaturen z.B. ADC's gesehen werden, nicht mehr rekonstruiert werden können.

²² Le Croy 9450 Dual 350MHz Oscilloscope 400Ms/s (single shot) 10Gs/s (continuous wave)

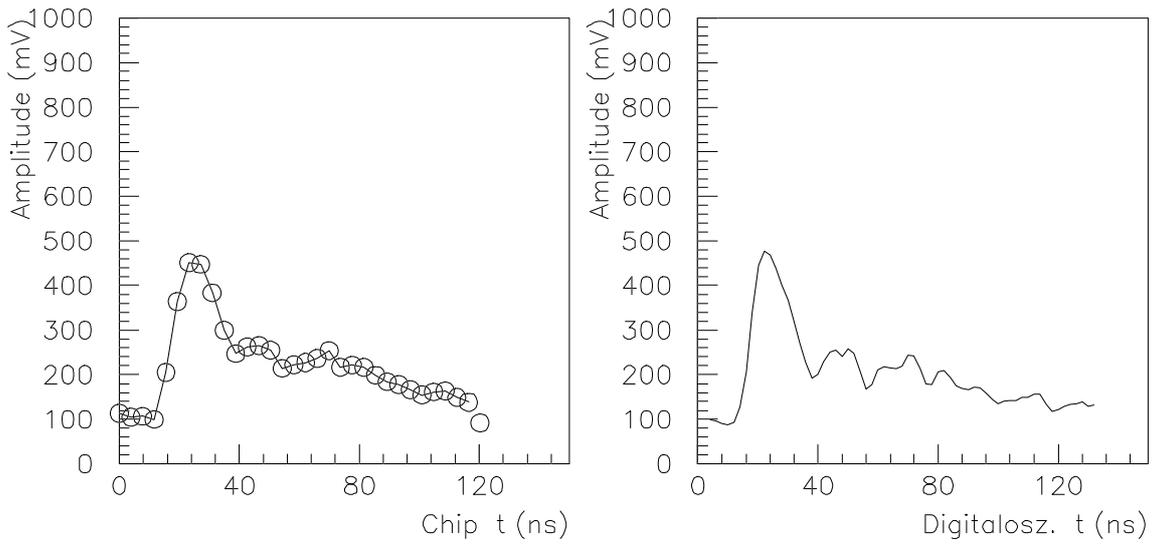


Abb. 7.4 Driftkammerpuls (Driftgas Methan)

links: Schneller analoger Speicher ; rechts: Digitaloszillograph

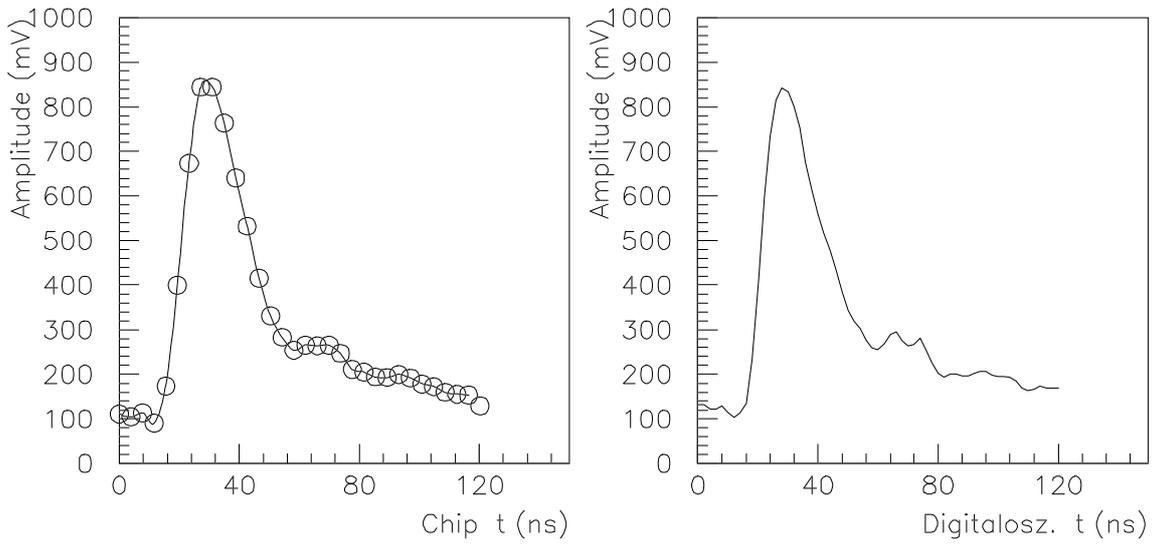


Abb. 7.5 Driftkammerpuls (Driftgas Argon-Ethan 50:50)

links: Schneller analoger Speicher ; rechts: Digitaloszillograph



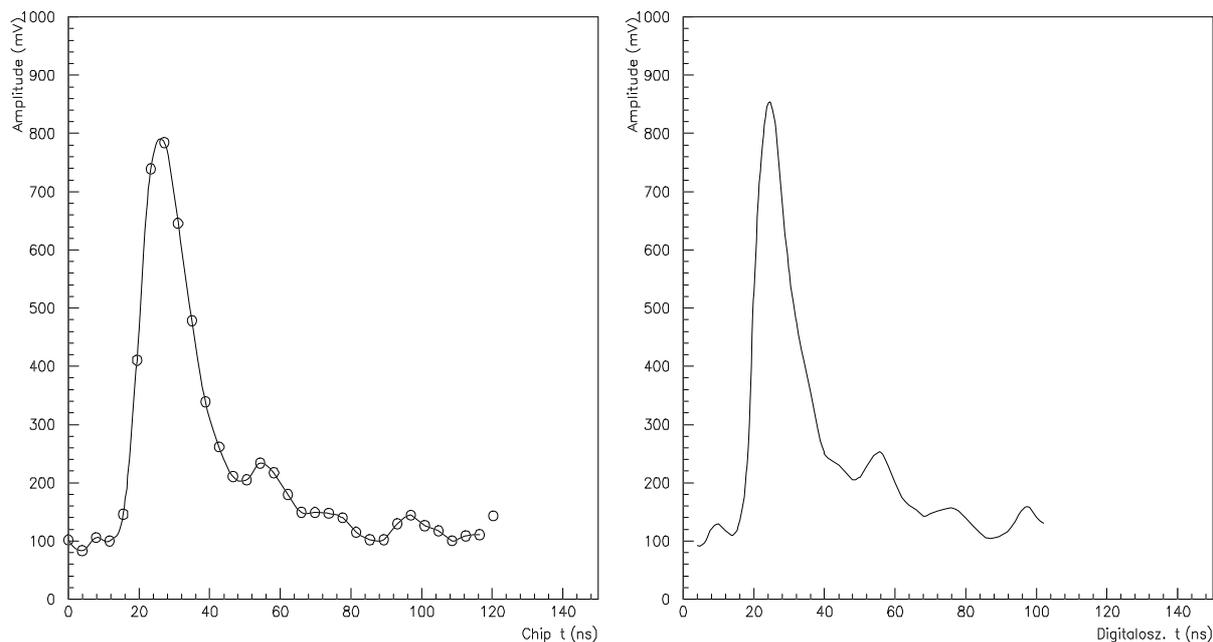


Abb. 7.6 Driftkammerpuls (Driftgas DME)

links: Schneller analoger Speicher ; rechts: Digitaloszillograph

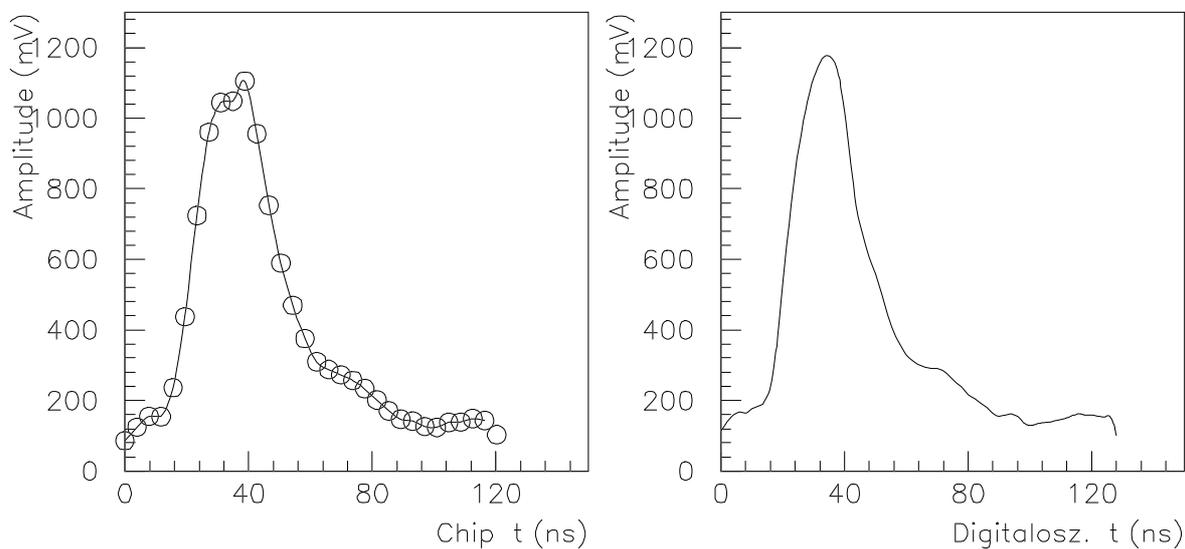


Abb. 7.7 Driftkammerpuls (Driftgas Argon-Ethan 50:50)

mit einer Amplitude außerhalb des Arbeitsbereiches

links: Schneller analoger Speicher ; rechts: Digitaloszillograph

7.2. Zeitauflösung

Bei der Bestimmung der Zeitauflösung des schnellen analogen Speichers existiert das Problem, daß dieser eine zu geringe zeitliche Tiefe ($31 \text{ mal } 3.88 \text{ ns} = 120.28 \text{ ns}$) hat, um sowohl Driftzeiten als auch den gesamten Puls zu messen. Deswegen wird hier eine relative Zeitmessung zwischen einem auslösenden Hardware- (s. Abb. 4.5) und Softwarediskriminator benutzt. Der Hardwarediskriminator erzeugt einen Triggerpuls, wenn ein Kammerpuls (hier invertiert dar-

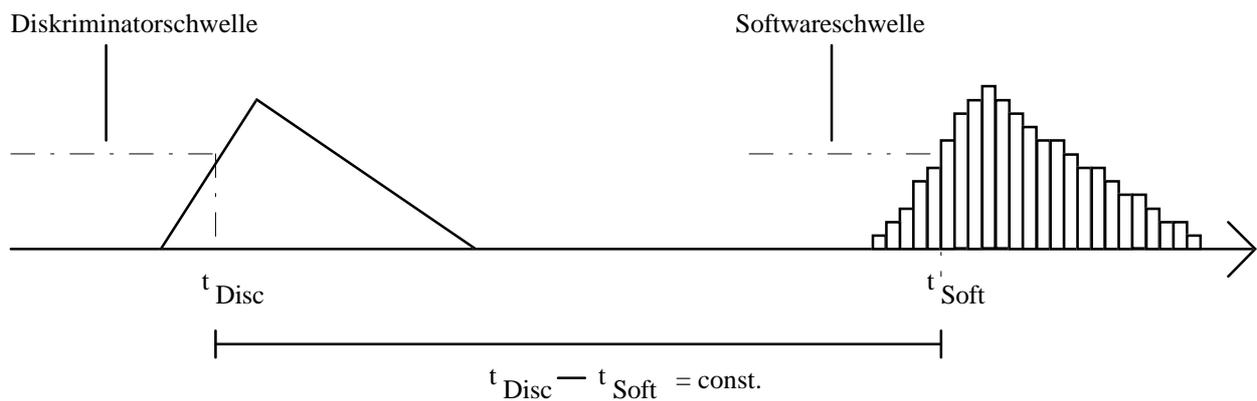
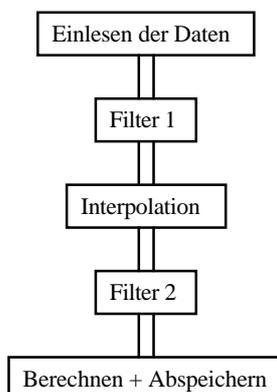


Abb. 7.8 Methode zur Bestimmung der Zeitauflösung

gestellt) die Diskriminatorschwelle überschreitet. Dieser Triggerpuls löst daraufhin die Steuerelektronik des schnellen analogen Speichers aus. Daraufhin tastet der schnelle analoge Speicher die Pulsform ab und der ursprüngliche Puls kann rekonstruiert werden. Mit einer amplitudenmäßig gleichhohen Softwareschwelle kann ebenfalls ein Zeitpunkt t_{Soft} so markiert werden (s. Abb. 7.8), daß die Zeitdifferenz zwischen t_{Disc} und t_{Soft} im Idealfall konstant sein sollte. Die so ermittelte Zeitdifferenz ist im Idealfall unabhängig von der Steilheit der Anstiegsflanke des Kammerpulses. Somit kann die Zeitauflösung des schnellen analogen Speichers im Vergleich zu der Schwellenmethode bestimmt werden.



- Softwarerealisierung

In Abbildung 7.9 ist eine schematische Ablaufskizze des Analyseanges zur Zeitauflösung dargestellt. Zuerst werden die Daten der 32 digitalisierten Kanäle des schnellen analogen Speichers, die Inhalte des TDC's sowie des ADC's eingelesen. Diese gelangen vor der Interpolation in den Filter 1. Hier werden alle Daten, welche außerhalb des nutzbaren Meßbereiches liegen, unterdrückt.

Abb. 7.9 Software: Zeitauflösung



- Filter 1:

1. Alle 31 funktionierenden Kanäle des schnellen analogen Speichers sollen einen digitalen Kanalinhalt größer als null haben. (Jedes abzutastende analoge Signal wurde um 100 mV verschoben.)
2. Die TDC-Meßergebnisse sollen innerhalb des Meßintervalls liegen.
3. Um sicher zu gehen, daß auch die ansteigende Flanke eines abgetasteten Pulses im Bereich der Triggerschwelle bei Pulsrekonstruktion gut erfaßt wurde, sollten die ersten drei Kanäle einen Digitaleintrag von jeweils 500 (Kanal 1), 400 (Kanal 2) und 300 (Kanal 3), welches in etwa der Triggerschwelle von 400 mV entspricht (s. Anhang C.), nicht überschreiten.
4. Um die Berechnungsgeschwindigkeit zu erhöhen, wird schon eine Vorselektion bezüglich der maximalen Amplitude gemacht. Dadurch müssen Pulse, die sowieso außerhalb des beinahe linearen Arbeitsbereiches (Amplitude > 900 mV) liegen, nicht erst interpoliert werden. Wenn Pulse, welche größere Amplituden aufweisen, rekonstruiert werden, kann die schlechte Auflösung des schnellen analogen Speichers bei großen Amplituden eine falsche Pulsformrekonstruktion durch kubische Splines bewirken. Als ein guter Indikator hierfür hat sich der ADC-Inhalt erwiesen. Bei Pulsen, die einen ADC-Inhalt größer ca. 48.8 pC (Kanal 1990 des ADC's) haben, sind die maximal betrachteten Amplituden weit überschritten. Solche Pulse werden ebenfalls im ersten Filter unterdrückt.

Als nächstes gelangen die Daten in den Programmteil, der aus den digitalen Kanalgehalten des schnellen analogen Speichers die ursprünglichen Amplituden interpoliert (s. a. Abschnitt. 7.1). Hier werden alle Pulse, die nicht interpoliert werden können, unterdrückt. Dieses geschieht bei Kanalgehalten, die größer oder kleiner als die Interpolationsdaten sind. Auch wird hier der Offset von 100 mV von den interpolierten Amplituden abgezogen. Danach gelangen die interpolierten Daten in den letzten Filterteil. Der zweite Filter hat die Aufgabe, die für die Zeitauflösung nötigen Ereignisse zu selektieren.

-Filter 2:

1. Alle Pulse, deren maximale Amplitude nicht das 1.4-fache der Triggerschwelle (400 mV) überschreiten, werden unterdrückt. Tatsache ist, daß die analogen Driftkammerpulse, die über ein Verzögerungskabel von ca. 200 ns laufen, bevor sie den schnellen analogen Speicher erreichen, ihre Pulsform besonders in den Pulsspitzen verändern, welche den hochfrequentesten Anteil enthalten. Ein koaxiales Verzögerungskabel (hier RG 213 C/U und RG 58 C/U) besitzt eine Tiefpaßwirkung (Ersatzschaltbild: Zobelkette [Wedd 86]). Besonders bei höherfrequenten Pulsanteilen macht sich die Dämpfung bemerkbar (s. Anhang F). Dadurch verändert sich auch der zu rekonstruierende Zeitpunkt t_{Soft} , wenn Pulse mit zu geringer Amplitude zur Untersuchung genutzt werden. Um diesen Einfluß weitestgehend zu unterdrücken, werden Pulsmaxima, die eine Amplitude von 40% über der Triggerschwelle haben, durch die Software verlangt.

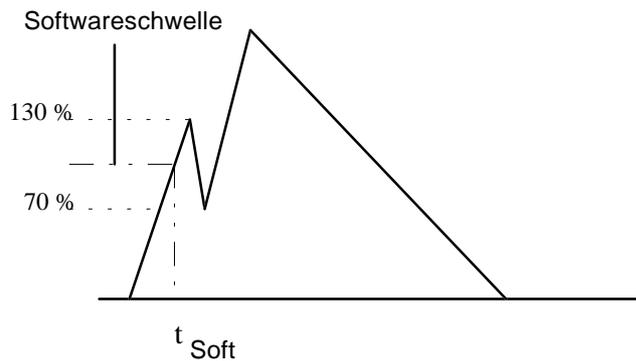


Abb. 7.10 Doppelauslöser

2. Ein zweites Problem bei der Softwaretriggerschwelle sind Pulse mit Doppelauslösern (Abb. 7.10). Da die Pulse, die zum schnellen analogen Speicher gelangen, über ein Verzögerungskabel laufen, werden Amplitudenspitzen (hohe Frequenzanteile) etwas abgerundet (s. a. Filter 1) und somit in der Amplitudenhöhe reduziert. Dieser Filter untersucht, ob der Softwaretrigger auf das erste, zweite ... n-te Maximum triggert. Dabei werden die Maxima mittels Differentiation gesucht und durch Pointer markiert. Falls nicht das erste Maximum zur t_{Soft} Bestimmung genutzt wird, wird die Amplitude des ersten Maximums im Verhältnis zur Triggerschwelle (400 mV) untersucht. Wenn die Amplitude des ersten Maximums innerhalb eines Amplitudenbereiches zwischen 70% bis 130% der Triggerschwelle (400 mV) liegt (Abb 7.10), dann ist keine exakte Aussage mehr möglich, welches Maximum der Hardwarediskriminator als Triggerpunkt genommen hat. Diese Pulse werden daher ebenfalls unterdrückt.

Die Abbildungen 7.11 bis 7.13 zeigen die Auflösungsergebnisse bei den Driftgasen Methan, Argon-Ethan 50:50 und DME (Dimethylether). Jeweils oben links auf der Seite ist das TDC-Spektrum des jeweiligen Gases dargestellt, welches mit dem TDC gemessen wurde (s. a. Abb. 4.5). Auffallend ist das TDC-Spektrum von DME (Dimethylether), das sich von der Form von Methan und Argon-Ethan 50:50 unterscheidet. Der Grund liegt in einer stark ortsabhängigen Driftgeschwindigkeit bei Annäherung an den Anodendraht, wodurch zu einem Zeitintervall ein großes Raumintervall gehört [Thurn 89]. Unten links (Abb. 7.11-13) wird jeweils das Auflösungsvermögen gezeigt, wenn der abgetastete Puls in Form eines Balkendiagramms rekonstruiert wird. t_{Soft} wird dadurch bestimmt, wenn ein Bin die Softwareschwelle überschreitet. Die Zeitauflösung eines einzelnen Ereignisses ist durch die halbe zeitliche Kanalbreite (3.88 ns/2) festgelegt. Die Zeitauflösung σ_t des schnellen analogen Speichers ergibt sich unter der Annahme einer Gleichverteilung der gemessenen Zeiten innerhalb des Intervalls $\Delta t = 3.88$ ns, zu:

$$\sigma_t^2 = \frac{1}{\Delta t} \int_{-\Delta t/2}^{\Delta t/2} (t - \bar{t})^2 g dt' = \frac{\Delta t^2}{12} \tag{Gl. 7.7}$$

Erst bei der Rekonstruktion des Pulses durch kubische Splines, die auch die Pulsform der Flanke berücksichtigen, wird eine Verbesserung der Auflösung erreicht (unten rechts; Abb. 7.11-13). Hierbei wird numerisch-iterativ der exakte t_{Soft} Zeitpunkt bestimmt. Die maximale Zeitauflösung wird durch den Sigawert einer Gaußanpassung berechnet. Die Grafiken oben rechts zeigen jeweils eine Vergrößerung des darunterliegenden Bildes. Die Zeitachse der



unteren beiden Darstellungen entspricht der zeitlichen Breite des schnellen analogen Speichers. Die zeitliche Lage innerhalb des schnellen analogen Speichers wird durch die Verzögerungsleitung festgelegt (s. a. Abb. 4.5).

Driftgas	Auflösung Bin [ns]	Auflösung Spline [ps]
Methan	1.12 ± 0.02	517 ± 10
Argon-Ethan 50:50	1.12 ± 0.02	474 ± 14
DME (Dimethylether)	1.12 ± 0.02	387 ± 6

Tab. 7.1 Zeitauflösung des schnellen analogen Speichers bei verschiedenen Driftkammergasen

Wie in Tabelle 7.1 zu sehen ist, wird durch die Information der Pulsform die Zeitauflösung im Verhältnis zur Bindarstellung erheblich verbessert. Die Zeitauflösung bei der Splinerekonstruktion setzt sich aus dem Fehler des Diskriminators und des schnellen analogen Speichers, sowie dessen auslösender Steuerelektronik zusammen. Der Zeitfehler des Diskriminators wird mit 125 ps FWHM^{23} bei konstanter Flankensteilheit angegeben [CroyD 75]. Somit ist die Zeitauflösung des schnellen analogen Speichers besser oder gleich der in Tabelle 7.1 dargestellten Werte. Auffallend ist eine Differenz in der Zeitauflösung bei der Splinerekonstruktion von ca. 130 ps zwischen der Zeitauflösung der Driftgase Methan und DME. Betrachtet man die Verteilung der Flankensteilheit der Driftkammerpulse der drei Driftgase, so ist, wie in Abbildung 7.14 zu sehen, eine Anhäufung von Driftkammerpulsen mit einer Flankensteilheit von weniger als 40 mV/ns bei Methan zu erkennen. Bei DME fehlt dieser Bereich fast vollständig. Wird die Abweichung vom Mittelwert der Zeitauflösungsverteilung (Abb. 7.11 bis Abb. 7.13) gegen die Flankensteilheit aufgetragen (Abb. 7.15), so ist deutlich zu erkennen, daß Driftkammerpulse mit langen Anstiegszeiten einen wesentlich größeren Fehler als Driftkammerpulse mit kurzen Anstiegszeiten beitragen. Dieses kann auf Schwankungen der Schwelle und des Offsets, frequenzabhängige Kabeldämpfung der Verzögerungsleitung, sowie auf ladungssensitives Ansprechen des Hardwarediskriminators zurückgeführt werden.

Abbildung 7.16 zeigt die Zeitauflösung von DME (Dimethylether) nach einer linearen Zeitkorrektur, die aus Abbildung 7.15 (DME) nach der Methode der kleinsten Quadrate ermittelt wurde. Die erhaltene korrigierte Zeitauflösung für DME liegt bei $254 \pm 4 \text{ ps}$ (ohne Korrektur bei $387 \pm 6 \text{ ps}$).

²³ FWHM: Full width at half maximum

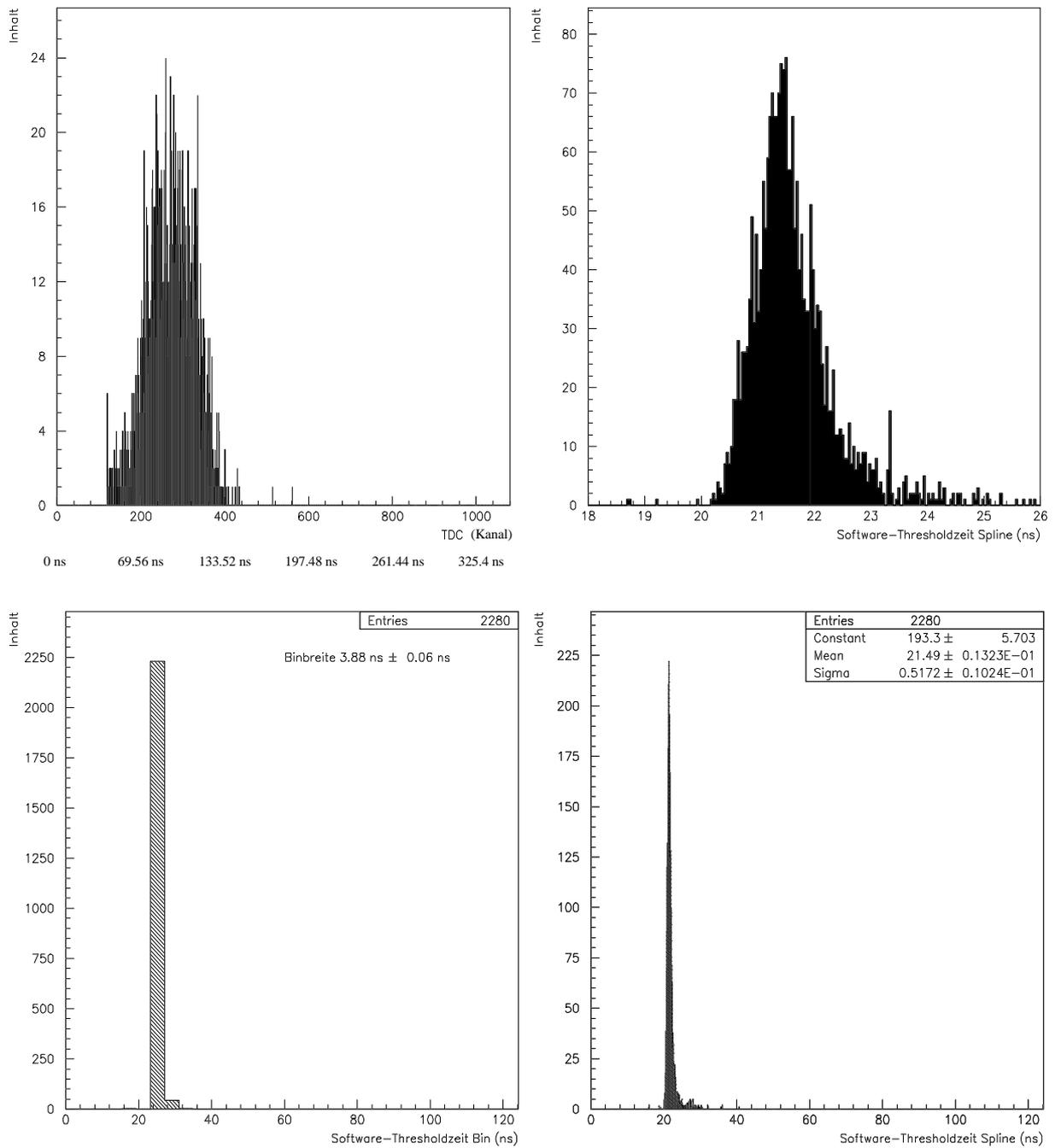


Abb. 7.11 Zeitaufösungen bei dem Driftgas Methan



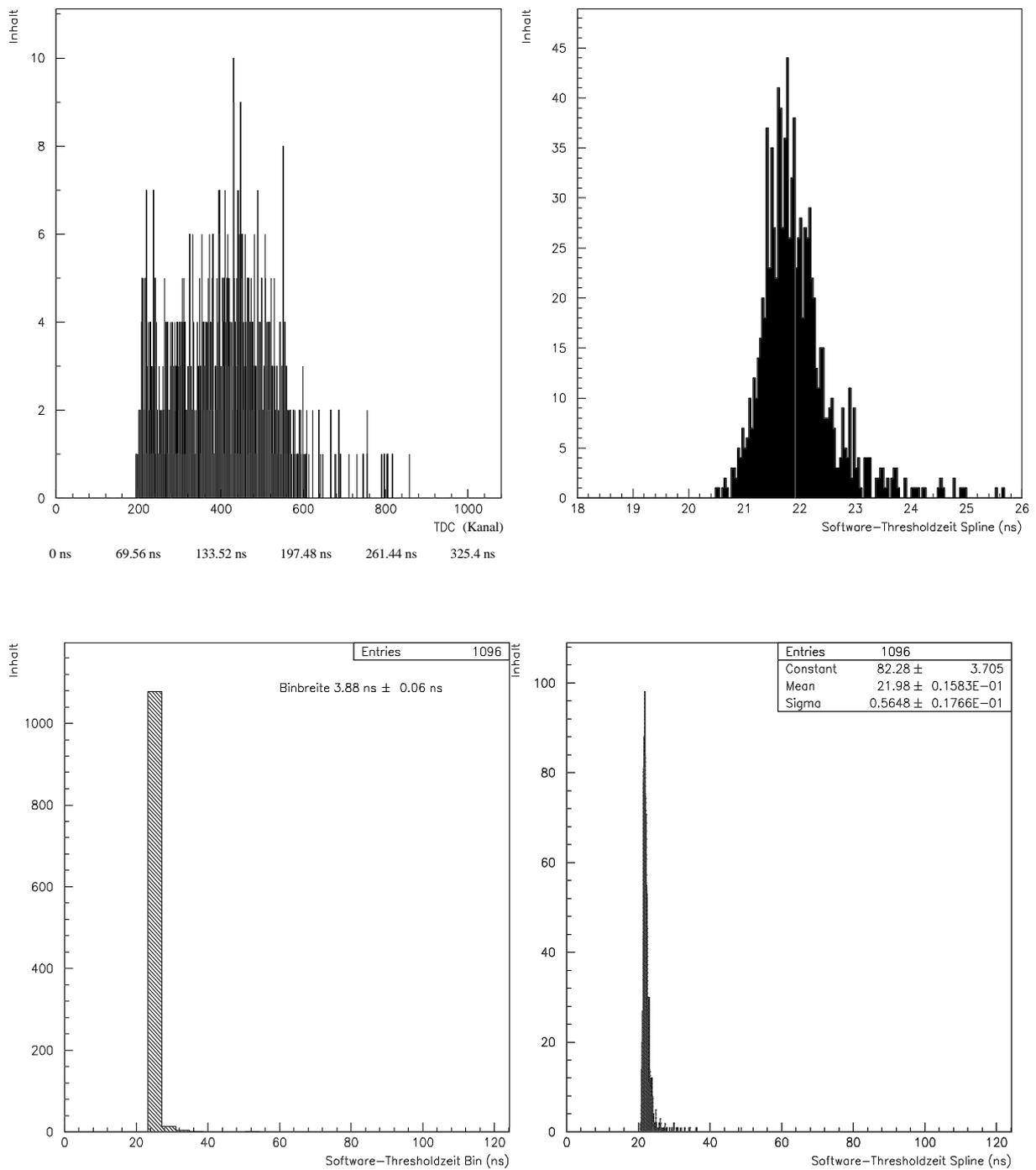


Abb. 7.12 Zeitaufösungen bei dem Driftgas Argon-Ethan 50:50

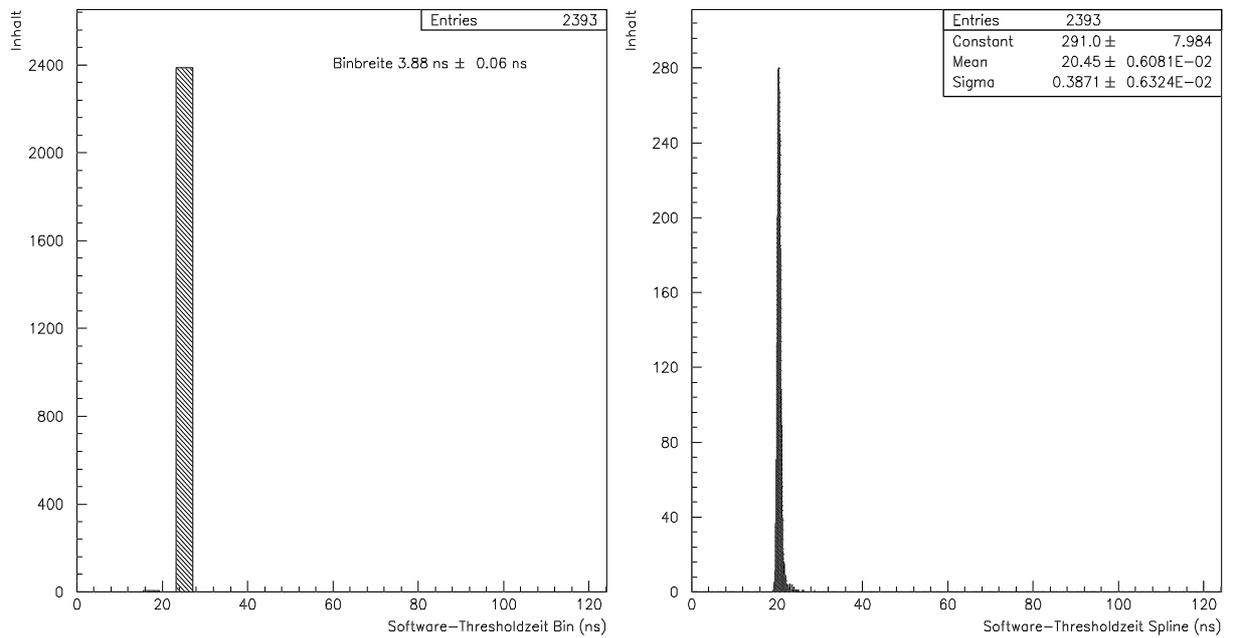
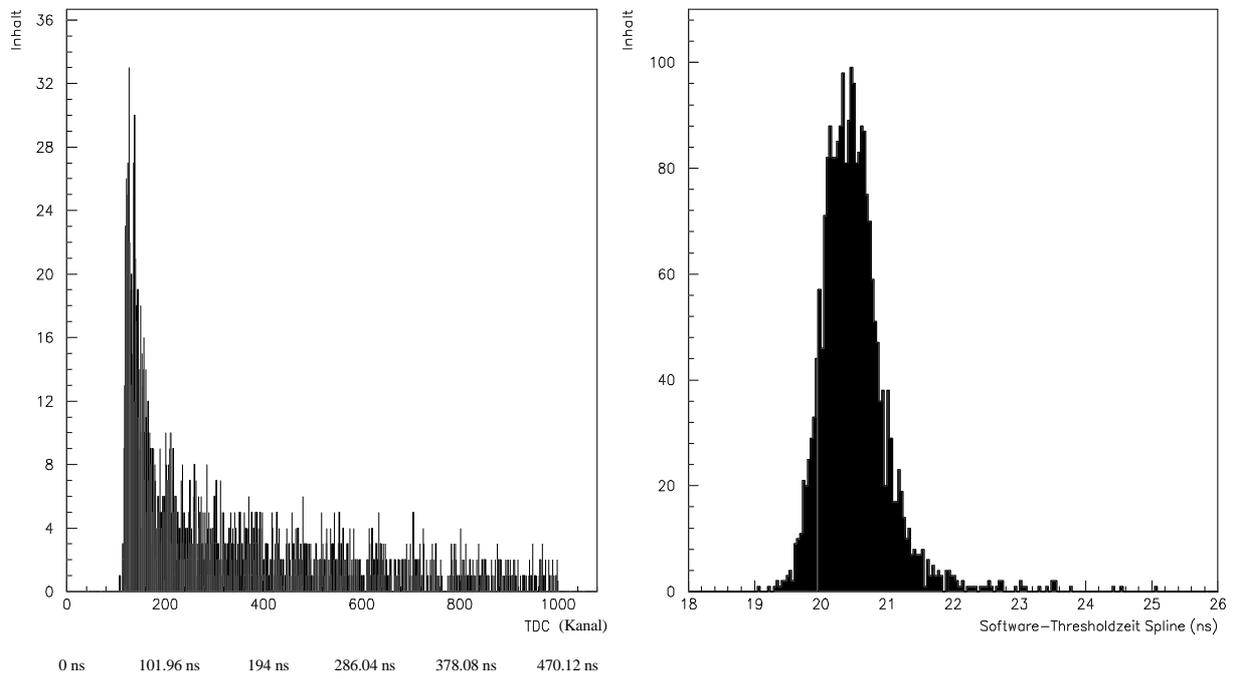


Abb. 7.13 Zeitaufösungen bei dem Driftgas DME (Dimethylether)



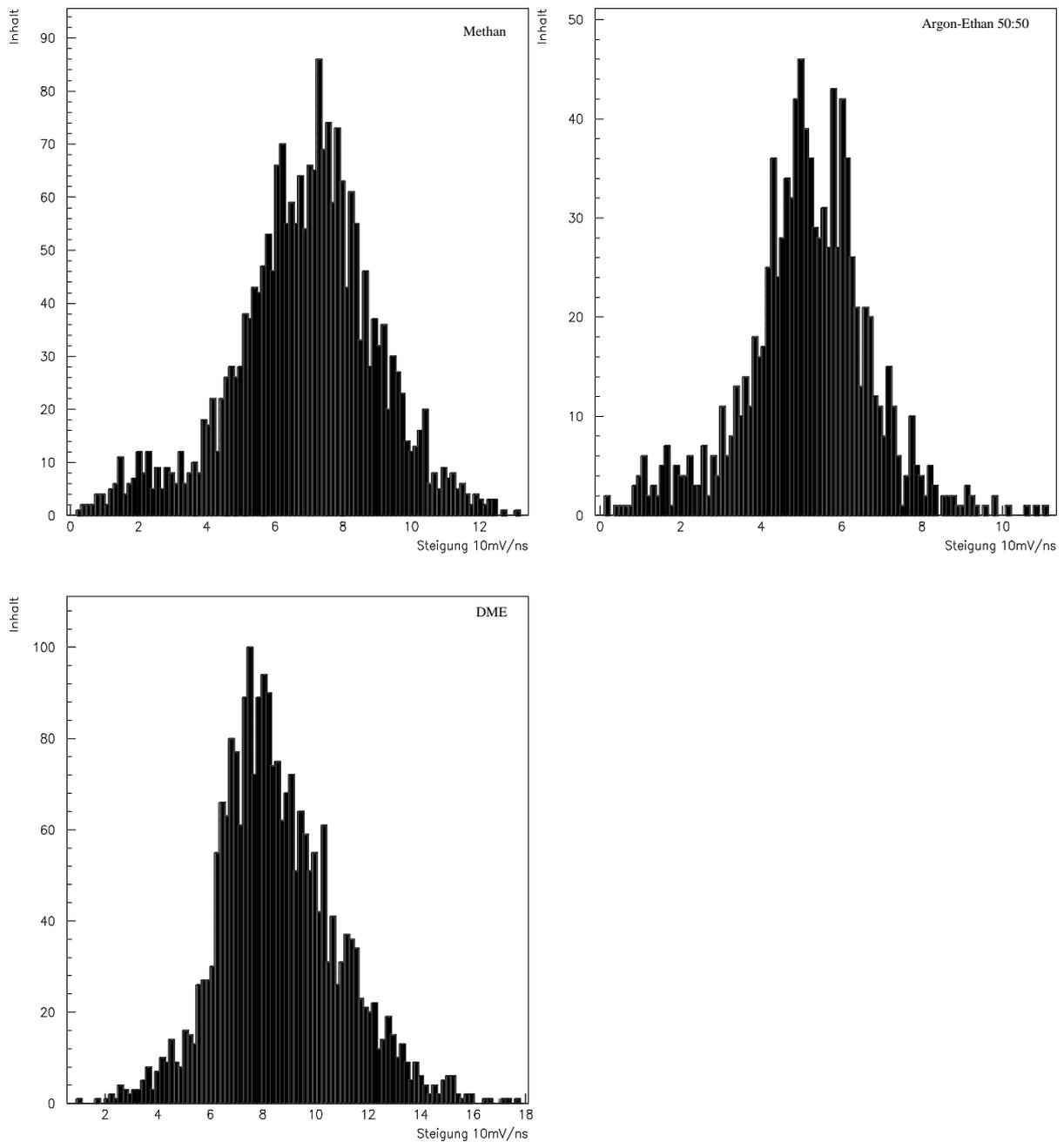


Abb.7.14 Verteilung der Flankensteilheiten

Die Grafiken zeigen die Verteilung der Flankensteilheiten (10 mV/ns) der drei Gase. Oben links ist die Verteilung von Methan, oben rechts von Argon-Ethan 50:50 und unten links von DME (Dimethylether) abgebildet.

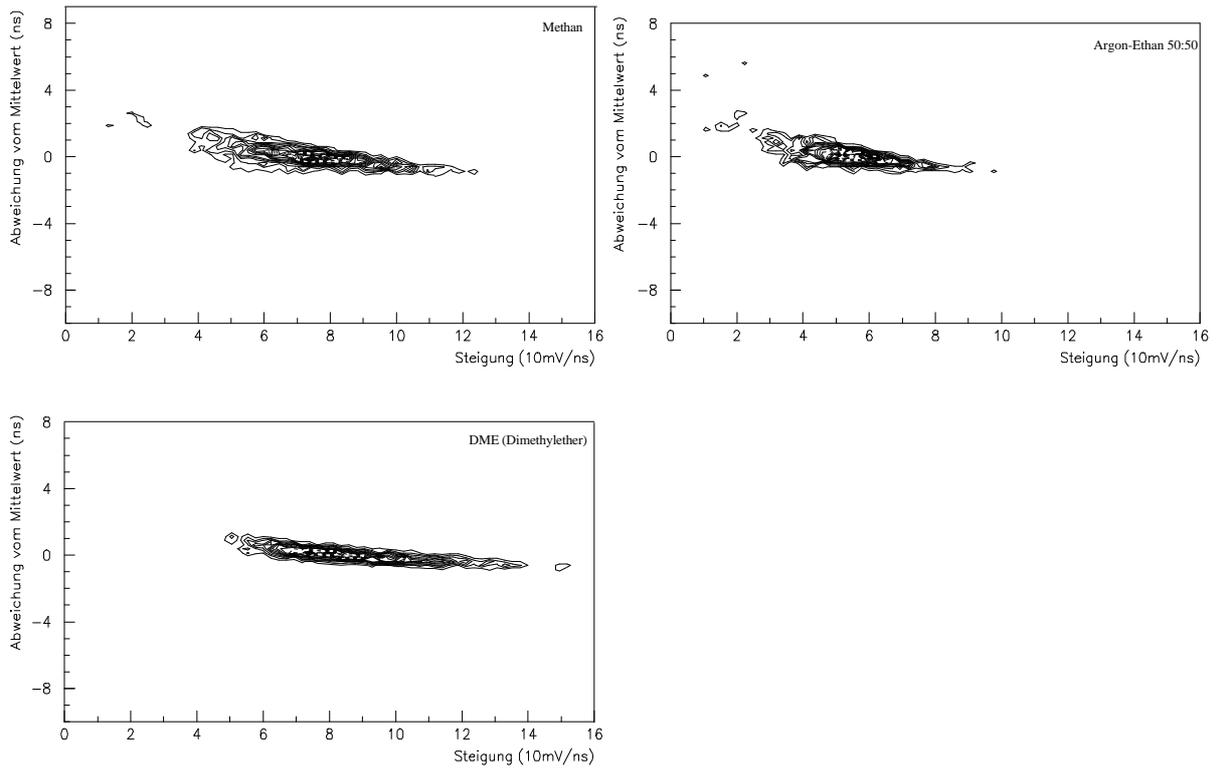


Abb. 7.15 Zeitliche Abweichung vom Mittelwert in Abhängigkeit von der Flankensteilheit (Links oben: Methan ; Rechts oben: Argon-Ethan 50:50 ; Links unten: DME)

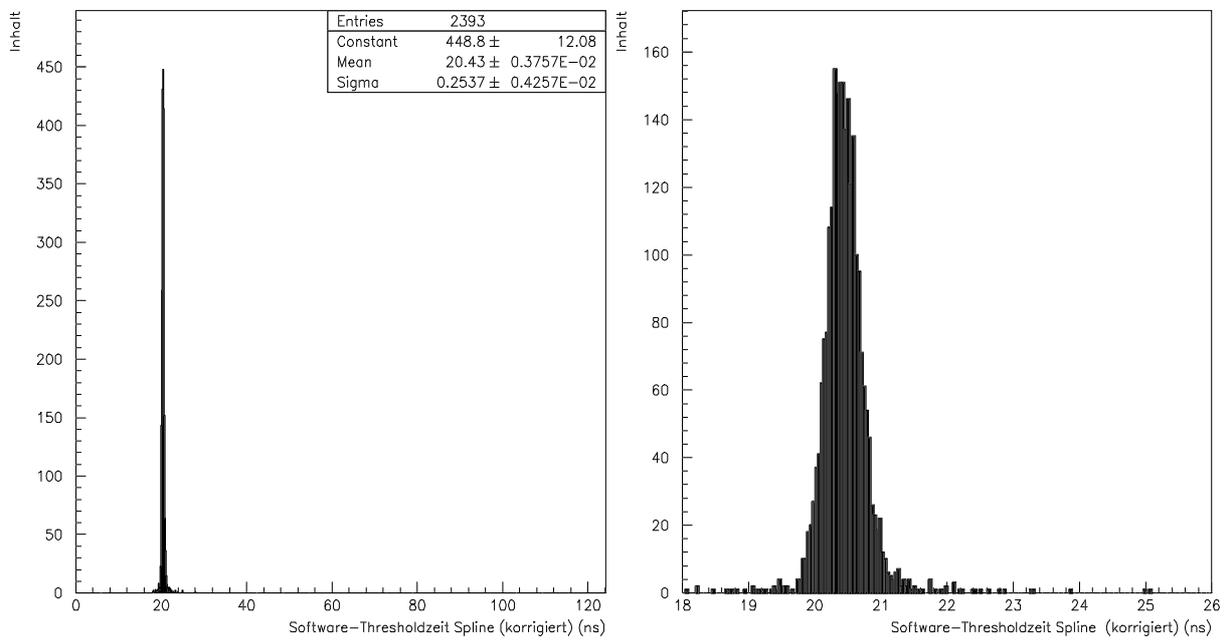


Abb. 7.16 Linear korrigierte Zeitauflösung von DME (Dimethylether)



7.3. Ladungsauflösung

Bei der Untersuchung der Ladungsauflösung des schnellen analogen Speichers wird dieser mit einem integrierenden ADC verglichen (s. a. Abb. 4.5). Zur Ladungsberechnung des schnellen analogen Speichers wird zur Pulsrekonstruktion sowohl die Bin- als auch die Spline-rekonstruktion des Driftkammerpulses benutzt (s. Abschnitt 7.1 und Abb. 7.2, 7.3). Die Be-

$$Q_{\text{Binform}} (\text{C}) = \sum_{i_{\text{Bins}}} q_i = \sum_{i_{\text{Bins}}} \frac{\text{Amplitude}_i (\text{Volt}) \times \Delta t (\text{s})}{R (\Omega)} \quad (\text{Gl. 7.8})$$

R = Widerstand an welchem der Driftkammerpuls abfällt [Ω]

$\Delta t = 1/\text{Abtastfrequenz} = 3.88 \text{ ns} \pm 0.06 \text{ ns}$

rechnung der Ladung bei der Binform geschieht über die Summe der Einzelladungen jedes einzelnen Bins (Gl. 7.8). Bei der Berechnung der Ladung mit Hilfe der kubischen Splines wird die durch die Splines approximierte Funktion $f(x)$ numerisch über das Intervall $x \in [a, b]$ integriert [Håvie 78] (s. a. Abschnitt 7.1). Das berechnete Integral mit den Einheiten Volt \times Sekunden muß noch durch den Widerstand, an welchem der Driftkammerpuls abfällt, dividiert werden, um die in dem Puls befindliche Ladung zu erhalten. Somit sollte die vom ADC gemessene Ladung proportional der Ladung sein, die nach der Pulsrekonstruktion mit dem schnellen analogen Speicher gemessen wurde.

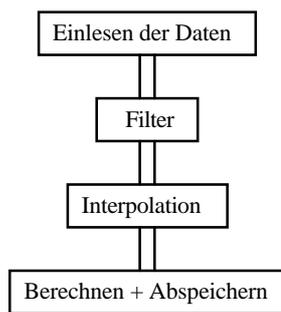


Abb. 7.17 Software: Ladungsauflösung

- Softwareauswertung (Abb. 7.17)

Nachdem ein Datensatz eingelesen wird, gelangt dieser in einen Filter, ähnlich dem bei der Zeitauflösung.

- Die Antwort des ADC's muß in das Intervall von $[1.71 \times 10^{-11} \text{ C} ; 4.83 \times 10^{-10} \text{ C}]$ fallen.

Die untere Grenze entsteht aus der Bedingung, daß etwa zwei Bins des schnellen analogen Speichers den Schwellwert überschritten haben. Die obere Grenze liegt nahe der Meßgrenze des ADC's.

-Eine weitere wichtige Bedingung ist, daß kein Kanal des schnellen analogen Speichers den Arbeitsbereich von 850 mV (digitalisierter Kanalwert von über 800) überschreiten darf (Abb. 7.18). Oberhalb dieses Bereiches erfahren die Eichkurven eine sehr starke Abflachung, woraus eine verschlechterte Auflösung in den oberen Pulsamplituden resultiert (s. a. Abb. 7.7).

- Ein weiteres Kriterium ist, daß der Puls möglichst vollständig erfaßt wird. Dieses wird durch Amplitudenbeschränkungen der ersten drei und des letzten Kanals des schnellen analogen Speichers berücksichtigt. Dabei wird gefordert, daß die ersten drei Kanäle eine effektive Amplitude von 100 mV nicht überschreiten (200 mV-Offset von 100mV) (s. Abb. 7.18). Wie in den Abbildungen 7.5 bis 7.7, sowie im Anhang Kapitel E. zu sehen ist, erfüllen Pulse, deren

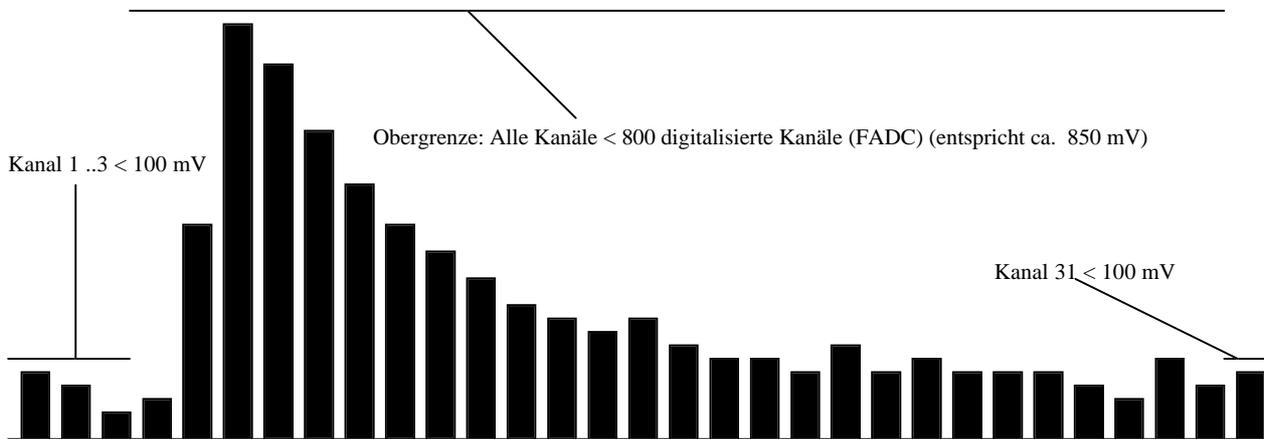


Abb. 7.18 Amplitudenbegrenzungen bei der Ladungsauflösungsuntersuchung

Anstiegsflanke richtig erfaßt wird, diese Bedingung. Desweiteren wird gefordert, daß der abfallende Teil des Driftkammerpulses möglichst vollständig abgetastet wird. Näherungsweise wird dieses durch das Kriterium erfaßt, daß der letzte funktionierende Kanal 31 weniger als 100 mV Amplitude aufweist (Abb. 7.18). Allerdings werden Ladungen des abfallenden Teils, effektive Amplituden kleiner als 100 mV (200 mV-Offset von 100mV), vom schnellen analogen Speicher nicht mitgemessen und beschränken somit auch die Genauigkeit der Ladungsauflösung. Um diesen Effekt gering zu halten, wird das Gate für den ADC so gewählt, daß es der zeitlichen Breite des schnellen analogen Speichers (31×3.88 ns) entspricht. Die Idee hierbei ist, daß auch der ADC diesen abfallenden Teil durch die Beschränkung der Gatezeit nicht mitmessen kann.

Datensätze, welche diese Bedingungen erfüllen, werden danach mit Hilfe der Eichdaten interpoliert. Die interpolierten Kanalampplituden werden um den Offset (100 mV) verringert. Daraufhin wird die Ladung sowohl nach der Bin- als auch nach der Splinemethode berechnet. Um Unterschiede in der Hardware (s. Abb. 4.5) zwischen den analogen Signalwegen zum schnellen analogen Speicher und ADC z.B. durch unterschiedliche Längen in Verzögerungskabeln (Kabeldämpfung) auszugleichen, wird ebenfalls eine Eichmessung der Hardware mit einem Pulsgenerator durchgeführt. Mit Hilfe der erhaltenen Eichfunktionen können die berechneten Ladungen des schnellen analogen Speichers mit den Daten des ADC's verglichen werden. In den Abbildungen 7.19, 7.20 und 7.21 sind links die Ladungsverteilungen vom schnellen analogen Speicher (vertikal liniert) und dem ADC (horizontal liniert) zu sehen. Rechts ist die Ladung des schnellen analogen Speichers gegen die Ladung des ADC's aufgetragen. Deutlich ist ein linearer Zusammenhang bei allen Driftgasen zwischen der Ladungsmessung mit dem



ADC und der Ladungsrekonstruktion durch den schnellen analogen Speicher zu erkennen. Die Abbildungen 7.22, 7.23 und 7.24 zeigen in der oberen Hälfte die Fehlerverteilung zwischen dem schnellen analogen Speicher und dem ADC. Hierbei steht die linke Grafik für die Rekonstruktion durch die Binform und die rechte Grafik für die Rekonstruktion durch kubische Splines. Die unteren Grafiken zeigen das Verhältnis vom schnellen analogen Speicher (Chip) und dem ADC. Die linke Grafik zeigt wieder die Rekonstruktion durch die Binform und die rechte Grafik die Rekonstruktion durch die kubischen Splines. Die Breiten der Verteilungen werden durch eine Gaußkurvenanpassung bestimmt. In Tabelle 7.2 sind die Meßergebnisse noch einmal zusammengefaßt. Es ist zu erkennen, daß die Rekonstruktion durch kubische Splines keinen großen Effekt auf die Ladungsauflösung hat. Lediglich eine Tendenz, zu einer verbesserten Auflösung bei der Rekonstruktion durch kubische Splines, ist zu erkennen.

Driftgas	Ladung (Chip-ADC) [nC]		Verhältnis von Chip / ADC	
	Bindarstellung	Splinedarstellung	Bindarstellung	Splinedarstellung
Methan	0.0250±0.0003	0.0245±0.0003	0.0593±0.0008	0.0583±0.0008
Argon-Ethan	0.0271±0.0008	0.0262±0.0007	0.0658±0.0019	0.0623±0.0018
DME	0.0216±0.0004	0.0219±0.0004	0.0505±0.0011	0.0495±0.0010

Tab. 7.2 Ladungsauflösung des schnellen analogen Speichers bei verschiedenen Driftkammergasen

Die Fehler bei der Ladungsauflösung setzen sich aus mehreren Fehlerquellen zusammen. Die wichtigsten sind die Meßgenauigkeit des ADC's, die Genauigkeit der Eichmessung, die Genauigkeit des Meßfensters (Gate) des ADC's und der Meßfehler des schnellen analogen Speichers. Hierbei setzt sich der Meßfehler des schnellen analogen Speichers aus ebenfalls zwei Fehlerquellen zusammen. Zum einen durch den schnellen analogen Speicher selbst und zum anderen durch die Stabilität der gleichspannungsgekoppelten Signalführung (s. Abb. 4.5). Somit entsprechen die in Tabelle 7.2 gemessenen Ladungsaufösungen Obergrenzen für die Ladungsauflösung des schnellen analogen Speichers.

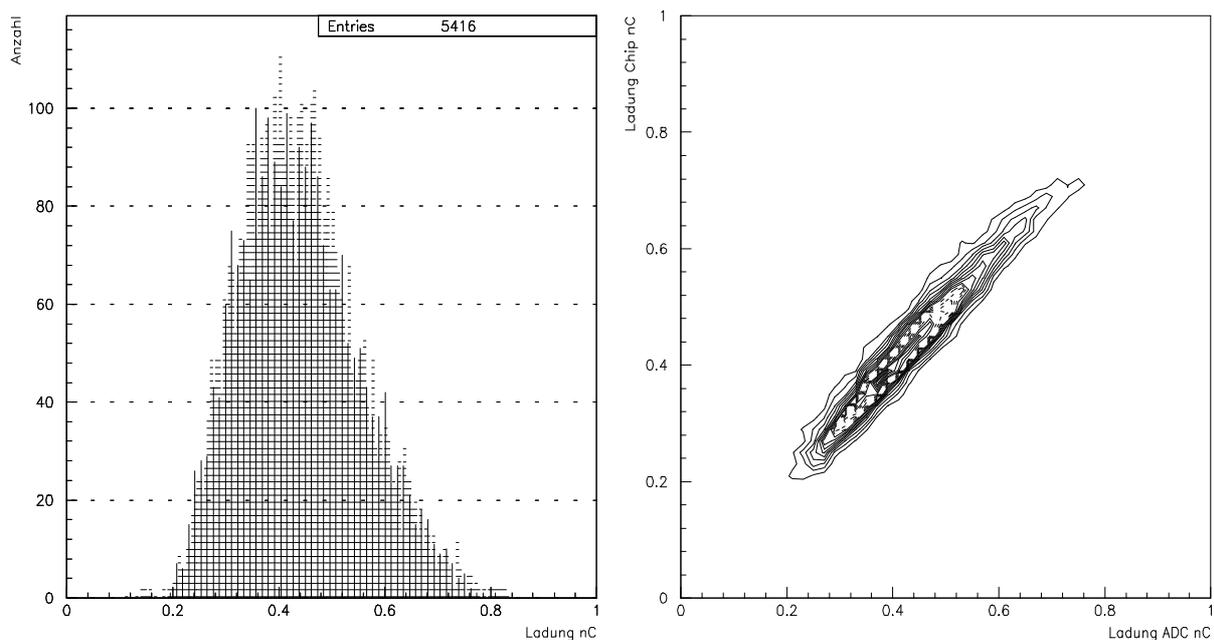


Abb. 7.19 Ladungsauflösung bei Methan

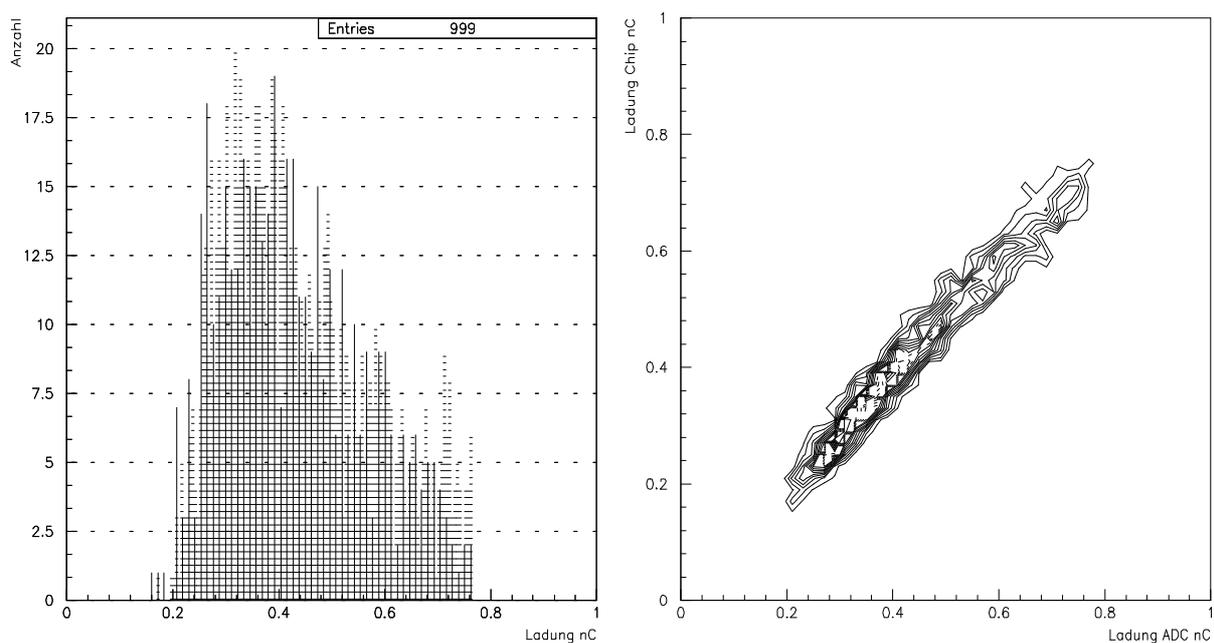


Abb. 7.20 Ladungsauflösung mit Argon-Ethan 50:50

Links sind die Ladungsspektren sowohl vom ADC (horizontal liniert) als auch vom schnellen analogen Speicher (vertikal liniert) dargestellt. Rechts ist die Ladung des schnellen analogen Speichers gegen die gemessene Ladung des ADC dargestellt.



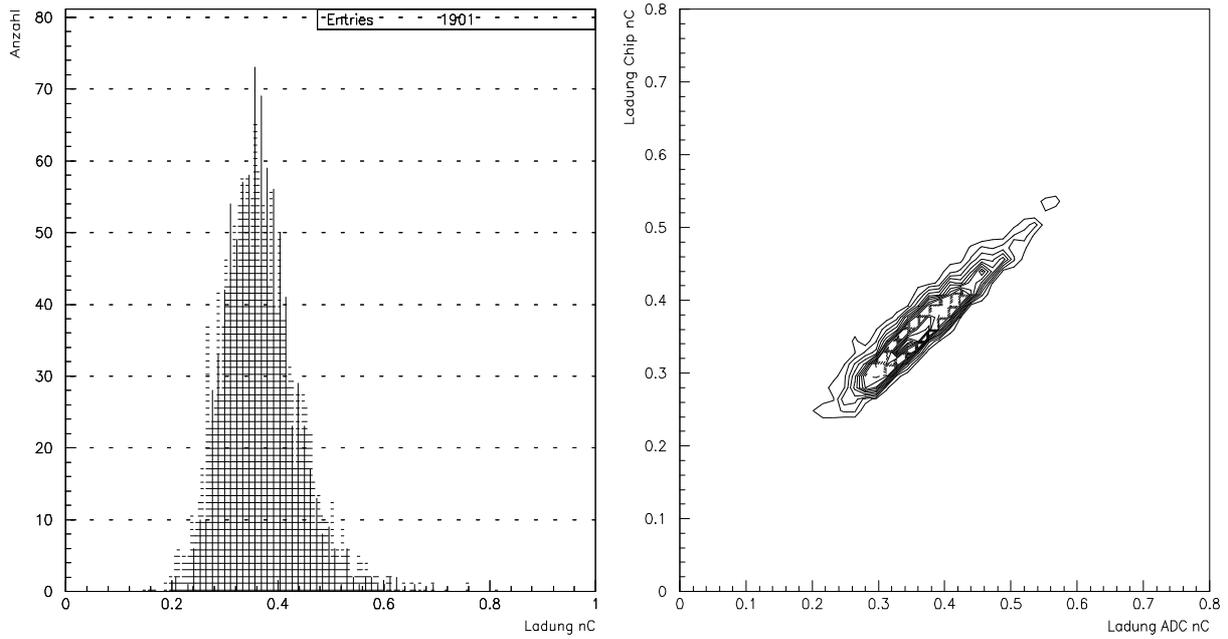


Abb. 7.21 Ladungsauflösung bei DME (Dimethylether)

Links sind die Ladungsspektren sowohl vom ADC (horizontal liniert) als auch vom schnellen analogen Speicher (vertikal liniert) dargestellt. Rechts ist die Ladung des schnellen analogen Speichers gegen die gemessene Ladung des ADC dargestellt.

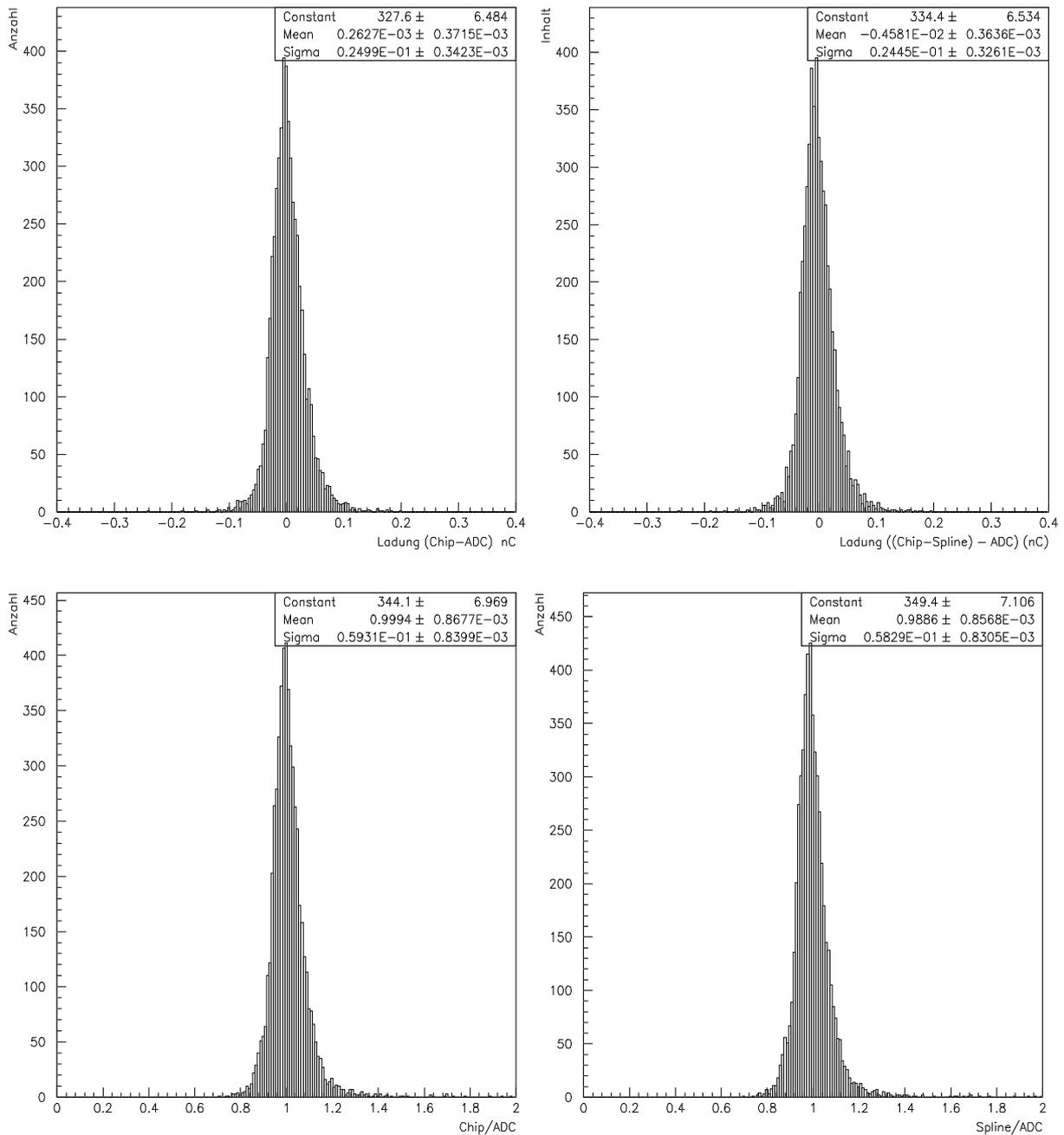


Abb. 7.22 Fehlerverteilung und Ladungsverhältnis bei Methan

Die linken Grafiken repräsentieren die Rekonstruktion der Pulsladung durch die Summe der Binhalte; die rechten Grafiken zeigen die entsprechende Darstellung mit kubischer Spline-rekonstruktion. Oben links und rechts wird die Abweichung zwischen der Ladungsrekonstruktion durch den schnellen analogen Speicher und der gemessenen Ladung durch den ADC dargestellt. In den unteren beiden Bildern wird das Verhältnis zwischen der Ladungsrekonstruktion des schnellen analogen Speichers und dem ADC gezeigt.



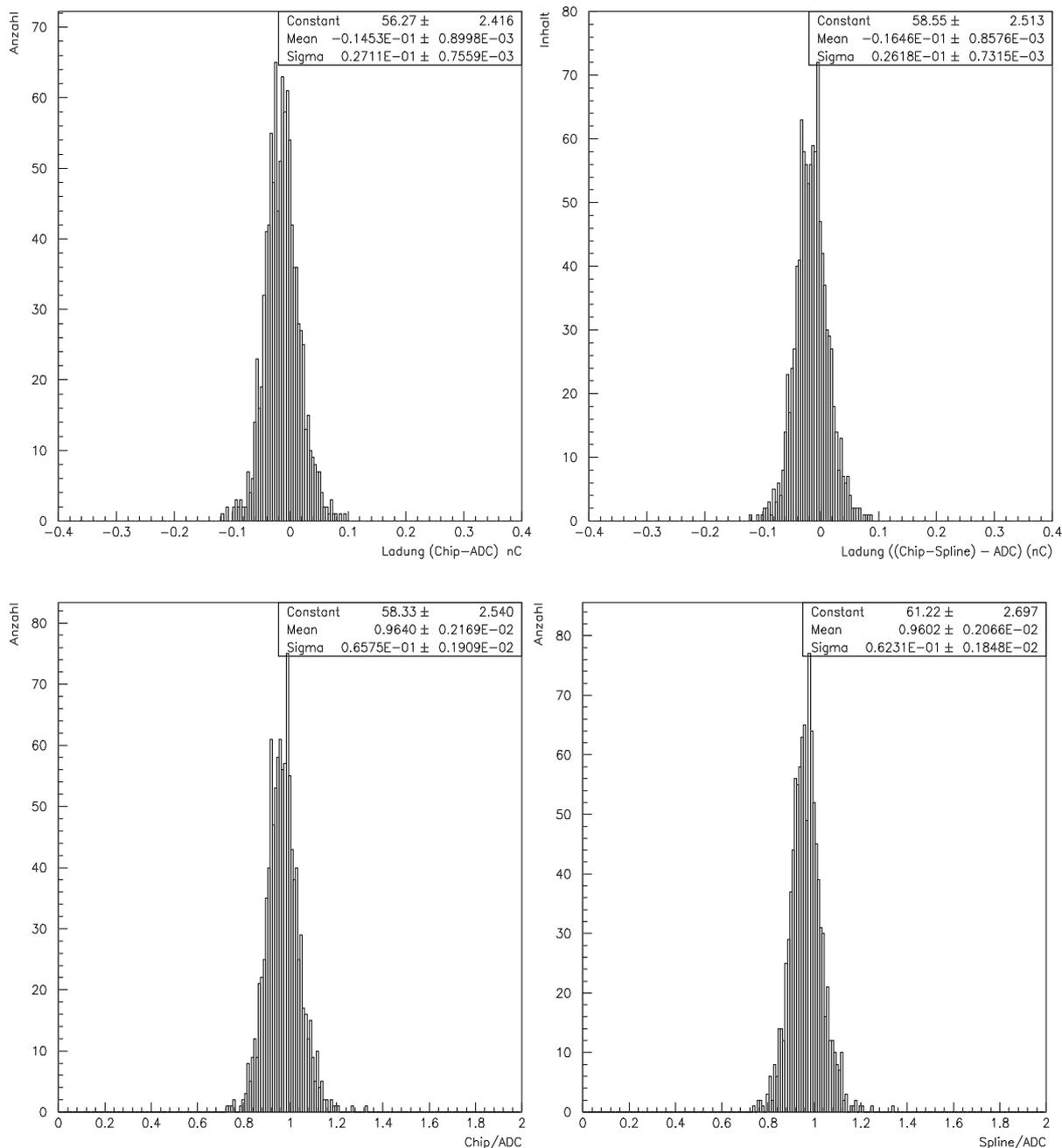


Abb. 7.23 Fehlerverteilung und Ladungsverhältnis bei Argon-Ethan 50:50

Die linken Grafiken repräsentieren die Rekonstruktion der Pulsladung durch die Summe der Bininhalte; die rechten Grafiken zeigen die entsprechende Darstellung mit kubischer Spline-rekonstruktion. Oben links und rechts wird die Abweichung zwischen der Ladungsrekonstruktion durch den schnellen analogen Speicher und der gemessenen Ladung durch den ADC dargestellt. In den unteren beiden Bildern wird das Verhältnis zwischen der Ladungsrekonstruktion des schnellen analogen Speichers und dem ADC gezeigt.

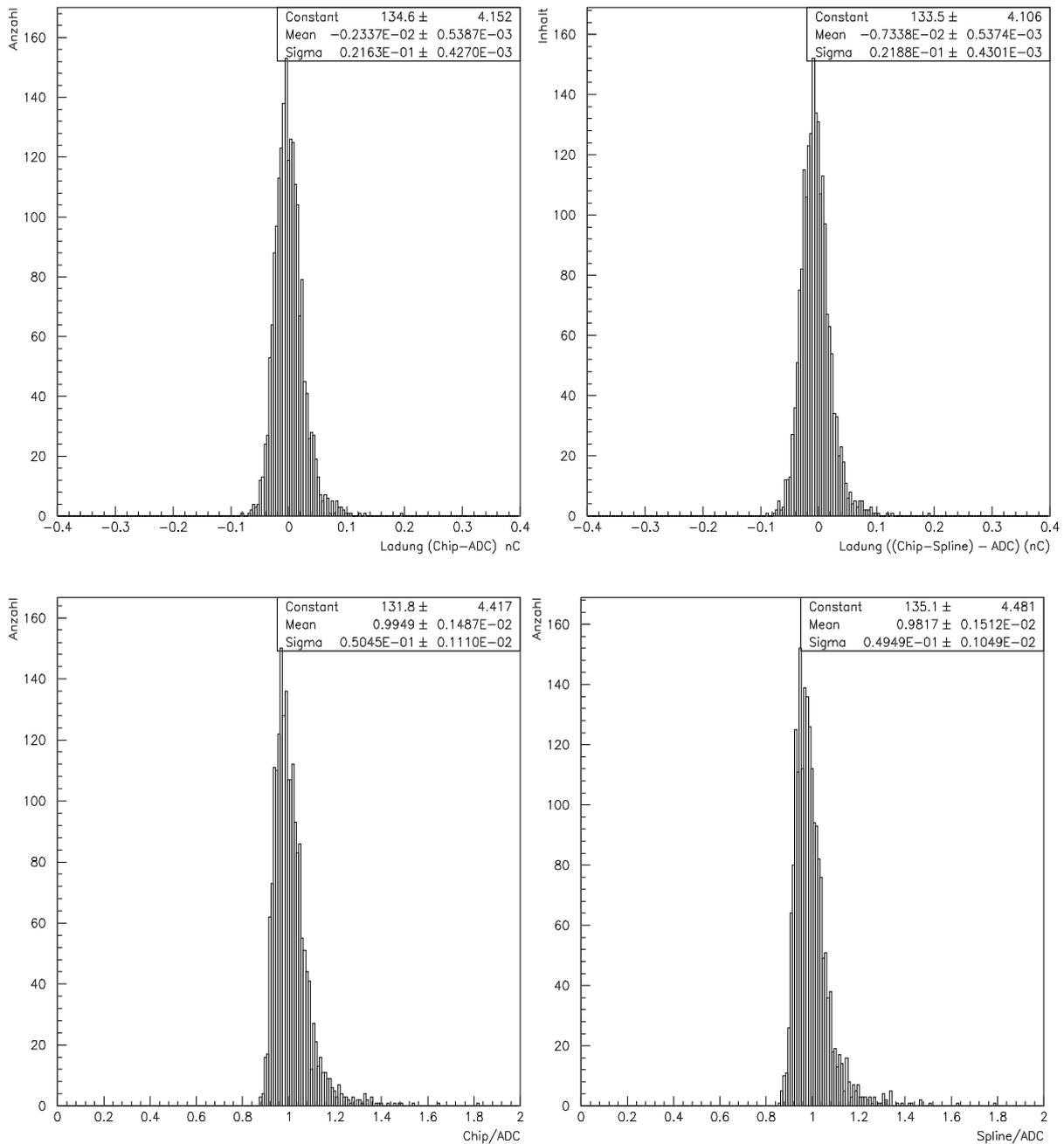


Abb. 7.24 Fehlerverteilung und Ladungsverhältnis bei DME (Dimethylether)

Die linken Grafiken repräsentieren die Rekonstruktion der Pulsladung durch die Summe der Bininhalte; die rechten Grafiken zeigen die entsprechende Darstellung mit kubischer Splinerekonstruktion. Oben links und rechts wird die Abweichung zwischen der Ladungsrekonstruktion durch den schnellen analogen Speicher und der gemessenen Ladung durch den ADC dargestellt. In den unteren beiden Bildern wird das Verhältnis zwischen der Ladungsrekonstruktion des schnellen analogen Speichers und dem ADC gezeigt.



8. Diskussion der Ergebnisse

8.1. Ergebnisse des PSI 2-Chips und Vergleich mit anderen Speichern

In dieser Arbeit wurde sowohl die Zeit- und Ladungsauflösung des schnellen analogen Speichers PSI 2 mit Driftkammerpulsen als auch dessen elektrische Eigenschaften wie Übersprecher, nutzbare Dynamik, Übertragungseigenschaft usw. untersucht.

Bei der Zeitauflösung, die im Verhältnis zur Schwellwertmethode eines Hardware-Diskriminators ermittelt wurde, zeigen die Ergebnisse (s. Tab. 7.1), daß die Zeitauflösung (kubische Splines) bei DME mit 387 ± 6 ns im Verhältnis zu Methan 133 ps besser ist. Bei der Untersuchung der zeitlichen Abweichungen vom Mittelwert im Verhältnis zur Flankensteilheit des Driftkammerpulses wird deutlich, daß die Driftkammerpulse mit einer langsamen Anstiegszeit den größten Zeitfehler aufweisen. Dieses kann auf Schwankungen der Offsetspannung, der Kabeldämpfung und auf ein ladungssensitives Ansprechen des Hardwarediskriminators zurückgeführt werden. Durch lineare Korrektur kann dieser Effekt zurückgerechnet werden. Die korrigierte Zeitauflösung ergibt für DME eine Zeitauflösung von 254 ± 4 ps. Zu beachten ist, daß in diese Zeitauflösung vor allem auch die Zeitstabilität des Hardwarediskriminators von 125 ps mit eingeht.

Der Vergleich mit anderen Untersuchungen an digitalen und analogen Speichern zeigt, daß der schnelle analoge Speicher PSI 2 gute Zeitaufösungen liefert. Zum Beispiel wurde im Rahmen einer Diplomarbeit die Zeitauflösung von FADC's mit 100 MHz Abtastfrequenz bei 8-Bit Auflösung ermittelt [Mich 86]. Hierbei wurden Kammerpulse, welche durch Laserkalibration erzeugt wurden, abgetastet und zwischengespeichert. Aus den digitalisierten Kammerpulsdaten wurde mit Hilfe von mathematischen Methoden wie z.B. 'Difference of Samples' die Zeitauflösung bestimmt. Die erreichte Zeitauflösung liegt zwischen 0.79 ± 0.01 ns und 1.19 ± 0.03 ns. Die gleichen mathematischen Methoden lassen sich auch auf die Kammerpulsdaten des schnellen analogen Speichers anwenden. Aufgrund der höheren Abtastfrequenz von ca. 258 MHz sind bessere Zeitaufösungen zu erwarten, wobei der Zeitfehler des schnellen analogen Speichers von 254 ± 4 ps nur einen vernachlässigbaren Zeitfehler zur gesamten Zeitauflösung beitragen wird. Um die Zeitauflösung bei der digitalen Pulsformerfassung zu verbessern, muß die Auflösung und die Abtastfrequenz des FADC's erhöht werden. Dieses führt zu weiteren Problemen, wie der ohnehin im Vergleich zum schnellen analogen Speicher hohe Leistungsverbrauch von 4 W pro Kanal zeigt [Müll 90]. Eine Studie am Brookhaven National Laboratory an einem FADC-System mit 500 MHz Abtastfrequenz bei einer Auflösung von 8-Bit zeigt, daß dieser etwa 50 Watt pro Kanal im Gegensatz zu den 240 μ W des schnellen analogen Speichers verbraucht [Ati 89]. Somit liegt der Vorteil der schnellen analogen Speicher gegenüber FADC's vor allem in ihrem geringen Leistungsverbrauch, aber auch in ihrer kleinen Baugröße

(PSI 2: $0.6 \text{ mm} \times 1.5 \text{ mm}$). Dieses wird besonders dann wichtig, wenn die Ausleseelektronik als Front-End-Detektorelektronik eingesetzt werden soll, wo sowohl Wärme- als auch Platzprobleme existieren.

Vergleicht man den schnellen analogen Speicher PSI 2 mit anderen analogen Speicherkonzepten, wie es z. B. am SLAC²⁴ untersucht wird, ist die dort erreichte Zeitauflösung von ca. 200 ps bei einer Abtastfrequenz von 145 MHz vergleichbar mit der des analogen Speichers PSI 2 [Frey 84]. Die Zeitauflösung des dort untersuchten schnellen analogen Speichers, der in $3 \mu\text{m}$ NMOS-Technologie gefertigt wurde, wurde mit Hilfe einer Sinuswelle ermittelt. Bei dieser Untersuchungsmethode wird die Flankenform und die Flankensteilheit konstant gehalten, wodurch ladungssensitive Effekte unterdrückt werden. Der Vergleich der elektrischen Daten der beiden analogen Speicherkonzepte zeigt, daß die nutzbare Eingangsdynamik der SLAC Version mit 2 Volt im Gegensatz zu 800-900 mV wesentlich besser ist. Die zeitliche Tiefe der SLAC-Version kann bis auf $2.56 \mu\text{s}$ durch serielle Verkettung erweitert werden. Bei dem schnellen analogen Speicher PSI 2 ist die zeitliche Breite mit ca. 120 ns in der jetzigen Version festgelegt und läßt sich auch nicht durch serielle Verkettung erweitern. Der Leistungsverbrauch pro Kanal des analogen Speichers PSI 2 ist mit $200 \mu\text{W}$ im Verhältnis zu 200 mW bei der SLAC-Version geringer.

Die Untersuchung der Ladungsauflösung (kubische Splines) des schnellen analogen Speichers ergibt im Verhältnis zu einem ladungsintegrierenden ADC eine Auflösung von 4.95% bis 6.23%. Ein wesentliches Problem bei der Ladungsrekonstruktion ist die gleichspannungsggekoppelte Signalführung, wodurch Schwankungen der Offsetspannung die Ladungsauflösung beschränken. Weiterhin wird durch die zeitliche Beschränkung der gesamte Driftkammerpuls vom schnellen analogen Speicher und somit die gesamte Ladung nicht erfaßt. Um diesen Verlust im Vergleich zum ADC gering zu halten, wurde das Gate des ADC's an die zeitliche Abtasttiefe des schnellen analogen Speichers angepaßt. Schwankungen der Gatebreite des ADC's beschränken ebenfalls die Ladungsauflösung, welche im Vergleich zur rekonstruierten Ladung des ADC's untersucht wurde. Die ermittelte Ladungsauflösung ist für Driftkammern ausreichend. Um weitere Aussagen bezüglich des Einsatzes des schnellen analogen Speichers PSI 2 an Kalorimetern zu machen, müssen mit einer nachfolgenden Version des Speichers, welche eine breitere zeitliche Abtastung ermöglicht, weitere Ladungsuntersuchungen gemacht werden.

Die Untersuchung der Ladungs- und Zeitauflösung hat auch im Vergleich zu anderen Techniken gezeigt, daß die Technik des schnellen analogen Speichers PSI 2 geeignet ist, abgetastete und zwischengespeicherte Driftkammerpulse mit genügend guter Auflösung zu rekonstruieren. Die Auflösungsergebnisse zeigen, daß das Konzept des schnellen analogen Speichers PSI 2 geeignet ist in analogen Pipelines, die aufgrund der immer höheren Luminositäten immer wichtiger werden, benutzt zu werden. Eventuell kann der Speicher gemultiplext ausgelesen

²⁴ SLAC: Stanford Linear Accelerator Center



werden, um die Anzahl der Auslesekanäle pro Kanal des Detektors zu verringern. Aufgrund der guten Zeitauflösung bietet es sich an, den schnellen analogen Speicher bei Flugzeitmessungen, die Zeitauflösungen in der Größenordnung von 100 ps verlangen, zu untersuchen.

8.2. Geplante Weiterentwicklungen und notwendige Verbesserungen

Die im vorherigen Abschnitt erläuterten technischen Beschränkungen des schnellen analogen Speichers sollten in einer nachfolgenden Auflage verbessert werden. Neben den Problemen der Erweiterung der geringen Zeittiefe, der Eingangsdynamik und der Möglichkeit der seriellen Verkettung müssen auch noch elektronische Probleme wie Übersprecher (Crosstalk) zwischen dem digital gesteuerten Teil und dem analogen Bereich des schnellen analogen Speichers gelöst werden. Weiterhin sollte die Handhabung durch Integration eines Teiles der Steuerelektronik vereinfacht werden.

• Notwendige Verbesserungen

- Übersprecher:

Bei dem getesteten schnellen analogen Speicher PSI 2 waren häufig Übersprecher zwischen den Schaltleitungen und dem analogen Signalträger innerhalb des Chips zu messen. Besonders die Schaltsignale für den SET-FET (s. Abb. 3.1), der den analogen Bus freigibt, koppeln stark in diesen über.

-Zeittiefe:

Um effektive Driftzeiten in Driftkammern zu messen, muß die zeitliche Tiefe des schnellen analogen Speichers erweitert werden. Desweiteren muß der 32. Kanal (Bin) bei der nächsten Version neu designed werden (s. Abschnitt 5.2.1).

-Dynamik:

Die Eingangs- sowie die Ausgangsdynamik des schnellen analogen Speichers sollte verbessert werden. Durch die Nichtlinearität bei der Amplitudenabtastung wird der Arbeitsbereich des schnellen analogen Speichers in der Dynamik beschränkt. Hier sollte eine Verbesserung der Kennlinien in den nächsten Versionen möglich sein.

Besonders das Konzept des Ausgangsverstärkers, der durch einen Sourcefolger verwirklicht wurde, muß verbessert werden. Zumindest sollte das Übertragungsverhältnis zwischen dem 'analog in' Eingang und dem 'analog out' Ausgang 1:1 betragen, um eine serielle Verkettung ohne Zwischenverstärkung zu ermöglichen. Durch die serielle Verkettung ist eine Erweiterung der zeitlichen Breite des schnellen analogen Speichers möglich. Weiterhin sollte das

Ausgangsverstärkerkonzept so ausgelegt werden, daß die analogen Signale des schnellen analogen Speichers über kurze Kabelwege transportiert werden können.

-Steuerelektronik:

Bei der Steuerelektronik wäre es wünschenswert, zumindest die inverse Steuer-clock-generierung (s. Abb. 3.1) auf dem schnellen analogen Speicher durch invertierende Gatter zu erzeugen. Desweiteren sollte die Generierung des Abtastbits (Fast-Readbit; s. Abschnitt 3.1), das im Abtastmodus gestartet wird, um den anliegenden Puls abzutasten, auf dem schnellen analogen Speicher ebenfalls erzeugt werden. Steuerpulse von 4-5 Volt Amplitude bei einer mittleren zeitlichen Breite von weniger als 5 ns lassen sich nur mit größerem Aufwand in TTL-Logik erzeugen und über Leitungen transportieren. Wünschenswert wäre eine komplette Anordnung der Steuerelektronik auf dem Chip.

• Geplante Weiterentwicklungen des schnellen analogen Speichers

Zur Zeit ist eine neue Version des schnellen analogen Speichers mit 192 Kanälen in SACMOS 1 Technik (1 μm - Technik) in Vorbereitung. Diese kann eine zeitliche Tiefe von ca. 750 ns bei einer Abtastfrequenz von ca. 258 MHz (3.88 ns), welche bei der neuen Version extern durch eine Steuerspannung geregelt werden kann, abtasten und zwischenspeichern. Somit ist mit diesem Chip eine direkte Driftzeitmessung innerhalb von Driftkammern möglich. Desweiteren ist sowohl ein Eingangs- als auch ein Ausgangsverstärker auf dem neuen Chip integriert, wodurch die analoge Pulsaufbereitung wesentlich erleichtert wird. Auch wird das schnelle Lesebit 'Fast-Readbit' auf dem Chip generiert und somit entfällt für zukünftige Arbeiten mit dem schnellen analogen Speicher die aufwendige Fast-Readbit Generierung [Horis 93].

Für die Zukunft ist ein schneller analoger Speicher mit 1024 Kanälen in Planung. Bei diesem Chip sollen alle Steuereinheiten auf dem Chip integriert werden. Auch eine serielle Verkettung soll mit diesem geplanten schnellen analogen Speicher möglich werden.



9. Zusammenfassung

Diese Arbeit beschäftigt sich mit der Untersuchung eines schnellen analogen Speichers PSI 2. Ein denkbare Einsatzgebiet von schnellen analogen Speichern könnte bei der Abtastung von Pulsen z.B. Driftkammerpulsen liegen, wo bis jetzt meist FADC's eingesetzt werden, sowie in der Front-End-Elektronik, dort besonders als Pipelining-Komponenten. Vorteile gegenüber bisherigen Auslesetechniken sind zum einen ihr geringer Leistungsverbrauch von ca. 240 μW pro Kanal und zum anderen die geringe Baugröße. Dadurch ist ein Einsatz, eventuell bei Mehrfachausnutzung von Auslekabeln (Multiplexing), direkt am Detektor (Front-End) möglich. Ziel der Arbeit war es, eine Aussage über die Ladungs- und Zeitauflösung des schnellen analogen Speichers zu erhalten. Diese Arbeit umfaßt sowohl den Bau der Steuer- und Trigger-elektronik als auch den Aufbau zur computerunterstützten Datennahme. Untersucht wurde die Ladungs- und Zeitauflösung des schnellen analogen Speichers mit Driftkammerpulsen in verschiedenen Driftkammergasen und dessen elektrische Eigenschaften.

Die Zeitauflösung wurde mit zwei Verfahren zur Zeitrekonstruktion bestimmt. Zum einen wurde nur der Kanaleintrag als Zeitinformation verwendet; zum anderen wurde die Pulsform und damit die Flankeninformation durch kubische Splines rekonstruiert und numerisch-iterativ die Zeitinformation ermittelt. Bei der ersten Methode wird die Zeitauflösung von der zeitlichen Kanalbreite beschränkt. Bei der Rekonstruktion durch kubische Splines kann durch die Information der ansteigenden Flanke eine Verbesserung der Zeitauflösung erreicht werden. Es werden Zeitaufösungen von 387 bis 517 ps, abhängig von dem verwendeten Driftgas, erreicht (s. Tab. 9.1).

Mit Hilfe einer linearen Korrekturrechnung, die den Fehler der Zeitbestimmung des Diskriminators in Abhängigkeit von der Flankensteilheit korrigiert, konnte die Zeitauflösung für DME (Dimethylether) noch um 133 ps auf 254 ± 4 ps verbessert werden.

Zeitauflösung		Methan	Argon-Ethan 50:50	DME (Dimethylether)
	Spline [ps]	517 ± 10	474 ± 14	387 ± 6
Ladungsauflösung				
Chip-ADC	Spline [pC]	24.5 ± 0.3	26.2 ± 0.7	21.9 ± 0.4
Chip / ADC	Spline [%]	5.83 ± 0.08	6.23 ± 0.18	4.95 ± 0.10

Tab. 9.1 Gesamtdarstellung der Meßergebnisse

Die so erhaltenen Auflösungsdaten bilden obere Grenzwerte für das zeitliche Auflösungsvermögen des schnellen analogen Speichers. In die Daten gehen Fehlerquellen, wie z.B. Zeitfehler des Hardwarediskriminators (125 ps FWHM), Verzögerungskabelämpfung usw. mit ein.

Eine weitere Untersuchung beschäftigt sich mit der Ladungsrekonstruktion des schnellen analogen Speichers. Hierbei wird die aus den Daten des schnellen analogen Speichers rekonstruierte Ladung mit den Daten eines integrierenden ADC's verglichen. Die Ladungsauflösung im Verhältnis zum ADC liegt abhängig vom Driftgas zwischen 4.95 % bis 6.23 % (s. Tab. 9.1). Die Abweichungen der rekonstruierten Ladung des schnellen analogen Speichers von der mit dem ADC gemessenen Ladung liegt zwischen 21.9 pC bis 26.2 pC. Die ermittelten Ladungsaufösungen bilden wie bei der Zeitauflösung ebenfalls obere Auflösungsgrenzen. In die hier bestimmten Ladungsaufösungen gehen Fehlerquellen, wie Fehler des ADC's, Fehler der Offsetregelung des gleichstromgekoppelten analogen Eingangs des schnellen analogen Speichers usw. mit ein.

Die Ergebnisse der Zeit- und Ladungsrekonstruktion von Driftkammerpulsen zeigen, daß der schnelle analoge Speicher zur Auslese von Driftkammerpulsen geeignet ist.



Anhang

A. Schaltbilder

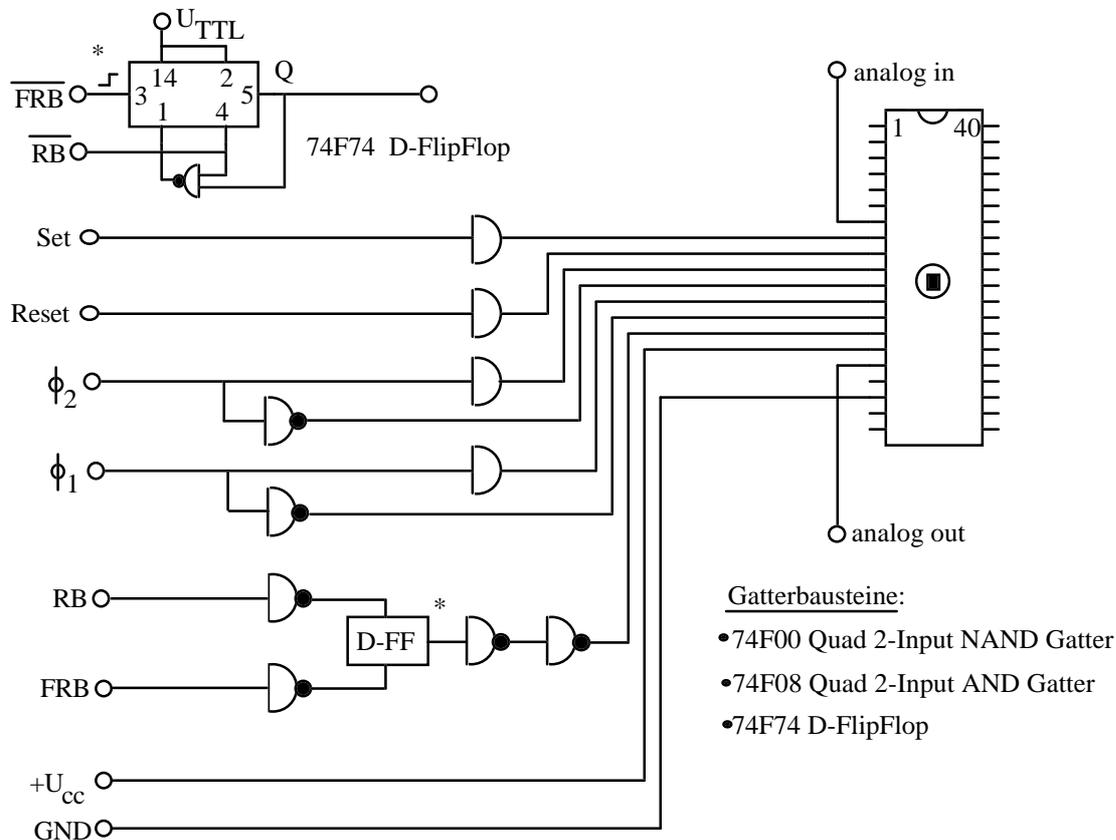


Abb. A.1 Schaltbild der Meßplatine des schnellen analogen Speichers

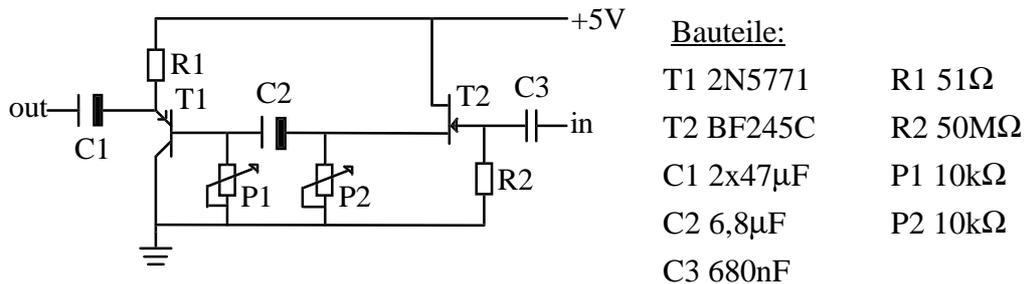
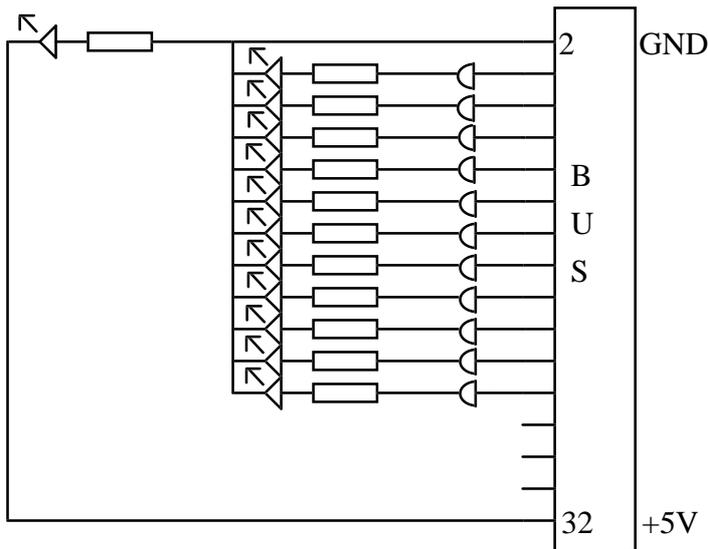


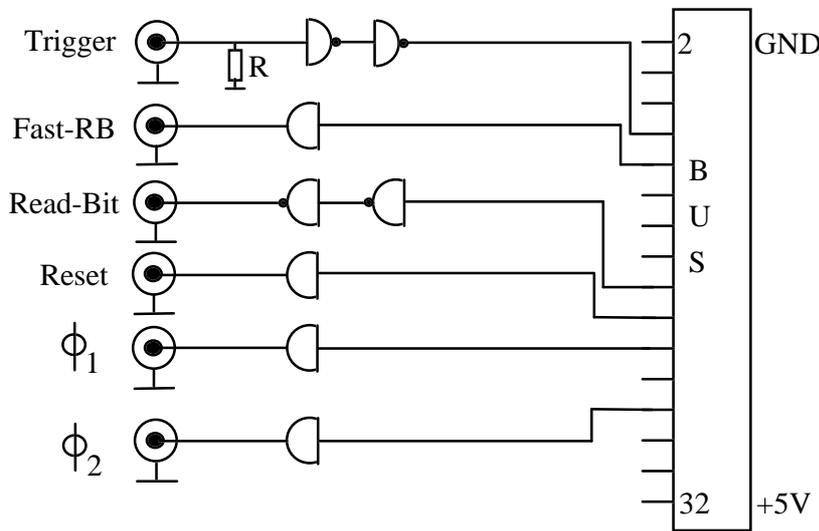
Abb. A.2 Schaltbild des Impedanzwandlers



Bauteile:

- 3x 74LS08 Quad 2-Input AND
- 12x Leuchtdiode
- 12x 100 Ω

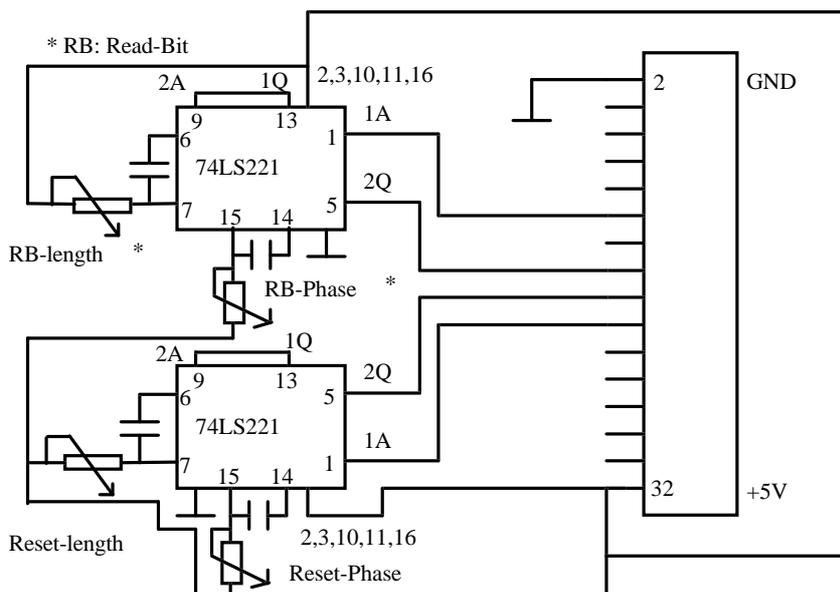
Abb. A.3 Schaltbild des Display-Moduls



Bauteile:

- 74LS00N Quad 2-Input NAND Gatter
- 2x 74LS08N Quad 2-Input AND Gatter
- R 51 Ω

Abb. A.4 Schaltbild des IO-Moduls



Bauteile:

- 2x 74LS221 Monoflop mit Schmitt-Trigger Eingängen
- 4x Potentiometer+ Kondensator (Einstellung der Zeitbasis mit RC Glied)

Abb. A.5 Schaltbild des Reset/Readbit-Moduls



B. Bilder des schnellen analogen Speichers

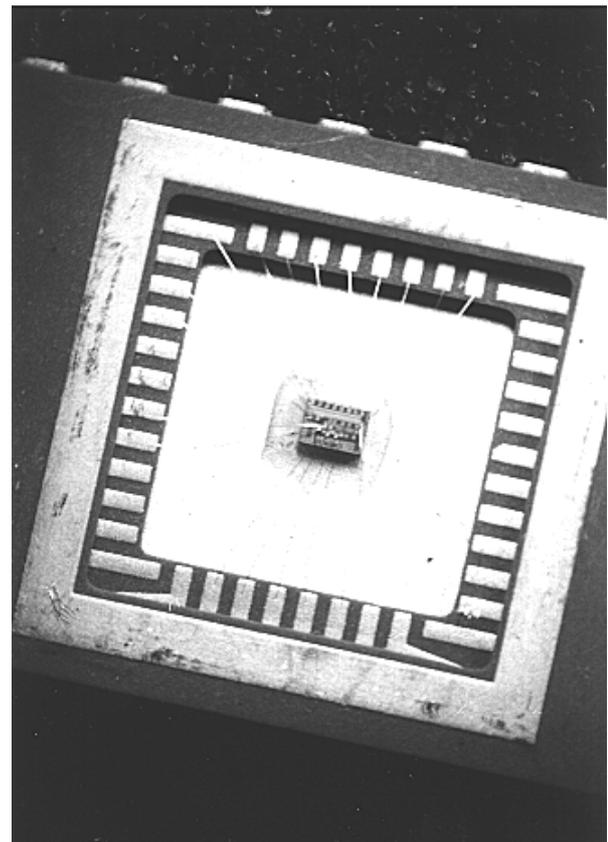
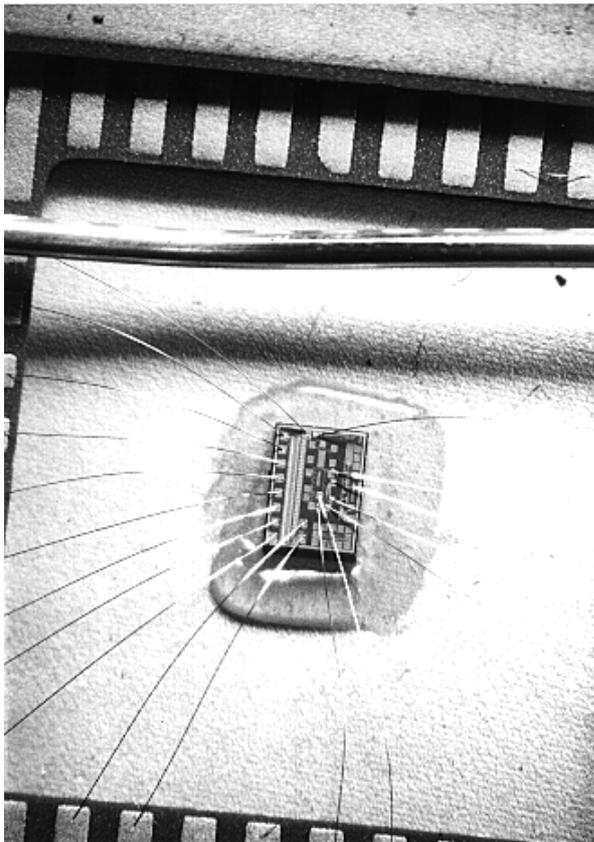
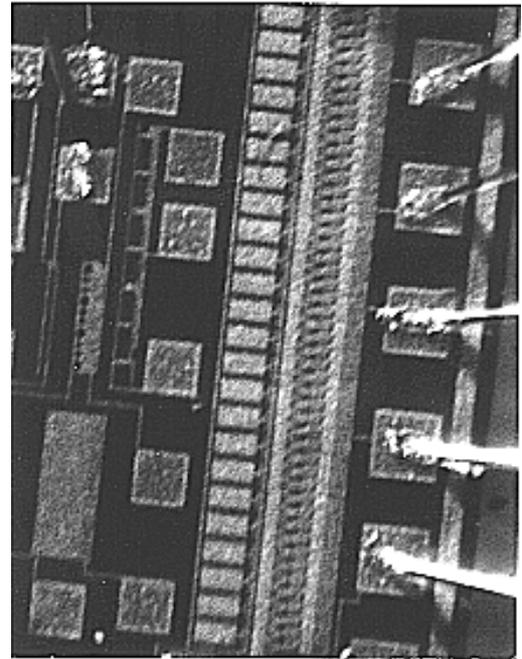
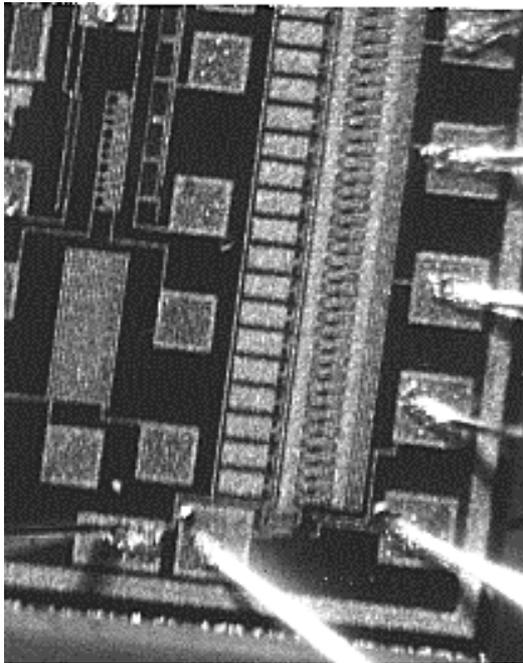


Abb. B.1 Aufnahmen des schnellen analogen Speichers.

Oben links und rechts: Die Bilder zeigen den analogen (Kondensator-kette) und digitalen Teil des schnellen analogen Speichers ; unten links: Dieses Bild zeigt den Chip mit seinen Boundingdrähten. Der dicke Draht oberhalb hat einen Durchmesser von 0.5 mm. ; unten rechts: Diese Darstellung zeigt den Chip im Kontaktierungsfeld.

C. Amplitudeneichkurven des schnellen analogen Speichers

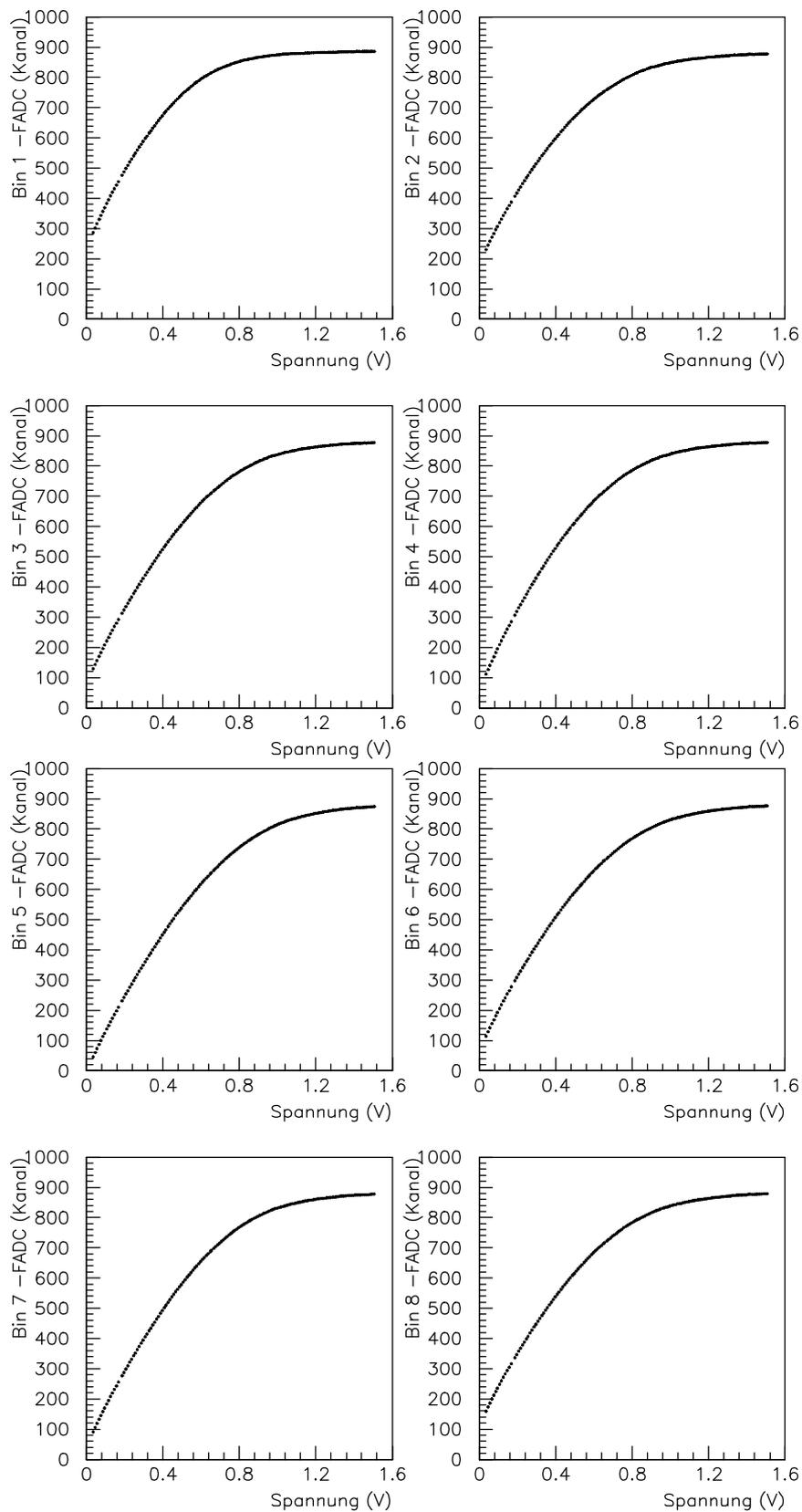


Abb. C.1 Amplitudeneichkurve Bin 1-8

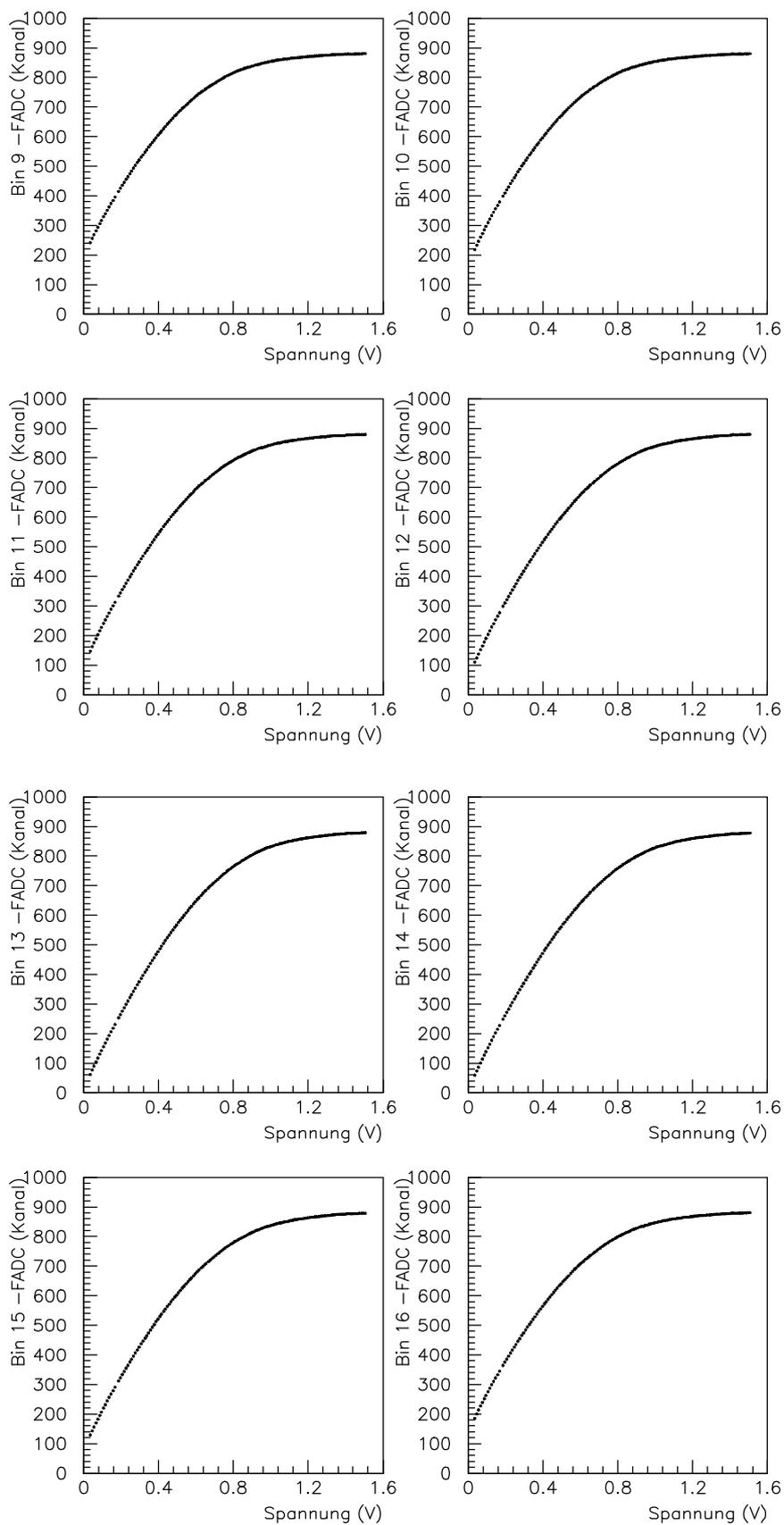


Abb. C.2 Amplitudeneichkurven Bin 9-16

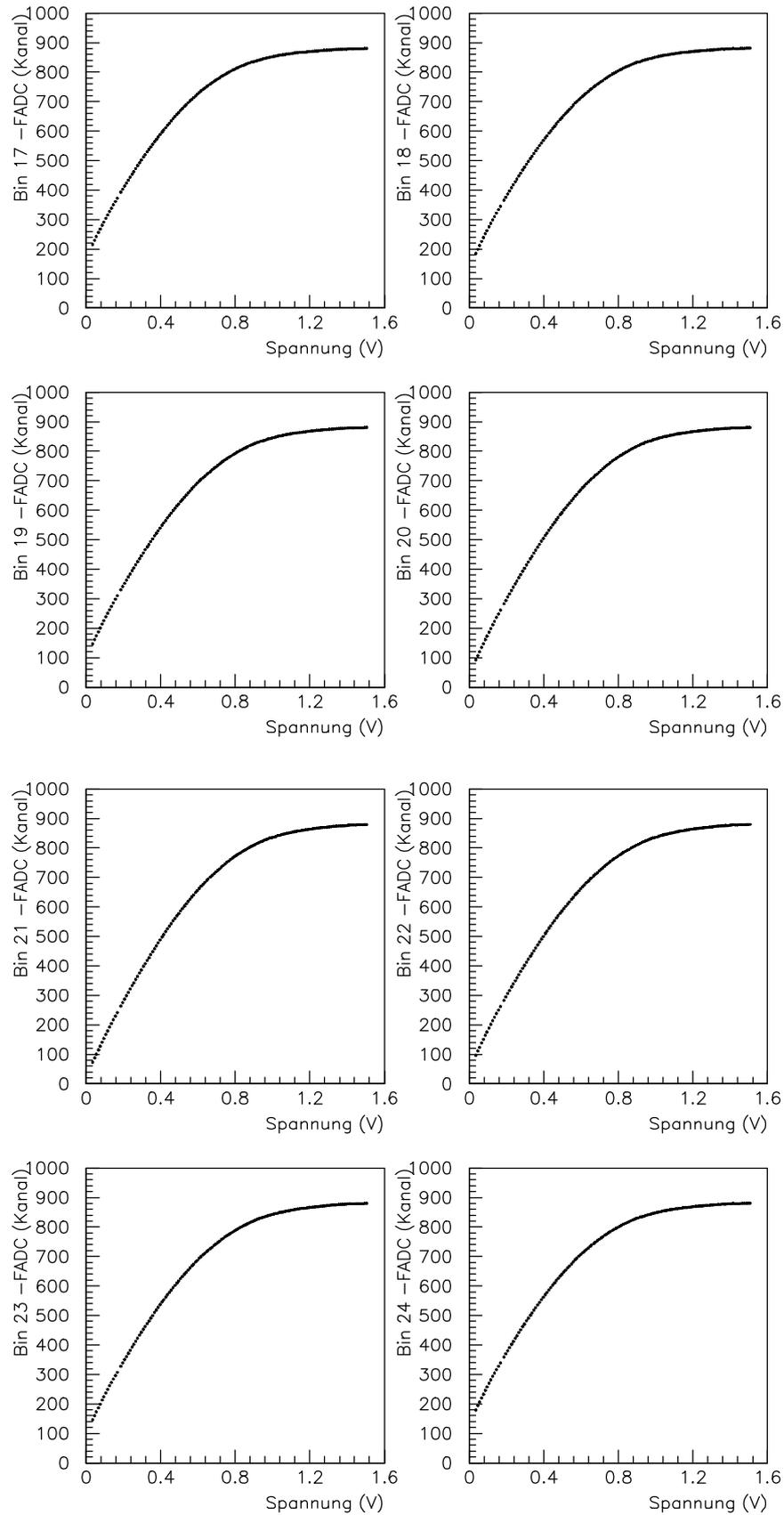


Abb. C.3 Amplitudeneichkurven Bin 17-24

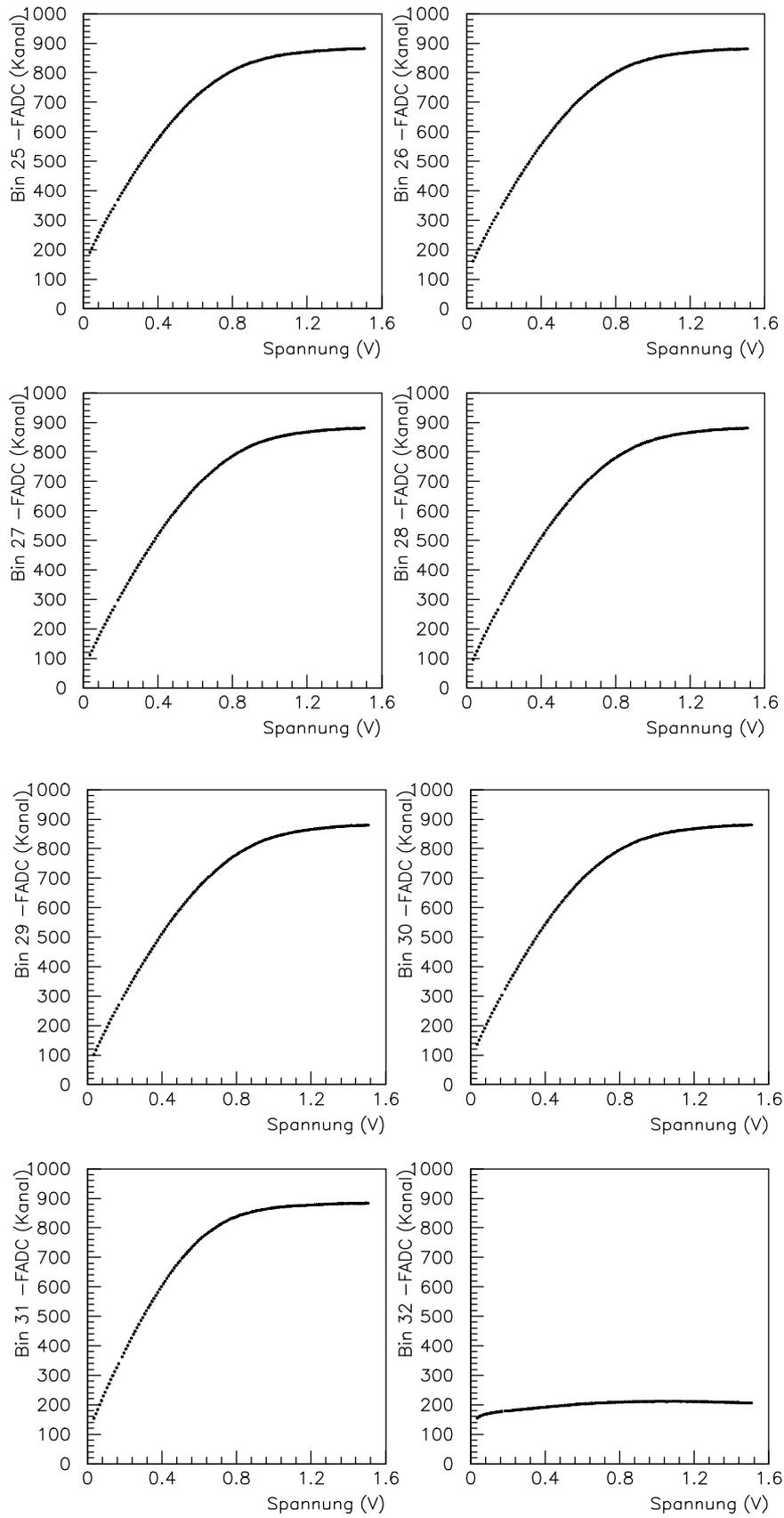


Abb. C.4 Amplitudeneichkurven Bin 25-32

D. Betriebsparameter der Meßapparatur

Elektronischer Aufbau:

- Betriebsspannung der Steuerelektronik: 5.00 ± 0.01 Volt
- Betriebsspannung des schnellen analogen Speichers: 4.00 ± 0.01 Volt
(Leistungsverbrauch bei 4 Volt $\rightarrow 240 \pm 1 \mu\text{W}$)
- Betriebsspannung der TTL-Logik auf der Meßplatine: 5.00 ± 0.01 Volt
- Betriebsspannung des Impedanzwandlers (auf der Meßplatine) kommt aus der gleichen Spannungsquelle, wie für die TTL-Logik der Meßplatine: 5.00 ± 0.01 Volt
- Betriebsspannung des Symmetriewandlers (Balun): 5.00 ± 0.01 Volt

Driftkammeraufbau:

- Betriebsspannung des Impedanzwandlers an der Driftkammer: 6.00 ± 0.01 Volt

E. Beispiele für Driftkammerpulse

• Driftkammergas: Methan

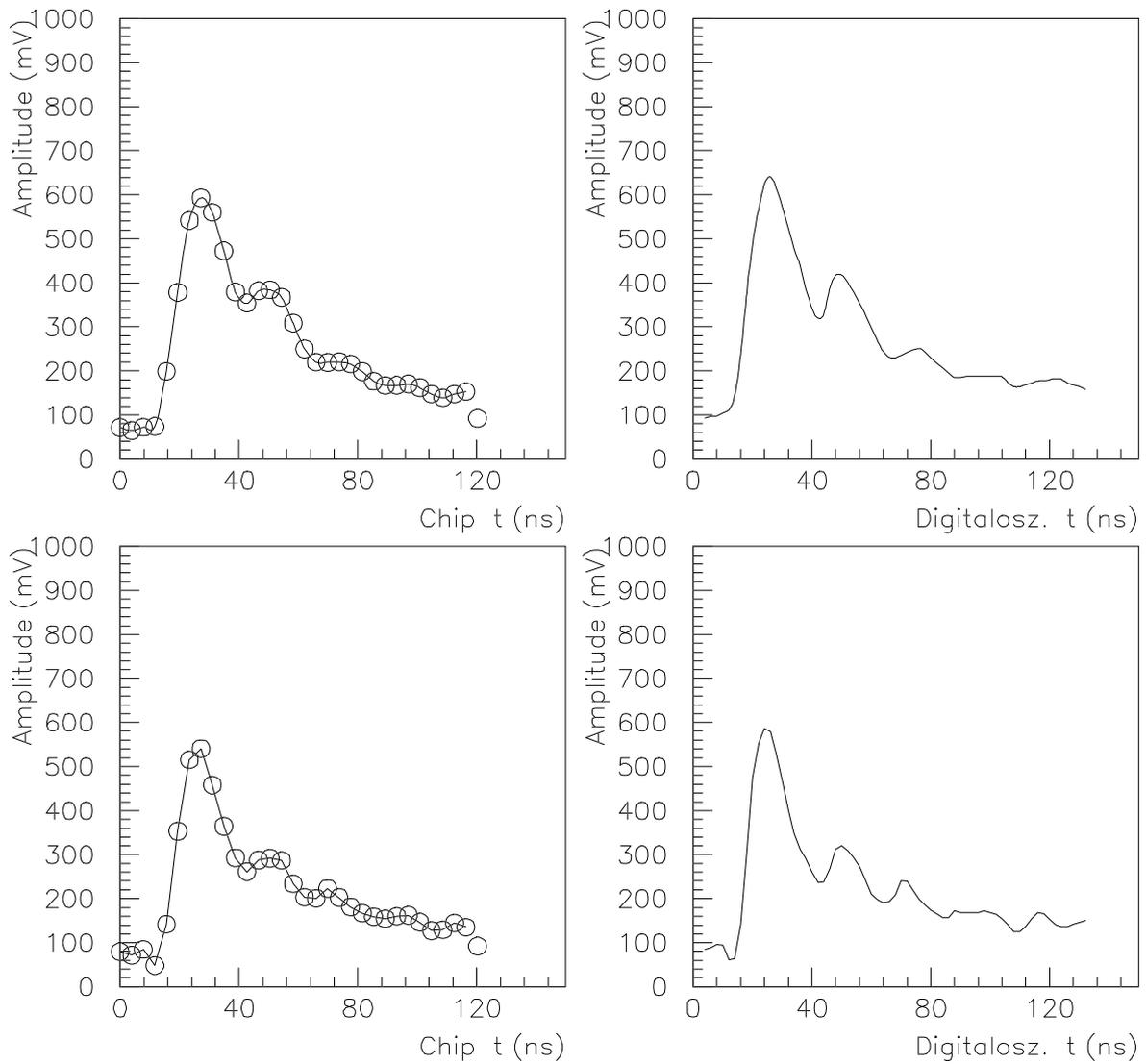


Abb. E.1 Driftkammerpulse (Driftgas: Methan)

links: Schneller analoger Speicher ; rechts: Digitaloszillograph

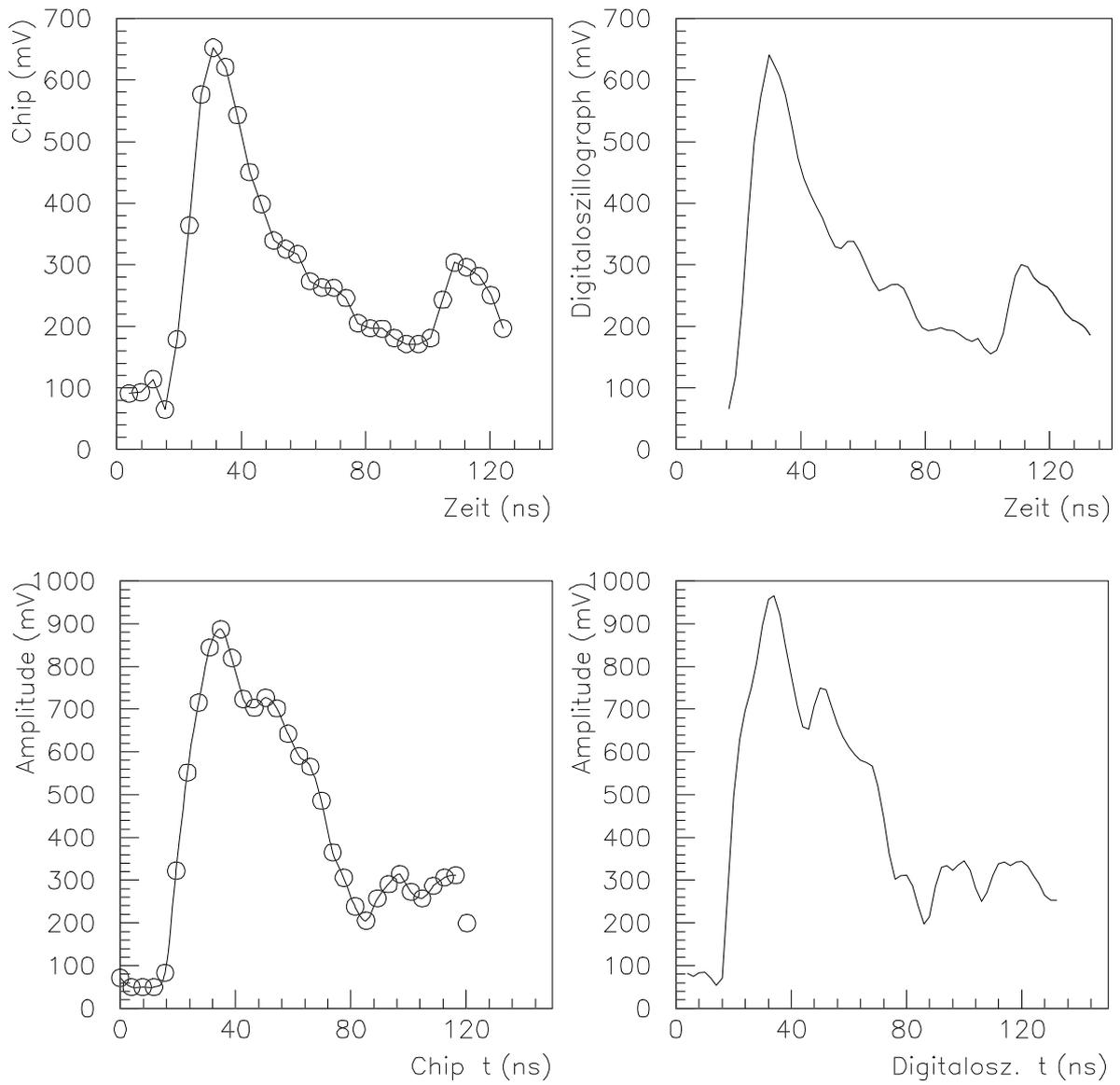


Abb. E.2 Driftkammerpulse (Driftgas: Methan)

links: Schneller analoger Speicher ; rechts: Digitaloszillograph

• Driftkammergas: Argon-Ethan 50:50

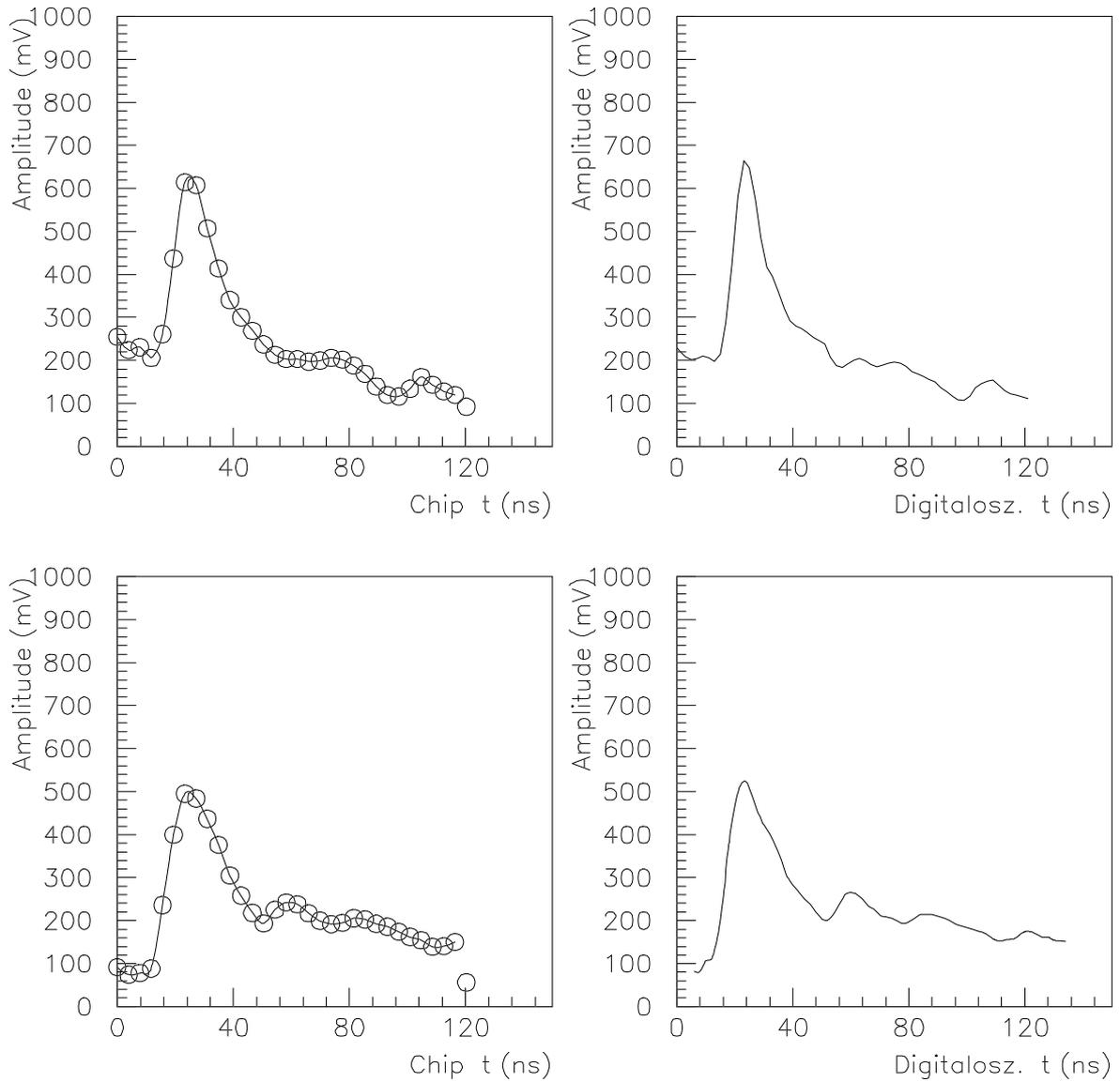


Abb. E.3 Driftkammerpuls (Driftgas: Argon-Ethan 50:50)
links: Schneller analoger Speicher ; rechts: Digitaloszillograph

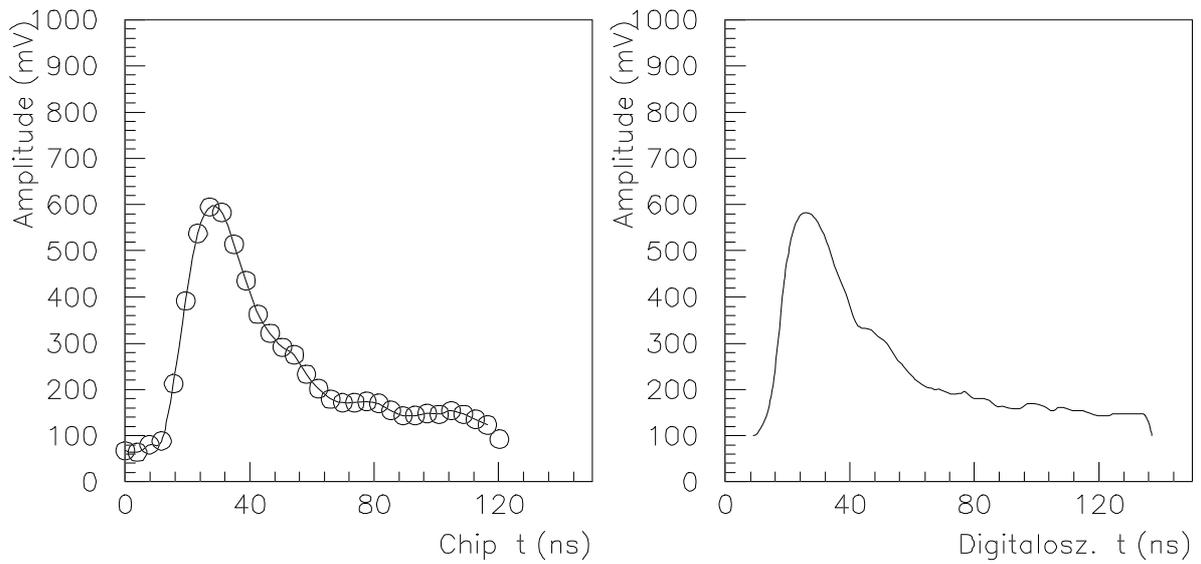


Abb. E.4 Driftkammerpulse (Driftgas: Argon-Ethan 50:50)
links: Schneller analoger Speicher ; rechts: Digitaloszillograph

- Driftkammergas: DME (Dimethylether)

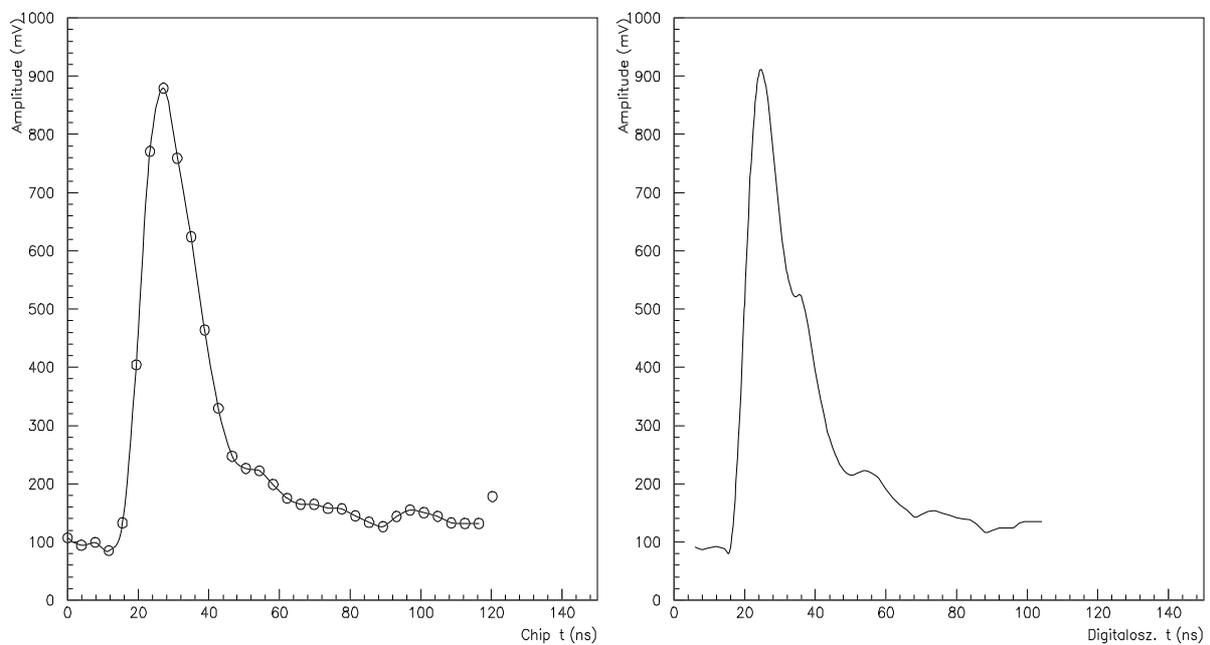


Abb. E.5 Driftkammerpulse (Driftgas: DME)
links: Schneller analoger Speicher ; rechts: Digitaloszillograph

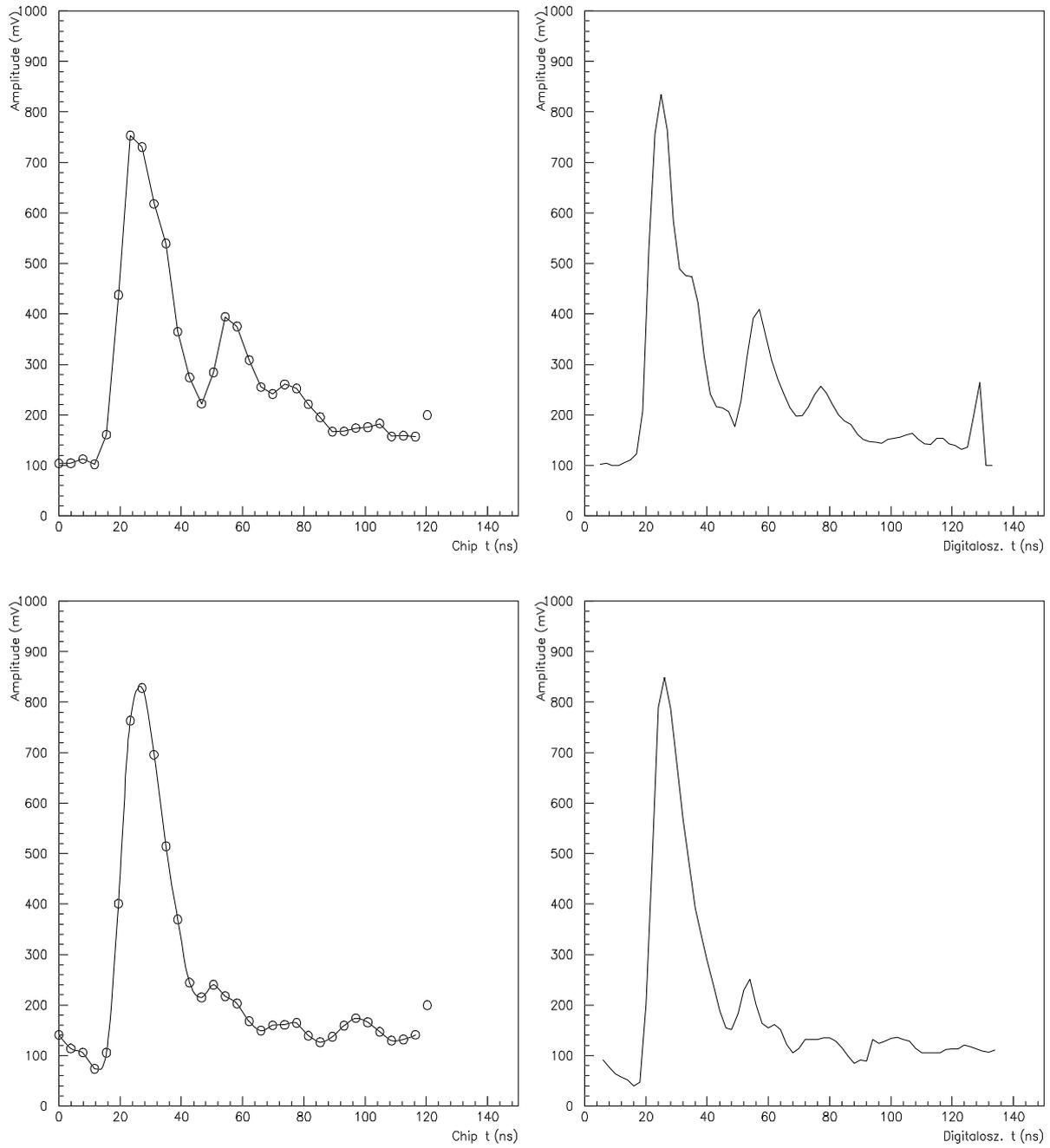


Abb. E.6 Driftkammerpulse (Driftgas: DME)
links: Schneller analoger Speicher ; rechts: Digitaloszillograph

F. Kabeldämpfung in Abhängigkeit von der Frequenz

Kabel	RG 58 C/U	RG 213 C/U
Wellenwiderstand	$50 \pm 2 \Omega$	$50 \pm 2 \Omega$
Innenleiter mm	19×0.18	7×0.76
Außendurchmesser mm	4.95	10.3
Isolierung	Polyäthylen	Polyäthylen
Verkürzungsfaktor	0.66	0.66
Kapazität pF/m	102	101
Dämpfung in dB pro 100m		
10 MHz	5.0	2.0
30 MHz	9.0	3.7
100 MHz	17.0	7.0
200 MHz	24.0	10.2
300 MHz	39.0	17.0

Tab F.1 Kabelparameter [Roth 91]

G. Der FADC SIROCCO II

Der Name SIROCCO steht für 'Silicon Strip Read-Out CAMAC Controller' [Lang 90]. Der SIROCCO II FADC wurde für die Auslese von Silizium-Streifendetektoren entwickelt. Die Aufgabe der SIROCCO II Einheit ist, analoge Pulse bezüglich eines Referenzsignals ('Convert Pulse') zu digitalisieren und zwischenzuspeichern. Für diese Aufgabe besitzt der FADC 2048 Speichereinheiten bei 12-Bit-Auflösung und mit einer maximalen Digitalisierungsfrequenz von 5 MHz. Ein Blockdiagramm der SIROCCO II Einheit ist in Abbildung G.2 zu sehen. Das analoge Signal 'ANALOG IN' gelangt in eine ALU²⁵-Karte. Dort wird das analoge Signal im Takt der 'CONVERT' Pulse digitalisiert. Abbildung G.1 zeigt die zeitliche Zuordnung

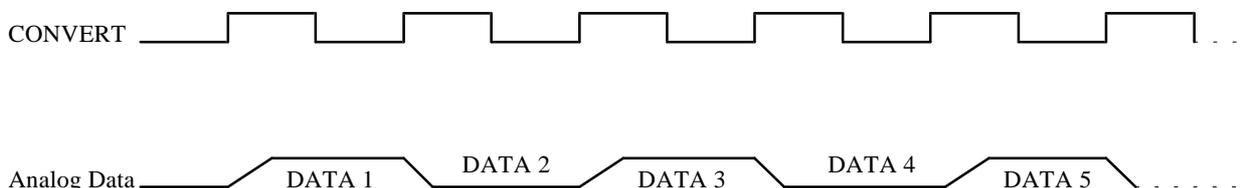


Abbildung G.1 Lage der 'CONVERT' Pulse im Verhältnis zu den analogen Pulsen

zwischen dem analogen Signal und den 'CONVERT' Pulsen. Wie in dem Blockdiagramm zu erkennen ist, werden die digitalisierten Daten über einen Buffer an den Ausgang 'OUTPUT' gelegt. Zwischengespeichert werden die Daten in einem DATA RAM 2k x 12, bis sie endgültig ausgelesen werden. Der Datenstrom, welcher am Ausgang 'OUTPUT' über CAMAC ausgelesen werden kann, enthält neben den digitalisierten Analoginformationen, die Modulnummer, eine aufsteigende Kanalnummer, sowie die Anzahl der geschriebenen Kanäle [Modulnummer | Anzahl Kanäle | Kanal 0 | Inhalt zu 0 | Kanal 1 | Inhalt zu 1 | . . . usw.]. Nachdem die SIROCCO II Einheit ausgelesen wurde, muß diese durch einen entsprechenden CAMAC-Befehl wieder zurückgesetzt werden, um Zähler und Speicher zu löschen.

²⁵ ALU: Analog Logic Unit

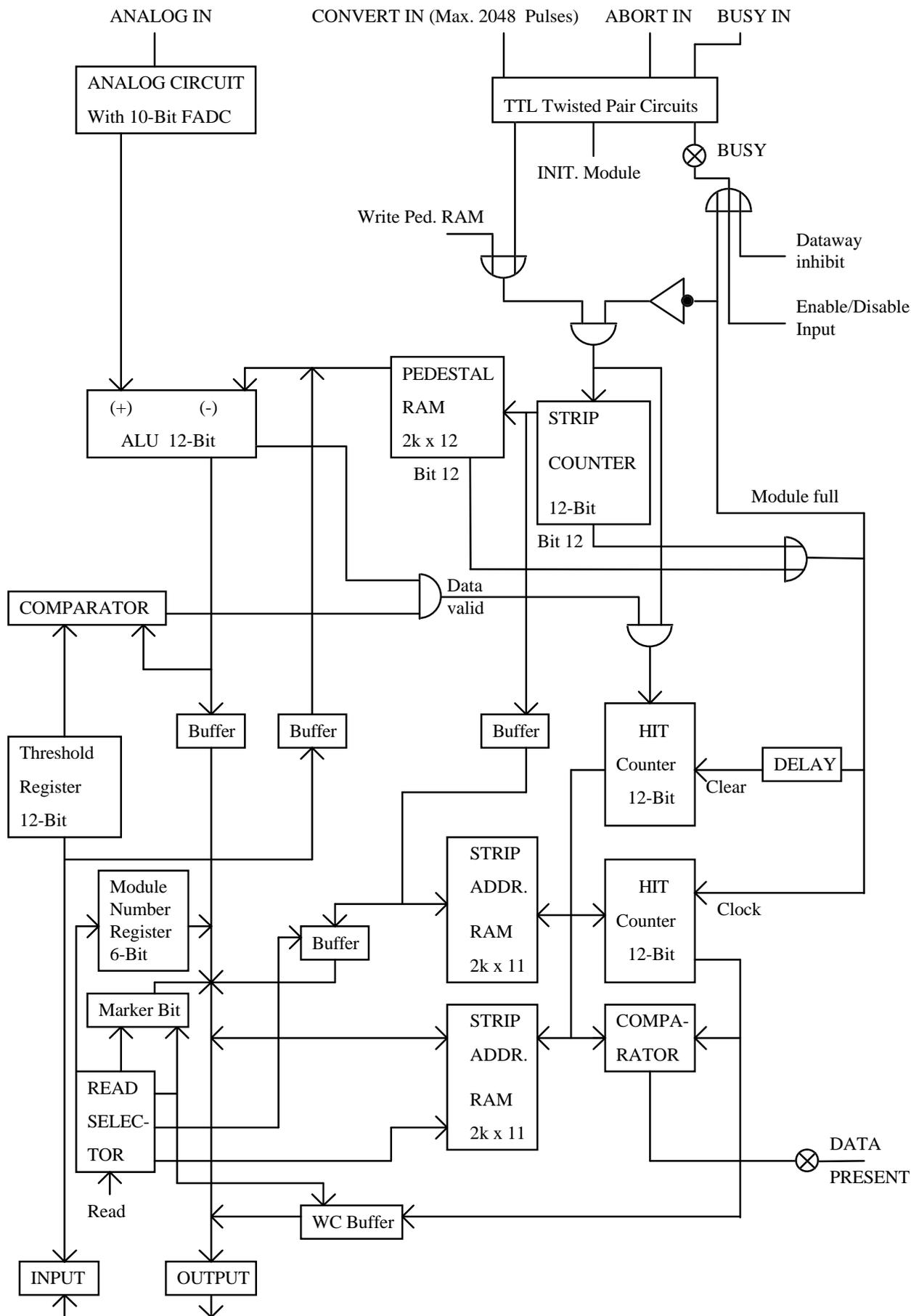


Abbildung G.2 Blockdiagramm der SIROCCO II FADC-Einheit

Literaturverzeichnis

- [Ati 89] M. Atiya, M. Ito, J. Haggerty, C. Ng: *Waveform Digitizing at 500 MHz*, Department of Physics, Brookhaven Laboratory, Upton, NY 11973, USA, Nucl. Inst. and Meth. in Physics Research A279 (1989) 180-185
- [Bethe 30] H.A. Bethe: *Zur Theorie des Durchgangs schneller Korpuskularstrahlen durch Materie*, Annalen der Physik 5^{te} Folge Band V (1930) 325-400
- [Brogle 89] M. Brogle: *Testing a CMOS Waveform Sampling Chip*, PSI (Paul Scherrer Institut) Aug. - Okt. 1989, Brugg, Schweiz
- [Bron 87] I.N. Bronstein, K.A. Semendjajew: *Taschenbuch der Mathematik*, Verlag Harri Deutsch, Thun und Frankfurt am Main, Auflage 1987
- [CAM 82] ANSI/IEEE publication SH-08482 (1982)
- [CAM 83] CAMAC updated specification, Report No. EUR 8500, Office for Official Publications of the European Communities, Luxembourg, 1983
- [Char 70] G. Charpak, D. Rahm, H. Steiner: *Some Developments in the Operation of Multiwire Proportional Chambers*, Nucl. Instr. Meth. 80 (1970) 13-34
- [CroyA 84] Le Croy: *Manual: 2249A, 2249SG and 2249W 12-CHANNEL ADC*, Le Croy, April 1984
- [CroyD 75] Le Croy: *Manual: Nim 621, 821 Series Quad Discriminators (621AL, 621BL, 621BLP, 621CL, 821)*, Le Croy; November 1975
- [Dall 87] H. Dallmann, K.-H. Elster: *Einführung in die höhere Mathematik I*, Vieweg, Auflage 1987
- [Fair 75] Fairchild Semiconductor: *Low Power Schottky and Macrologic TTL*, Fairchild Semiconductor 464 Ellis Street, Mountain View, California 94042, 1975

- [Frau 87] H. Frauenfelder, E.M. Henley: *Teilchen und Kerne*, Oldenbourg 1987
- [Frey 84] D.R. Freytag, J.T. Walker: *Performance Report for Stanford/SLAC Microstore Analog Memory Unit*, SLAC-PUB-3455, September 1984
- [Grev 64] T.N.E. Greville: *Numerical Procedures for Interpolation by Spline Functions*, J. SIAM, Numer. Anal. Ser. B., 1, 53-68 (1964)
- [Håvie 78] T. Håvie: *Subroutine for the Calculation of Third Order Spline Approximation (SPLIN3)*, E 209, Cern Computer Centre Programm Library Long Write-up, 1978
- [Horis 91] R. Horisberger: Private Mitteilung, PSI Paul Scherrer Institut, Villigen, Schweiz, 1991
- [Horis 93] R. Horisberger: Private Mitteilung, 1993
- [Jean 79] B. Jean-Maria: *Systematic Measurement of Electron Drift Velocity and Study of some Properties of Four Gas Mixtures: A-CH₄, A-C₂H₄, A-C₂H₆, A-C₃H₈*, Nuclear Instruments and Methods 159 (1979) 213-219, North - Holland Publishing Co.
- [Klein 87] K. Kleinknecht: *Detektoren für Teilchenstrahlung*, Teubner, 1987
- [Lang 90] A. Lang, J.P. Vanuxem: *SIROCCO II A Silicon Strip Read-out CAMAC Controller with Flash ADC Input*, European Organization for Nuclear Research, EP-Electronics Note 90-01, April 1990
- [Leo 87] W.R. Leo: *Techniques for Nuclear and Particle Physics Experiments*, Springer, 1987
- [Lohr 86] E. Lohrmann: *Hochenergiephysik*, Teubner 1986
- [Mich 86] A. Michels: *Diplomarbeit: Methoden zur Bestimmung des Auflösungsvermögens einer mit schnellen Analog-Digital-Wandlern ausgelesenen Driftkammer*, BONN-IR-86-03, Bonn Universität, Jan. 1986

- [Müll 90] F. Müller: *Weiterentwicklung eines Online-Systems zur Auslese von Driftkammern mit Flash-ADC's*, Diplomarbeit, Fachbereich Physik, Universität Dortmund, Juli 1990
- [Na 88] T. Nakada (editor), *Feasibility Study for a B-Meson-Factory in the Cern-ISR Tunnel*, CERN 90-02
- [Odd 87] P. Oddone, *Linear Collider $B\bar{B}$ Factory Conceptual Design*, Detector Considerations, Proc. of the UCLA Workshop, Los Angeles, 26-30 Jan. 1987
- [Part 90] Particle Data Group: *Physics Letters B*, Volume 239, Review of Particle Properties, PYLBAJ 239, 1-516 (1990), North-Holland
- [Piot 87] A. Piotrowski: *IEC-Bus*, Franzis Verlag, 1987
- [Ral 69] A. Ralston, H.S. Wilf: *Mathematische Methoden für Digitalrechner II*, Verlag Oldenbourg, München, 1969
- [Sauli 77] F. Sauli: *Principles of Operation of Multiwire Proportional and Drift Chamber*, Cern 77-09
- [Schoen 53] I.J. Schoenberg, A. Whitney: *On Polya Frequency Functions. III. The Positivity of translation Determinants with an Application to the Interpolation Problem by Spline Curves*, Trans. Amer. Math. Soc., 74, 246-259 (1953)
- [Tex 77] *The TTL Data Book for Design Engineers*, Texas Instruments, 1977, Page Bros (Norwich)
- [Tietz 89] U. Tietze, Ch. Schenk: *Halbleiter-Schaltungstechnik*, Springer 1989
- [Thurn 89] H. Thurn: *Test einer Driftkammeranordnung für den Einsatz in einem Detektor zum Nachweis von B-Mesonen*, Inst. für Exp. Physik V, Universität Dortmund, 1989
- [Villa 83] F. Villa: *Dimethylether: A Low Velocity, Low Diffusion Drift Chamber Gas*, Nuclear Instruments and Methods 217 (1983) 273-276, North - Holland Publishing Co.

- [Wa 88] K. Wachs et al., *Proposal for an Electron Positron Collider for Heavy Flavour Particle Physics and Synchrotron Radiation*, PSI (Paul Scherrer Institut), PR-88-09, Juli 1988
- [Wal 71] A.H. Walenta, J. Heintze, B. Schürlein: *The Multiwire Drift Chamber a New Type of Proportional Wire Chamber*, Nucl. Instr. Meth. 92 (1971) 373-380
- [Wedd 86] Ch. Weddings, W. Jüngst: *Elektronik*, Springer 1986

Abbildungsverzeichnis

- [Abb. 2.1] Schematischer Aufbau einer Driftkammer mit Szintillatoren als Trigger
- [Abb. 2.2] Energieverlust dE/dx als Funktion der kinetischen Energie [Leo 87]
- [Abb. 2.3] Feynmangraphen erster Ordnung für die γ -Streuung
- [Abb. 2.4] links: Bild einer Ladungslawine in einer Nebelkammer;
rechts: Verteilung der Ionen (+) und Elektronen (-) [Klein 87]
- [Abb. 2.5] Beziehung zwischen dem Abstand Spur-Draht und Ionisationsstatistik [Thurn 90]
- [Abb. 2.6] Die Abbildung zeigt zwei Aufnahmen von Driftkammerpulsen in Helium-Dimethylether (He-DME) 70:30
- [Abb. 3.1] Interne Verschaltung des analogen Speichers PSI 2
- [Abb. 3.2] Gehäuse des analogen Speichers
- [Abb. 3.3] Bild des schnellen analogen Speichers
- [Abb. 3.4] Transmissionsgatter
- [Abb. 3.5] Maske für einen Clockschalter des Schieberegisters [Brogle 89]
- [Abb. 3.6] Steuertakt beim Auslesen des analogen Speichers
- [Abb. 3.7] Blockschaltbild des Schieberegisters [Brogle 89]
- [Abb. 3.8] Schematische Darstellung der Datenwege zwischen der Steuerelektronik und dem analogen Speicher
- [Abb. 4.1] Schematische Darstellung des Versuchsaufbaus inkl. Driftkammer
- [Abb. 4.2] Schematische Darstellung der Driftzellen- und Drahtanordnung
- [Abb. 4.3] Schematischer Aufbau der Computerbussteuerung

- [Abb. 4.4] Schematische Darstellung eines Kleingerätebusses
- [Abb. 4.5] Schematische Darstellung der Triggerlogikverschaltung
- [Abb. 4.6] Blockdiagramm der Meßsoftware
- [Abb. 5.1] Versuchsaufbau zur Untersuchung des FADC's
- [Abb. 5.2] Linearitätsverhalten des FADC's SIROCCO II
- [Abb. 5.3] Verstärkungskennlinie des Impedanzwandlers
- [Abb. 5.4] Abhängigkeit des Verstärkungsfaktors von der Betriebsspannung
- [Abb. 5.5] Übertragungskennlinie verschiedener Flankensteilheiten
- [Abb. 5.6] TDC-Eichkurve für den Meßbereich bis ca. 350ns
- [Abb. 5.7] TDC-Eichkurve für den Meßbereich bis ca. 500ns
- [Abb. 5.8] ADC-Eichkurve
- [Abb. 5.9] Versuchsaufbau zur Amplitudeneichung
- [Abb. 5.10] Versuchsaufbau zur Zeiteichung
- [Abb. 5.11] Schematische Darstellung eines Eichpulses und die Antwort des schnellen analogen Speichers
- [Abb. 5.12] Temperaturverhalten des schnellen analogen Speichers
- [Abb. 5.13] Verstärkungscharakteristik des Sourcefolgers
- [Abb. 5.14] Verstärkungskennlinie in Abhängigkeit von der Betriebsspannung
- [Abb. 6.1] Schauerbild in der Atmosphäre [Frau 87]
- [Abb. 6.2] Zerfall des π^+ in Bornscher Näherung

- [Abb. 6.3] Driftgeschwindigkeit von Elektronen in Abhängigkeit von der elektrischen Feldstärke [Sauli 77] (Methan, Ethen, Kohlendioxid, Stickstoff und Argon)
- [Abb. 6.4] Driftgeschwindigkeit von Elektronen in DME [Villa 83]
- [Abb. 6.5] Driftgeschwindigkeit von Argon-Ethan Gemischen für zehn Mischungsverhältnisse [Jean 79]
- [Abb. 7.1] Interpolation des gesuchten Wertes
- [Abb. 7.2] Interpolierte Bin-(Kanal)einträge des schnellen analogen Speichers
- [Abb. 7.3] Durch Splines dritter Ordnung rekonstruierter Driftkammerpuls
- [Abb. 7.4] Driftkammerpuls (Driftgas Methan)
- [Abb. 7.5] Driftkammerpuls (Driftgas Argon-Ethan 50:50)
- [Abb. 7.6] Driftkammerpuls (Driftgas DME)
- [Abb. 7.7] Driftkammerpuls (Driftgas Argon-Ethan 50:50) mit einer Amplitude außerhalb des Arbeitsbereiches
- [Abb. 7.8] Methode zur Bestimmung der Zeitauflösung
- [Abb. 7.9] Software: Zeitauflösung
- [Abb. 7.10] Doppelauslöser
- [Abb. 7.11] Zeitauflösungen bei dem Driftgas Methan
- [Abb. 7.12] Zeitauflösungen bei dem Driftgas Argon-Ethan 50:50
- [Abb. 7.13] Zeitauflösungen bei dem Driftgas DME (Dimethylether)
- [Abb. 7.14] Verteilung der Flankensteilheiten

- [Abb. 7.15] Zeitliche Abweichung vom Mittelwert in Abhängigkeit von der Flankensteilheit
- [Abb. 7.16] Linear korrigierte Zeitauflösung von DME (Dimethylether)
- [Abb. 7.17] Software: Ladungsauflösung
- [Abb. 7.18] Amplitudenbegrenzungen bei der Ladungsauflösungsuntersuchung
- [Abb. 7.19] Ladungsauflösung bei Methan
- [Abb. 7.20] Ladungsauflösung bei Argon-Ethan 50:50
- [Abb. 7.21] Ladungsauflösung bei DME (Dimethylether)
- [Abb. 7.22] Fehlerverteilung und Ladungsverhältnis bei Methan
- [Abb. 7.23] Fehlerverteilung und Ladungsverhältnis bei Argon-Ethan 50:50
- [Abb. 7.24] Fehlerverteilung und Ladungsverhältnis bei DME (Dimethylether)
- [Abb. A.1] Schaltbild der Messplatine des schnellen analogen Speichers
- [Abb. A.2] Schaltbild des Impedanzwandlers
- [Abb. A.3] Schaltbild des Display-Moduls
- [Abb. A.4] Schaltbild des IO-Moduls
- [Abb. A.5] Schaltbild des Reset/Readbit-Moduls
- [Abb. A.6] Schaltbild des Clock-Moduls
- [Abb. A.7] Schaltbild des Sample-Moduls

- [Abb. B.1] Aufnahmen des schnellen analogen Speichers: Oben links und rechts: Die Bilder zeigen den analogen (Kondensatorkette) und digitalen Teil des schnellen analogen Speichers ; unten links: Dieses Bild zeigt den Chip mit seinen Boundingdrähten. Der dicke Draht oberhalb hat einen Durchmesser von 0.5 mm. ; unten rechts: Diese Darstellung zeigt den Chip im Kontaktierungsfeld.
- [Abb. C.1] Amplitudeneichkurven Bin 1-8
- [Abb. C.2] Amplitudeneichkurven Bin 9-16
- [Abb. C.3] Amplitudeneichkurven Bin 17-24
- [Abb. C.4] Amplitudeneichkurven Bin 25-32
- [Abb. E.1] Driftkammerpulse (Driftgas: Methan)
- [Abb. E.2] Driftkammerpulse (Driftgas: Methan)
- [Abb. E.3] Driftkammerpulse (Driftgas: Argon-Ethan 50:50)
- [Abb. E.4] Driftkammerpulse (Driftgas: Argon-Ethan 50:50)
- [Abb. E.5] Driftkammerpulse (Driftgas: DME)
- [Abb. E.6] Driftkammerpulse (Driftgas: DME)
- [Abb. G.1] Lage der 'CONVERT' Pulse im Verhältnis zu den analogen Pulsen
- [Abb. G.2] Blockdiagramm der SIROCCO II FADC-Einheit

Tabellenverzeichnis

- [Tab. 1.1] Elementare Fermionen
- [Tab. 2.1] Beweglichkeit von Ionen in ihren Gasen [Klein 87]
- [Tab. 3.1] Belegung des Backplane-Busses der Steuerelektronik
- [Tab. 6.1] Reinheitsgrade und Driftkammerspannungen der untersuchten Gase
- [Tab. 7.1] Zeitauflösung des schnellen analogen Speichers bei verschiedenen Driftkammerngasen
- [Tab. 7.2] Ladungsauflösung des schnellen analogen Speichers bei verschiedenen Driftkammerngasen
- [Tab. 9.1] Gesamtdarstellung der Meßergebnisse
- [Tab. F.1] Kabelparameter [Roth 91]

Danksagung

Ich danke Herrn Prof. Dr. H. Kolanoski für die interessante Themenstellung und die freundliche Unterstützung mit Rat und Tat während meiner Diplomarbeit. Besonders die Gespräche zur Lösung von physikalischen und technischen Problemen werden mir in Erinnerung bleiben.

Ich danke Herrn Prof. Dr. D. Wegener für die Bereitstellung von technischen Geräten, besonders für den mir zur Verfügung gestellten Digitaloszillographen von Le Croy.

Besonderer Dank gilt Herrn Dr. R. Horisberger, der mir den schnellen analogen Speicher zur Verfügung stellte und bei technischen Fragen sehr geholfen hat. Hier denke ich besonders an den leider zu kurzen Aufenthalt in der Schweiz am Paul Scherrer Institut.

Ein weiterer Dank gilt Herrn Dr. D. Lauterjung, der mir bei Lösungen von technischen und physikalischen Problemen weiterhalf. In Erinnerung bleiben mir interessante Gespräche über Programmier- und Funktechnik.

Ich bedanke mich hier auch bei Herrn Dr. S. Kahn, für die hilfreiche Unterstützung bei der Programmierung des FADC's SIROCCO II.

Desweiteren gilt mein Dank den Beschäftigten der Elektronikwerkstatt, des Elektroniklagers und der Elektronikentwicklung, die bei Fragen, Materialien und Büchern immer hilfreich zur Seite standen. Ebenfalls für die Bereitstellung des Digitaloszillographen von Philips möchte ich mich hier bedanken.

Desweiteren bedanke ich mich bei den Beschäftigten der mechanischen Werkstatt für den Bau von Abschirmgehäusen.

Ein weiterer Dank geht an die Kollegen des Lehrstuhl EIV und EVa für die freundliche Zusammenarbeit bei Netzwerk- und Computersystemlösungen.

Ein Dankeschön gilt den Kollegen des Lehrstuhls EVb. Besonders Marcus, Adrian, Jürgen, Holger, Arnd, Sven, Stefan, Thomas K., Thomas S. und Hartmut, die so manche nervende Situation mit Spaß und Humor erleichterten.

An dieser Stelle möchte ich mich ganz herzlich bei meinen Eltern bedanken, die mir durch ihre Unterstützung während meines Studiums und der Diplomarbeit so manche Last abgenommen haben. Dadurch waren manche Situationen wesentlich leichter zu bewältigen. Danke.

Diese Arbeit wurde mit Mitteln des Bundesministeriums für Forschung und Technologie unter der Nummer 06DO261I gefördert.